

311395



ABR. 1965

MEMORIA DESCRIPTIVA

DE

UNA PATENTE DE INVENCION, POR VEINTE AÑOS, EN ESPAÑA,
A FAVOR DE COMPAGNIE DE SAINT-GOBAIN, DE NACIONALIDAD
FRANCESA, RESIDENTE EN NEUILLY/SUR/SEINE (FRANCIA), Bd.
VICTOR HUGO, nº 62,

sobre:

NUEVO CIRCUITO ELECTRONICO COMPARADOR

311395



1965

La presente invención, en la que ha colaborado el Sr. Pierre Jörgensen, tiene por objeto un circuito electrónico de transistor que permite, por combinación con otros elementos de circuitos, efectuar comparaciones entre dos números binarios o entre dos tensiones que revelen la igualdad o desigualdad de su valor o de su signo o de su fase (en el caso de tensiones).

El nuevo circuito según la invención esta constituido por un transistor cuya base está unida a dos bornes de entrada por medio de dos resistencias iguales cuyo valor es débil con relación a las resistencias colocadas en los circuitos del emisor y del colector respectivamente. Tal circuito está representado en la Fig. 1 en la que A y B son las bornas de entrada del sistema. Se observan las resistencias "r" débiles con relación a las resistencias R y R', preferentemente iguales, colocadas en los circuitos del colector y del emisor.

Para facilitar la exposición y la comprensión del funcionamiento, se ha supuesto que el punto M está polarizado por dos baterías que dan cada una una tensión + v. Las salidas del dispositivo están constituidas por las bornas S u S'.

El funcionamiento de tal dispositivo es el siguiente:

- Si se establece una tensión a entre M y A y una tensión b entre M y B, estas tensiones pueden ser en principio
 - +v que representa el número binario 1
 - v que representa el número binario 0
- la base del dispositivo según la invención es llevada con relación a M a los potenciales:
 - v si $a = b = -v$

311395



$$\begin{array}{l}
 0 \quad \left(\begin{array}{l} \text{si } a \neq -v \quad b = +v \\ \text{si } a = +v \quad b = -v \end{array} \right. \\
 0 \quad \left(\begin{array}{l} \text{si } a = +v \quad b = -v \\ \text{si } a = b = +v \end{array} \right. \\
 + v \quad \text{si } a = b = +v
 \end{array}$$

5 - De ello resulta que la tensión v_b entre la base y la masa es respectivamente:

$$-v + v = 0$$

$$0 + v = v$$

$$+v + v = 2v$$

10 Esto tiene por consecuencia, lo que es esencial en el dispositivo de la invención, que la tensión V_c en las bornas de la resistencia R en el circuito del colector sea respectivamente:

$$0 \text{ si } a \text{ y } b \text{ son iguales}$$

$$+v \text{ si } a \text{ y } b \text{ son diferentes}$$

15 El nuevo circuito realiza así el factor $a \otimes b$ o producto algebraico de signos. Conviene notar además que el circuito según la invención realiza la función "OU" si se recoge la señal no en \underline{S} sobre el colector, sino en \underline{S}' sobre el emisor. En efecto, la tensión V_c entre \underline{S}' y la masa es nula si las dos tensiones de entrada \underline{a} y \underline{b} son nulas y es diferente de $\underline{0}$ si una al menos de las tensiones de entrada no es nula.

20

En otros términos, este nuevo circuito que recibe dos dígitos binarios \underline{a} y \underline{b} representados por dos tensiones $-v$ ó $+v$ indica si estos dígitos son iguales o diferentes suministrando una tensión de salida v_c que puede tomar dos valores representativos, uno de la igualdad y el otro de la desigualdad.

25

Se trata, pues, de un circuito que desempeña el papel de los que en el álgebra de BOOLE son bautizados bajo diversos nombres (nuevos con relación al álgebra clásica), a sa-

30



311395

ber:

Suma módulo 2,
dilema,
o exclusivo,
o disyuntivo,

5

siendo las operaciones efectuadas por tales circuitos representadas generalmente por las notaciones:

$$a \otimes b \quad \text{ó} \quad a \cup b.$$

10

Se adoptará aquí la notación $a \otimes b$, para señalar el producto algebraico de los signos citados anteriormente.

En resumen, suponiendo $-v_c = a \otimes b$, la función del nuevo circuito puede ser la indicada en el siguiente cuadro:

15

:	:	:	:	:	-	:
:	Entrada:	:	:	:	:	:
:	a	:	0 (0 -)	:	1 (0 +)	:
:	b	:	0 (0 -)	:	0 (0 -)	:
:	:	:	:	:	1 (0 +)	:
:	:	:	:	:	:	:
:	Salida	:	:	:	:	:
:	$-v_c = a \otimes b$:	1 (0 +)	:	0 (0 -)	:
:	:	:	:	:	0 (0 -)	:
:	:	:	:	:	1 (0 +)	:
:	:	:	:	:	:	:
:	Significa:	:	:	:	:	:
:	ción	:	:	:	:	:
:	Algebraí-	:	igual =	:	diferente \neq	:
:	ca	:	:	:	igual =	:
:	:	:	:	:	:	:

20

25

A continuación se citan algunos ejemplos de utilización del nuevo circuito según la invención

EJEMPLO I

Frecuentemente hay que tomar en los cálculos binarios un complemento restringido de un número A, es decir hay que cambiar todos los 1 en 0, y a la inversa.

30

Esto puede ser realizado por el montaje representa-

311395



do sobre la Fig. 2 en la que cada rectángulo representa un circuito característico de la invención, afectado a uno de los dígitos del número A.

La ecuación lógica de tal circuito es:

5

$$S = \begin{cases} A & \text{si } C = 0 \\ \text{---} & \\ A & \text{si } C = 1 \end{cases}$$

El cuadro que sigue resume las propiedades de tal circuito:

10

:	C =	:	0 (0 -)	:	1 (0 +)	:
:		:		:		:
:	-	a =	0 (0 -)	:	1 (0 +)	:
:			1 (0 +)	:	0 (0 -)	:
:				:	1 (0 +)	:

EJEMPLO 2

15

El circuito según la invención puede igualmente servir de desmodulador de fase según el esquema de la Fig. 3. En tal circuito se envía en A una tensión alterna U2, de referencia, de amplitud y y se envía en B una tensión alterna desconocida Ui, ampliificada y reducida para volver a llevar su amplitud a y. Se recoge a la salida S una tensión continua = +v (es decir 1) si las dos tensiones alternas están en oposición de fase, y una tensión continua nula (es decir que representa 0) si las dos tensiones alternas de entrada están en fase; o en fin una tensión continua comprendida entre 0 y +v si las dos tensiones alternas de entrada presentan un desfasado intermedio.

20

25

EJEMPLO 3

Conversión de un número binario puro en binario reflejo.

30

Es fácil ver que la cifra codificada en binario reflejo $B_{r(n)}$ de rango n se deduce de las cifras codificadas en

311395



binario puro $B_{p(n+1)}$ y $B_{p(n)}$ (de rango $n + 1$ y n respectivamente) según la ley:

$$B_r(n) = -B_{p(n+1)} \otimes B_{p(n)}$$

es decir expresándolo de modo algebraico:

$$B_r(n) = \begin{cases} 1 & \text{si } B_{p(n+1)} \neq B_{p(n)} \\ 0 & \text{si } B_{p(n+1)} = B_{p(n)} \end{cases}$$

Esta conversión es muy rápida.

La Fig. 4 representa el esquema de interconexión de los circuitos comparadores que permiten efectuar esta conversión. En esta figura cada rectángulo representa un circuito característico de la invención, afecto a uno de los dígitos $B_{p(n+1)}$ $B_{p(n)}$ $B_{p(n-1)}$ etc. del número binario puro.

EJEMPLO 4

Conversión de un número binario reflejo en binario puro.

La ley de conversión es dada por la relación:

$$B_{p(n)} = -B_{p(n+1)} \otimes B_r(n)$$

La Fig. 5 da el esquema de interconexión de los circuitos comparadores para efectuar esta conversión. Conviene notar que esta conversión es menos rápida que la precedente por el hecho que el resultado para cada dígito depende del resultado para el dígito precedente.

Los ejemplos antes citados dados solamente a título indicativo y no limitativo, se refieren a todas las aplicaciones en las que no intervienen más que circuitos comparadores que constituyen el objeto de la invención. Estos circuitos comparadores pueden sin embargo ser también combinados con otros circuitos para realizar todavía otras funciones. En particular, se puede combinar el circuito comparador según la invención con el circuito de conmutación descrito por la solicitante en



3 ABR. 1965

su patente francesa nº 968.763 depositada en Francia el 26 de marzo de 1964 con el título "Nuevo circuito electrónico de conmutación". Tal combinación y su utilización se describen en el ejemplo 5 que sigue.

5

EJEMPLO 5

El circuito de este ejemplo puede ser considerado como un circuito adicionador binario paralelo.

La operación aritmética que se propone efectuar es $A + B = S$.

10

Esta operación se refiere por el rango n, a la suma del resto R_{n-1} de rango n-1, a las cifras del rango n, a_n y b_n de A y B, por medio de la tabla de sumar que sigue (donde se puede indiferentemente representar 0 por - y 1 por +).

15

a_n	0	1	0	1	0	1	0	1
		+		+		+		+
b_n	0	0	1	1	0	0	1	1
			+	+			+	+
R_{n-1}	0	0	0	0	1	1	1	1
					+	+	+	+
s_n	0	1	1	0	1	0	0	1
		+	+	-	+	-	-	+
R_n	0	0	0	1	0	1	1	1
				+		+	+	+

20

25

Esta tabla es resumida por las dos ecuaciones:

$$s_n = a_n \oplus b_n \oplus R_{n-1}$$

$$R = \begin{cases} a_n & \text{si } a \oplus b = 10+ ; (a = b) \\ R_{n-1} & \text{si } a \oplus b = 00- ; (a \neq b) \end{cases}$$

30

Estas ecuaciones son de una simplicidad notable com-



paradas a las obtenidas utilizando solamente las funciones "ET" y "OU" del álgebra de BOOLE.

La realización del circuito es facilitada a partir de circuitos de base conmutador "si" y "comparador".

5 La Fig. 6 da el esquema de interconexión y la Fig. 7 representa un ejemplo práctico detallado de realización del circuito. Se observa sobre esta Fig. 7, en el cuadro de puntos marcado Si un circuito conmutador de doble transistor, tal como el descrito en la solicitud anterior antes citada de la So-
10 licitante. Están igualmente rodeados de un cuadro de puntos C_1 y C_2 respectivamente dos circuitos comparadores tales como los que constituyen el objeto de la presente invención.

Las entradas a_n , b_n y R_{n-1} así como las salidas S_n y R_n pueden ser conectadas indiferentemente, según las necesi-
15 dades de utilización bien a otros circuitos conmutadores o comparadores, bien a circuitos de base simétrica completados (báscula mono-estable) del tipo representado en la Fig. 8a, o bien a circuitos de base lógica (Fig. 8b) o bien a circuitos con interruptor o inversor (Fig. 8 c).

20 En el montaje de la Fig. 7 se han adoptado las siguientes convenciones:

El dígito 1 es representado por la tensión $\frac{+4 V_b}{5}$

El dígito 0 es representado por la tensión $0 V_b$

Preferentemente se reúnen todos los puntos neutros
25 entre sí y se reúne en paralelo todas las alimentaciones que suministran tensiones tales como V_b .

Conviene observar que los dígitos son definidos de modo relativo, y la tensión de alimentación puede variar entre amplios límites por ejemplo del simple al triple.

30 Por otro lado, conviene observar que el circuito de



1965

de la Fig. 7 no tiene tiempo de propagación de la retención porque los circuitos Si de conmutación son colocados únicamente a partir de los valores de a y b a la ejecución de retenciones de los pisos precedentes.

5 Otra ventaja de este circuito reside en el hecho de que un solo hilo es necesario por cifra, porque no se utilizan nunca valores "barra". En efecto el circuito comparador según la invención deja pasar sin ambigüedad los valores 1 ó 0, es decir las dos tensiones representativas bajo, impedancia muy débil.

10

EJEMPLO 6

Detección de la igualdad o desigualdad de dos números binarios.

15 Disponiendo para cada rango de dígito de un circuito comparador característico de la invención que detecta la igualdad de los dígitos del rango considerado de dos números binarios A y B, se podrá, adjuntando a estos circuitos comparadores un circuito ET, reconocer si la igualdad es verdadera para todos los rangos sucesivos. En la afirmativa, se tendrá

20

A = B.

EJEMPLO 7

En la práctica, se es llevado más frecuentemente a detectar una desigualdad $A > B$ más que una igualdad.

25 Este será por ejemplo el caso de una operación a efectuar en un punto preciso de una cinta móvil, al lado B con relación a un origen fijado sobre la cinta, conociendo por lo demás el lado A de este origen con relación a un punto fijo en el taller.

30 Es cierto que el orden de efectuar la operación en cuestión debe ser referido al momento preciso en que $A = B$,



5 pero si $A > B$, esto significa que el orden deberá ya haber sido referido y que por consiguiente hay que llamar al orden siguiente, de donde, el interés de este tipo de circuito más complejo que el detector de igualdad, pero mucho más seguro y frecuentemente indispensable.

En tal circuito, para saber si $A > B$ se efectua la operación $A + B$ y se observa el signo del resto de desbordamiento $R_{(n + 1)}$

10 Si $R_n + 1 = 1$ $A > B$

Si $R_n + 1 = 0$ $A < B$

15 La realización de esta operación es posible gracias a la combinación de un circuito conmutador "SI" y de un circuito comparador característico de la presente invención según el esquema de la Fig. 9 y es en suma un adicionador para números de n dígitos en el que uno no se ocuparía más que del resto.

N O T A

En resumen, esta patente de invención se contrae a las siguientes reivindicaciones:

20 1ª.- Nuevo circuito electrónico comparador, caracterizado porque está constituido por un transistor cuya base está unida a dos bornas de entrada por medio de dos resistencias iguales cuyo valor es débil con relación a las resistencias colocadas en los circuitos del emisor y del colector respectivamente.

25 2ª.- Nuevo circuito, según la reivindicación 1ª, caracterizado porque se combinan en paralelo una pluralidad de circuitos para realizar un dispositivo que suministra el complemento restringido de un número binario.

30 3ª.- Nuevo circuito, según las anteriores reivindi-



caciones, caracterizado porque constituye un desmodulador de fase.

5 4^a.- Nuevo circuito, según las precedentes reivindicaciones, caracterizado porque el mismo es combinado con una pluralidad de circuitos idénticos para realizar un dispositivo de conversión de un número binario puro en binario reflejo, eventualmente de un número binario reflejo en binario puro.

10 5^a.- Nuevo circuito, según las reivindicaciones anteriores, caracterizado porque, para cada dígito, se combinan dos de estos circuitos con un circuito conmutador "SI" realizando un dispositivo adicionador binario paralelo.

15 6^a.- Nuevo circuito, según las reivindicaciones precedentes, caracterizado porque se combinan una pluralidad de circuitos como el que nos ocupa y un circuito "ET" constituyendo un dispositivo detector de la igualdad, eventualmente de la desigualdad de dos números binarios.

20 7^a.- Nuevo circuito, según las anteriores reivindicaciones, caracterizado porque para cada dígito se combina este circuito con un circuito conmutador "SI" para detectar la igualdad, eventualmente la desigualdad de dos números binarios.

25 8^a.- NUEVO CIRCUITO ELECTRONICO COMPARADOR, según queda descrito y reivindicado en la precedente memoria y nota reivindicatoria que constan de 11 páginas mecanografiadas y dibujos adjuntos.

Madrid, 3 ABR. 1965

COMPAGNIE DE SAINT-GOBAIN,

Subaer



Fig.1.

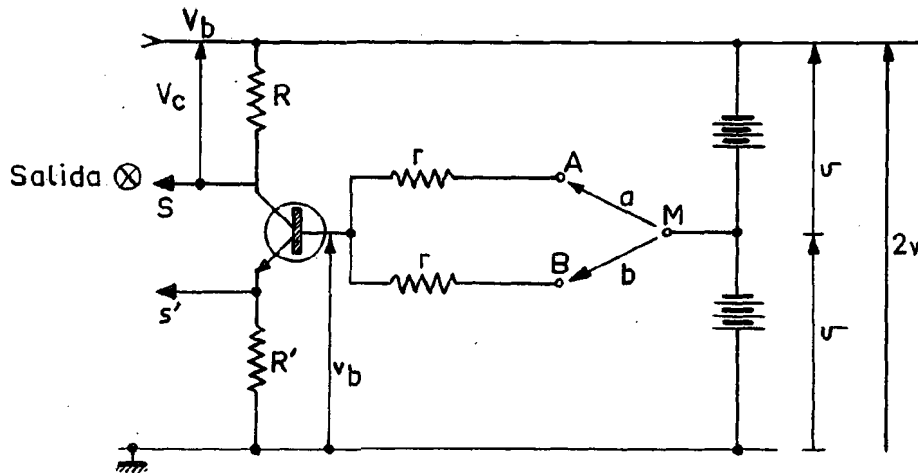
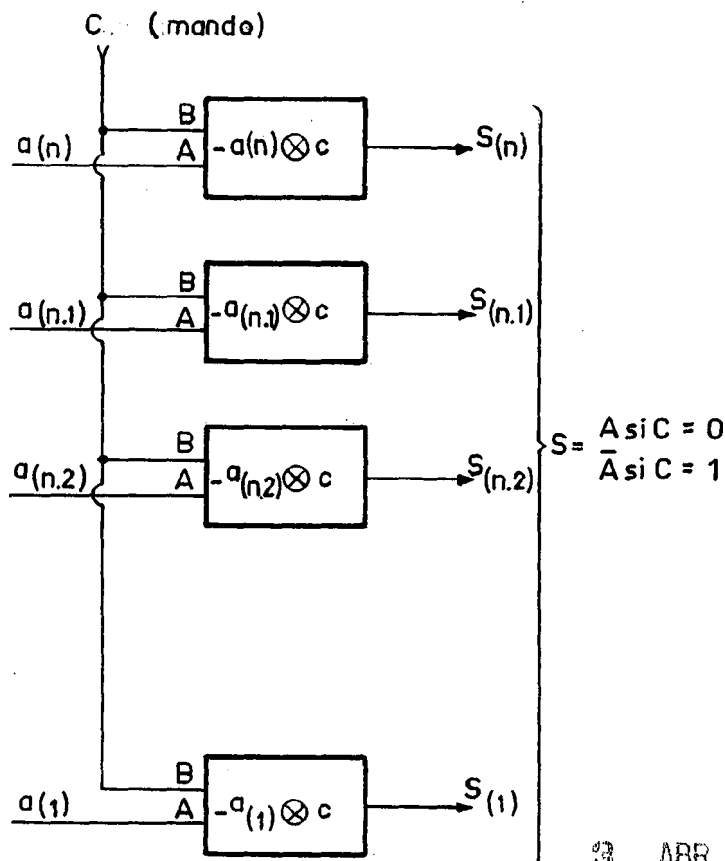


Fig.2.



3 ABR. 1965

COMPAGNIE DE SAINT-GOBAIN.

Keubach

Escala variable



1965

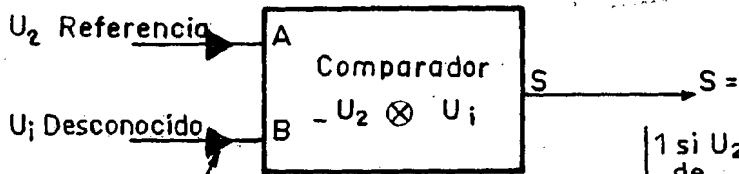


Fig. 3.

1 si U_2 en oposicion de fase con U_i
0 si U_2 en fase con U_i

Amplificador reductor

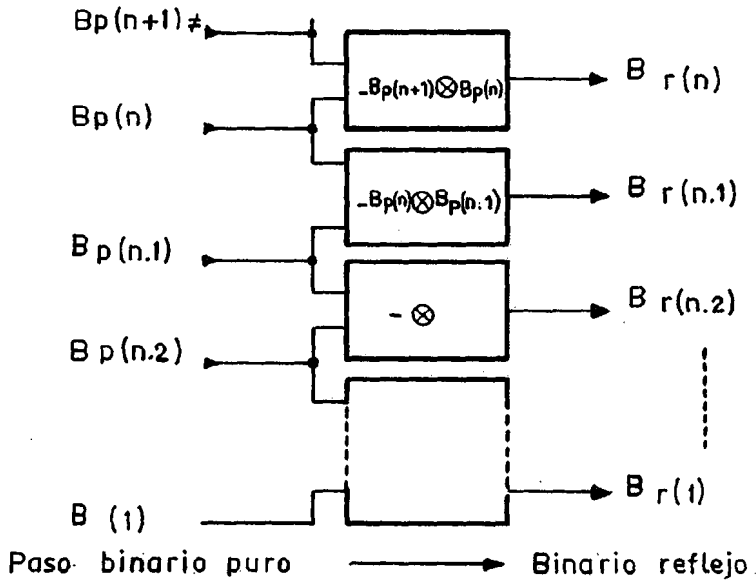


Fig. 4.

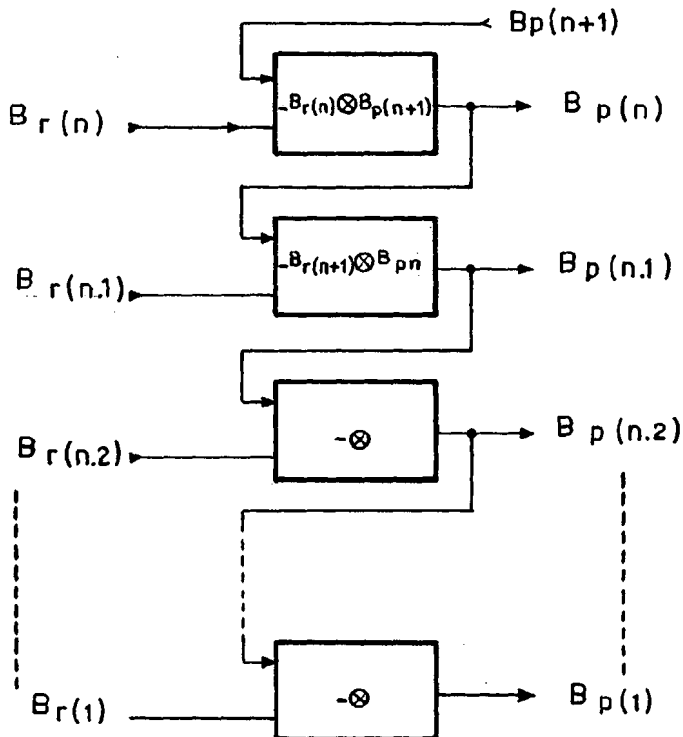


Fig. 5.

Paso binario reflejo → binario puro
Escala variable

3 ABR 1965

Handwritten signature or initials.

311395

Fig.7.

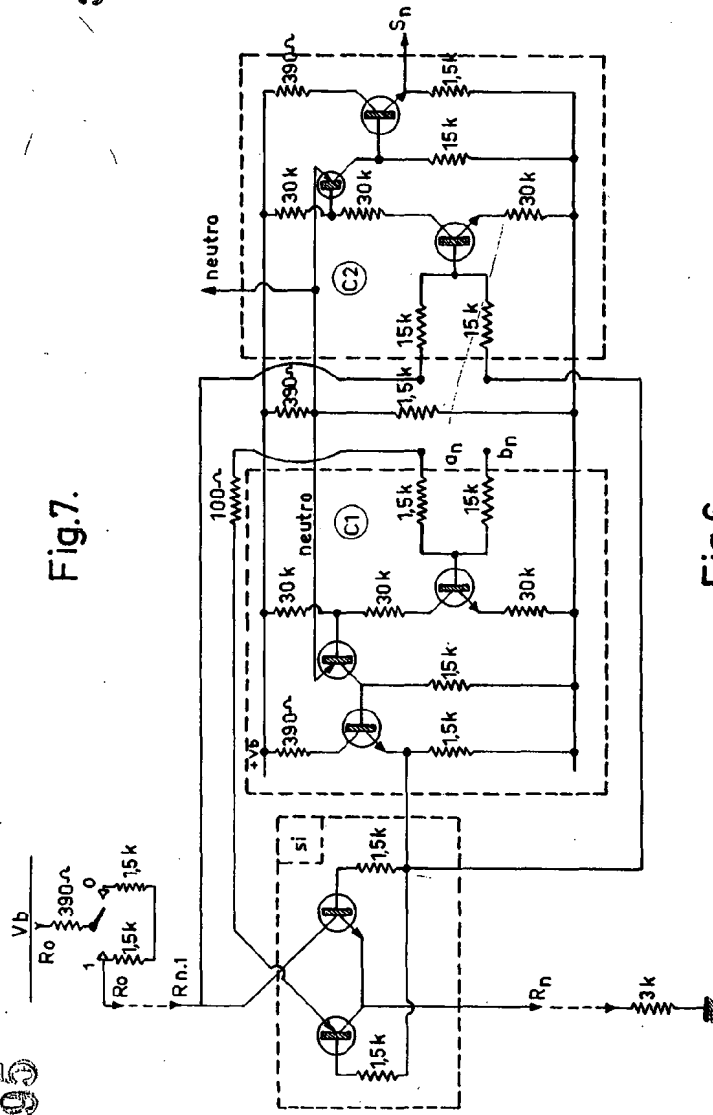
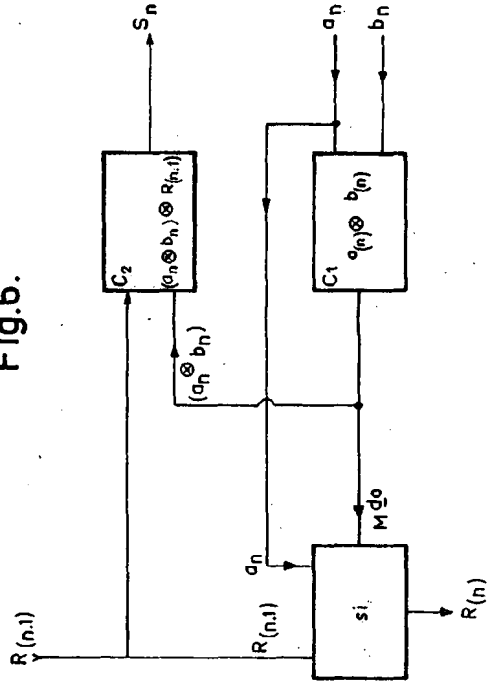


Fig.6.



Escala variable



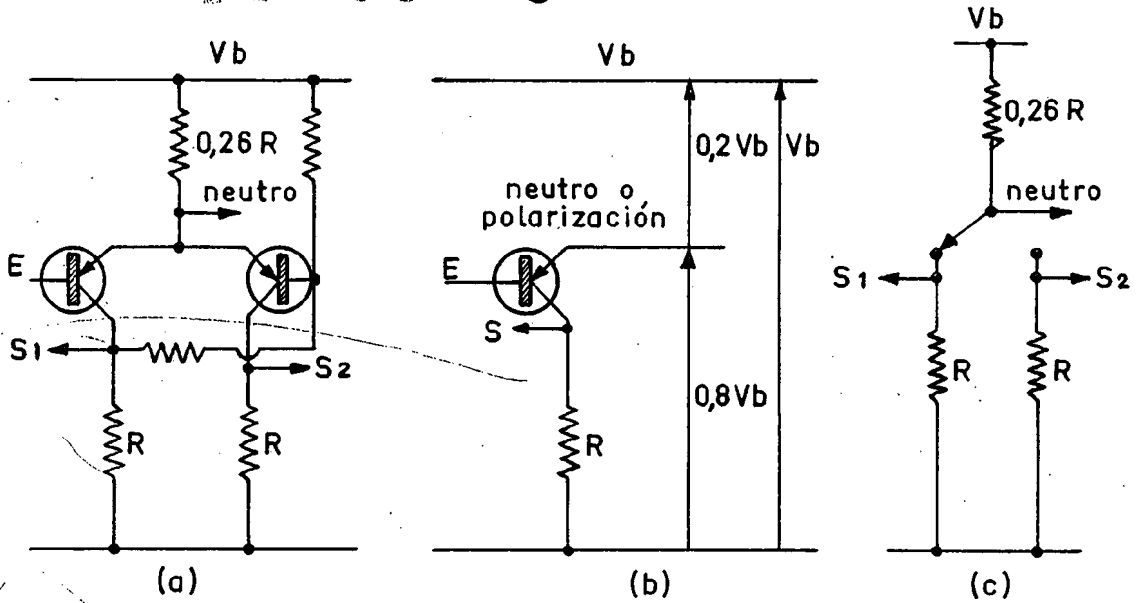
3

AGOSTO 1965
 COMPAGNIE DE SAINT-GOBAIN
Chubb



ABR. 1965

3 1 1 3 9 5 Fig.8.

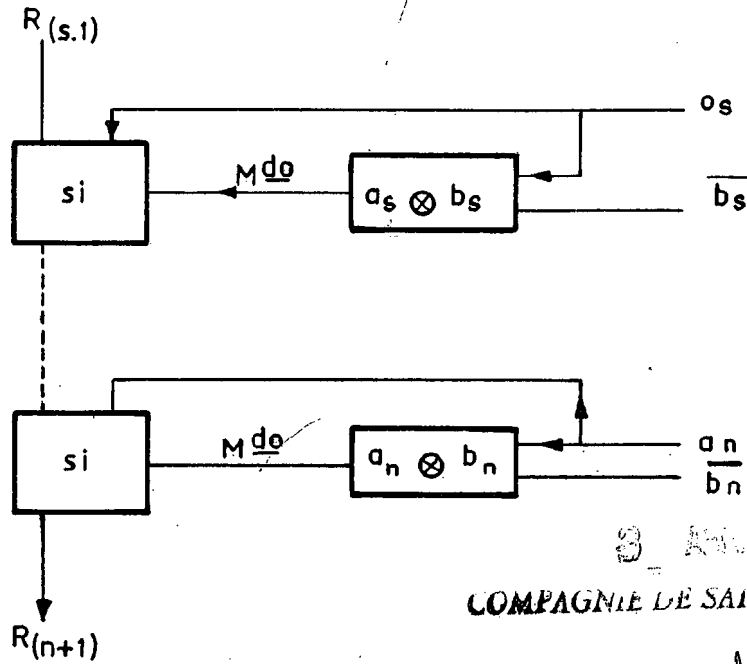


(a) Circuito de base simétrica complementado. (bascula mono-estable etc....)

(b) Circuito de base logica.

(c) Circuito con interruptor o inversor.

Fig.9.



3 ABR. 1965

COMPAGNIE DE SAINT-GOBAIN.

Kuback

Escala variable