

TI-604-A
Second divisional

30 ENE 1965



308767

MEMORIA DESCRIPTIVA

para solicitar

P A T E N T E D E I N T R O D U C C I O N

e n

E S P A Ñ A

por DIEZ años

a nombre de TEXAS INSTRUMENTS INCORPORATED, entidad nortea-
mericana, establecida en 13500 North Central Expressway,
Dallas, Tejas, Estados Unidos de América, por:

"UN DISPOSITIVO DE CIRCUITO SEMICONDUCTOR MICROMINIATURIZADO INTEGRADO"

Este invento se refiere a realizaciones miniatu-
ra de circuitos electrónicos y a métodos para fabricar
las mismas. Más especialmente, se refiere a circuitos
electrónicos integrados únicos fabricados a partir de ma-
5 teriales semiconductores.

En los montajes electrónicos modernos, la nece-
sidad de módulos o "bloques de construcción" pequeños, li-
geros y compactos ha tenido una importancia cada vez ma-
yor. Así, por ejemplo, con la aparición de vehículos espa-
10 ciales, la necesidad de dispositivos electrónicos peque-

ños y ligeros ha llegado a ser crítica, y ha tenido lugar una investigación ininterrumpida tratando de encontrar es estructuras cuyos tamaños, pesos, y consumos de potencia fueran mínimos. El descubrimiento del transistor y de
5 otros dispositivos semiconductores constituyó un avance esencial en el campo de la miniaturización de circuitos, y los circuitos electrónicos empleados en aeronaves y na ves espaciales utilizan casi exclusivamente dispositivos semiconductores como elementos operantes activos.

10 Como es bien sabido para los familiarizados con la técnica de la miniaturización de circuitos, se han for mulado varias propuestas para reducir el tamaño y el peso del equipo electrónico. Para la consideración de tales propuestas, puede ser útil tener en cuenta el significado
15 atribuido a algunos de los términos y expresiones que se utilizan en lo que sigue.

Como será evidente para quien sea experto en la técnica, los componentes de los circuitos pueden ser clasificados de acuerdo con sus funciones en los circuitos.
20 Así pues, los elementos de circuito pueden ser considerados como activos o pasivos por naturaleza. De acuerdo con "The Encyclopedic Dictionary of Electronics and Nuclear Engineering" ("El Diccionario Enciclopédico de Ingeniería Electrónica y Nuclear"), compilado por Sarbacher y publicado por Prentice-Hall, elementos activos son aquellos
25 que en una red de impedancia actúan como generadores de corriente; mientras que elementos pasivos son los que no actúan así. Ejemplos de elementos activos son las células fotoeléctricas y los transistores; ejemplos de elementos
30 pasivos son los condensadores, las resistencias y las in-



ductancias. Los diodos, si bien empleados frecuentemente como elementos pasivos, pueden funcionar, si son debidamente polarizados y excitados, con una capacidad activa. Los diodos Varactor y los diodos de túnel son ejemplos de diodos que funcionan con una capacidad activa.

El término "circuito" (o "red") significa dos o más elementos de circuito discretos conectados eléctricamente entre sí; y por "elemento de circuito discreto" se entiende una resistencia, una capacidad, una inductancia, un diodo, un transistor o similar que está formado por separado o intencionadamente para diferenciarlo de su existencia como una función incidentalmente, accidentalmente o inherentemente como parte de algún otro elemento de circuito, pues, por ejemplo, de todo transistor puede decirse que presenta cierta resistencia y cierta capacidad juntamente con su acción de transistor.

Las propuestas según la técnica anterior han incluido técnicas de montaje en que los elementos pasivos de un "bloque de construcción" electrónico, tal como un contador, un multivibrador, un circuito discriminador Y, un circuito discriminador O, etc., están formados sobre un solo miembro del soporte tal como un substrato aislante. Aplicando de manera usual recubrimientos al substrato, se han formado los elementos pasivos con un mínimo de utilización de espacio.

Aunque tales técnicas tienen ventajas evidentes, han surgido problemas al tratar de emplearlas para formar dispositivos semiconductores tales como diodos y transistores, pues los materiales semiconductores corrientes no se prestan fácilmente de por sí a la evaporación de recu-



brimientos sobre ellos o a la pintura u otros métodos empleados hasta el presente para la preparación de depósitos de elementos pasivos. Además, el depósito sobre otros substratos, tales como los de material cerámico, de material semiconductor en la forma que se necesita para la producción de elementos activos, tales como transistores o diodos, no ha sido factible. Además, las operaciones de fabricación empleadas para formar algunos de los componentes de circuito no han sido compatibles con las requeridas para formar otros. Consiguientemente, ha sido corriente formar elementos eléctricos pasivos sobre un substrato y luego conectar al substrato un transistor, u otro componente semiconductor formado por separado, por soldadura con estaño o con cemento conductor. Aunque tales técnicas han dado por resultado la producción de montajes electrónicos relativamente pequeños, han venido acompañadas por inconvenientes entre los que se incluyen la vulnerabilidad a los daños resultantes de la rotura de conexiones; y se ha seguido investigando, no obstante, tratando de encontrar estructuras electrónicas para las que la reducción de tamaño y la mejora de fiabilidad sean todavía mayores.

Con el objeto de eliminar algunos de los circuitos de un oscilador de desplazamiento de fase corriente, algunos (pero no todos) de los componentes del mismo se han representado como formados en un cuerpo semiconductor unitario. Así pues, en la patente U.S.A. número 2.816.228 concedida con fecha 10 de diciembre de 1957 a Harwick Johnson, se ha expuesto un transistor aleado formado en una sección de material semiconductor adyacente a un extremo

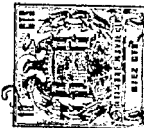
308767



de una barra alargada, y una pluralidad de diodos espacia-
dos formados en la sección restante, constituyéndose con
ello un transistor y una línea de retardo de capacidad y
resistencia integrados. No obstante, incluso aunque algu-
5 nos de los elementos requeridos para un oscilador de des-
plazamiento de fase han sido así ilustrados como una sola
estructura semiconductor, no ha existido propuesta algu-
na para la inclusión de la inductancia requerida. Por
otra parte, aunque en la técnica anterior se ha propuesto
10 la formación en una estructura específica de un transis-
tor, condensadores y resistencias, las características de
la estructura expuesta son tales que hacen que no resulte
práctica su explotación general en la fabricación de rea-
lizaciones de semiconductores unitarios de redes, circui-
15 tos, etc.

Consiguientemente, en un esfuerzo para reducir
aun más el coste y las dimensiones, y para aumentar la fia-
bilidad y la rigidez estructural, se ha continuado la in-
vestigación para tratar de encontrar una disposición de
20 paquete electrónico en la cual: toda una serie de componen-
tes de circuito puedan ser formados, por operaciones de
proceso compatibles, en una estructura unitaria; puedan
hacerse las interconexiones de los componentes dentro de
la estructura unitaria; las necesidades de interconexio-
25 nes exteriores queden eliminadas o notablemente disminu-
das.

En contraposición con los enfoques de la miniatu-
rización que se han hecho en el pasado, el presente inven-
to ha resultado de un concepto nuevo y totalmente diferen-
30 te de miniaturización. Apartándose radicalmente de las en-



señanzas de la técnica, se propone en el invento que la miniaturización puede lograrse mejor mediante el uso del menor número posible de materiales y de operaciones. De acuerdo con los principios del invento, el máximo en miniaturización de circuitos se obtiene utilizando únicamente un material para todos los elementos de circuito y un número limitado de operaciones de proceso compatibles para la producción de los mismos.

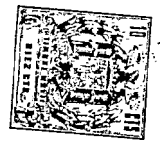
Lo anterior se logra mediante el presente invento utilizando un cuerpo de material semiconductor que presente un tipo de conductividad, ya sea el tipo n ó el tipo p, y que tiene formadas en él una o varias regiones difundidas de tipo de conductividad apropiado para formar una unión p-n entre tal región o regiones y el cuerpo semiconductor o bien, según sea el caso, entre regiones difundidas. De acuerdo con los principios de este invento, todos los componentes de un circuito electrónico completo son fabricados dentro del cuerpo, caracterizado por adaptarse a las nuevas técnicas que se describirán con detalle en lo que sigue. Es de hacer notar que todos los componentes del circuito son integrados en el cuerpo de material semiconductor y constituyen partes del mismo.

Según un concepto más específico del invento, todos los componentes de un circuito electrónico están formados en una superficie, o próximos a ella, de una oblea semiconductor relativamente delgada caracterizada por una o más uniones difundidas p-n. Es importante para este invento el concepto de conformación. Ese concepto de conformación hace posible obtener en un circuito el aislamiento necesario entre componentes y definir los componen



tes o bien, dicho de modo diferente, limitar el área que se utiliza para un componente dado. La conformación puede lograrse en un circuito dado en una o más formas de entre varias diferentes. Esas diversas formas incluyen la eliminación real de partes del material semiconductor, configuraciones especializadas del material semiconductor tales como formas de "L", de "U", etc., largas y estrechas, la conversión selectiva de material semiconductor intrínseco por difusión de impurezas dentro de él para proporcionar pasos de baja resistividad para la circulación de la corriente, y la conversión selectiva de material semiconductor de un tipo de conductividad a la conductividad del tipo opuesto en que la unión p-n así formada actúa como una barrera para la circulación de corriente. En todo caso, el efecto de la conformación es el de dirigir y/o limitar pasos para la circulación de corriente, permitiendo así la fabricación de circuitos que de otro modo no podrían obtenerse en una sola oblea de material semiconductor. Como resultado, el circuito final está dispuesto en forma esencialmente plana. Es posible conformar la oblea durante el proceso y producir por difusión los diversos elementos de circuito en una relación deseada y apropiada.

Aunque nuestra propuesta constituye un avance importante en la técnica de la miniaturización de circuitos, pueden darse ocasiones en que los valores de la resistencia que ha de ser formada dentro de cuerpos de material semiconductor queden fuera de los límites de los que se obtienen fácilmente. Además, dado que la resistividad del material semiconductor varía de modo bastante considerable con la temperatura, pueden darse ocasiones en que la



necesidad de estabilidad de la resistencia haga menos atrayente la utilización de los circuitos realizados en la forma mencionada en lo que antecede.

5 Así pues, de acuerdo con una característica del invento, se aplica un recubrimiento aislante a un bloque de material semiconductor, y los elementos eléctricos pasivos, tales como resistencias y condensadores, son forma-
dos totalmente encima de tal capa aislante, lo que los ha-
ce eléctricamente independientes del material semiconduc-
tor.
10

Por consiguiente, un objeto del presente inven-
to es proporcionar, en un paquete de dimensiones mínimas, circuitos electrónicos que incluyen no solamente elemen-
tos activos tales como transistores o diodos sino, además,
15 elementos pasivos de gran estabilidad eléctrica formados o bien totalmente dentro de la oblea de semiconductor o bien encima de un recubrimiento aislante aplicado a la oblea semiconductor, o bien de uno y otro modo.

De acuerdo con otra característica del invento,
20 el bloque de material semiconductor se utiliza ventajosa-
mente no solamente como soporte para elementos pasivos que pueden ser formados sobre él, sino, además, como mate-
rial en el cual pueden ser formados diversos dispositivos semiconductores.

25 De acuerdo con todavía otra característica del invento, en las realizaciones en que se emplean tanto con-
densadores como resistencias, pueden formarse simultánea-
mente recubrimientos resistivos y la placa más inferior del condensador, y puede aplicarse el recubrimiento de die-
30 léctrico para el condensador igualmente sobre las áreas



de resistencia, aprovechándose así ventajosamente el material dieléctrico con una doble finalidad.

De acuerdo con todavía otra característica del invento, una capa delgada de impurezas seleccionadas puede ser difundida cuando se desee dentro de la superficie del cuerpo semiconductor, puede haber contactos óhmicos distanciados adecuadamente entre sí, sobre él, para producir la resistencia deseada entre ellos, y puede aprovecharse ventajosamente la capacitancia que se produce entre la capa delgada y el cuerpo principal de material semiconductor, para producir un elemento de resistencia y capacidad distribuido cuya capacitancia puede ser modificada variando el potencial eléctrico aplicado.

Otro objeto general de este invento es el de simplificar los procesos de fabricación para producir tal paquete electrónico, disminuyéndose con ello todavía más los costes.

De acuerdo con una característica de este invento, se emplea un cuerpo semiconductor sumamente pequeño y delgado como un miembro único en el que se forman todos los elementos de circuito diferentes de la pluralidad requerida, haciéndose con ello mínimo el tamaño del montaje terminado.

De acuerdo con otra característica del invento, el total de los diversos elementos son formados en el cuerpo unitario mediante una combinación de difusión de impurezas, enmascaramiento y conformación.

De acuerdo con todavía otra característica del invento, la difusión, el enmascaramiento y la conformación, combinados, se emplean ventajosamente para producir



cualquier valor de parámetro dentro de una amplia gama de valores adecuados, haciendo con ello viable el aprovechamiento de redes de semiconductores en estado sólido.

5 De acuerdo con todavía otra característica del invento, los elementos que son contiguos dentro del cuerpo unitario son aislados de manera eficaz mediante el empleo ventajoso de conformación eléctrica y física, como se describe más detalladamente en lo que sigue.

10 Otro objeto de este invento es proporcionar un circuito multivibrador con discriminación semiconductor miniatura fabricado a partir de un solo cuerpo de material semiconductor que contiene una pluralidad de uniones difundidas P-N en que todos los componentes del circuito discriminador de diodo son fabricados por completo dentro
15 del cuerpo original de material semiconductor, estando aisladas partes del cuerpo unas de otras para evitar la interferencia entre elementos de circuito diferentes.

Estos y otros objetos y características del invento se pondrán de manifiesto en la siguiente descripción detallada, a modo de ejemplo, con referencia a los
20 dibujos, en los cuales:

La Figura 1 ilustra gráficamente un circuito multivibrador fabricado de acuerdo con el presente invento;

25 La Figura 1a ilustra el diagrama esquemático para el circuito de multivibrador de la Figura 1 dispuesto en la misma relación;

La Figura 1b ilustra el diagrama esquemático del circuito de multivibrador de la Figura 1 según una
30 presentación más corriente;



La Figura 2 es una vista en sección dada a lo largo de la línea 2-2 de la Figura 1;

La Figura 2a es una vista parcial ampliada en sección, similar a la de la Figura 2 y que ilustra una
5 variación;

La Figura 3 es una vista en sección dada a lo largo de la línea 3-3 de la Figura 1;

La Figura 3a es una vista fragmentada ampliada en sección, similar a la Figura 3 y que ilustra una varia
10 ción;

La Figura 3b es una vista fragmentada ampliada en sección, similar a la de la Figura 3 y en que se ilustra otra variación;

La Figura 4 es una vista en planta en que se
15 ilustra un dispositivo similar al de la Figura 1 cubierto por un aislamiento de óxido y en el que se hace uso de conexiones de terminales conductores revestidos por galvanoplastia;

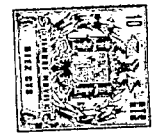
La Figura 5 es una vista en planta similar a la
20 de la Figura 4 en que se ilustra el aislamiento de óxido debajo únicamente de las conexiones de terminales conductores revestidos por galvanoplastia;

La Figura 6 es una vista en sección dada a lo largo de la línea 6-6 de la Figura 4;

La Figura 7 es una vista en sección similar a
25 la de la Figura 6 y en que se ilustra una variación;

La Figura 8 ilustra una vista en planta desde arriba de un multivibrador biestable con discriminación de una red semiconductor miniatura que realiza este in-
30 ventos;

308767



La Figura 8a ilustra un diagrama de circuito esquemático de la red semiconductor a ilustrada en la Figura 8;

5 La Figura 9 es una vista en planta que ilustra un dispositivo similar al de la Figura 8 cubierto por un aislamiento de óxido y en que se hace uso de conexiones de terminales conductores revestidos por galvanoplastia;

La Figura 9a es una vista en sección dada a lo largo de la línea 9-9 de la Figura 9;

10 Las Figuras 10-13, inclusive, ilustran vistas en sección transversal de algunos de los componentes de la red semiconductor a ilustrada en la Figura 8;

15 La Figura 14 es una vista en sección a través de una oblea semiconductor monocristalina en que se ilustra una técnica de fabricación en la que se hace uso de una difusión sencilla sobre la totalidad de la oblea;

20 La Figura 15 es una vista en sección a través de una oblea semiconductor monocristalina, en que se ilustra una técnica de fabricación en la que se hace uso de una difusión sencilla en el área seleccionada;

La Figura 16 es una vista en sección a través de una oblea semiconductor monocristalina en que se ilustra una técnica de fabricación en la que se usa doble difusión sobre la totalidad de la oblea;

25 La Figura 17 es una vista en sección a través de una oblea semiconductor monocristalina y en que se ilustra una técnica de fabricación en la que se usa doble difusión en áreas seleccionadas de la oblea;

30 La Figura 18 es una vista en sección a través de una oblea semiconductor monocristalina en que se ilustra



tra una técnica de fabricación en la que se usa triple difusión en áreas seleccionadas;

5 La Figura 19 es una vista en sección a través de una oblea semiconductor monocristalina en que se ilustra una técnica de fabricación en la que se usa triple difusión sobre la totalidad de la oblea;

10 La Figura 20 es una vista en sección a través de una oblea semiconductor monocristalina en que se ilustra una técnica de fabricación en la que se usa triple difusión en áreas seleccionadas, aislamiento de óxido y aplicación de contacto a las áreas difundidas;

15 La Figura 21 es una vista en planta en que se ilustra una oblea semiconductor monocristalina fabricada como se ha ilustrado en la Figura 20 y posteriormente tratada aplicando películas conductoras y resistivas al aislamiento de óxido;

La Figura 22 es una vista en sección, correspondiente a la Figura 21, dada a lo largo de las líneas 22-22;

20 La Figura 23 es una vista en planta ilustrativa de una nueva realización del invento;

La Figura 24 es un diagrama eléctrico esquemático de los circuitos realizados físicamente en la Figura 23;

25 La Figura 25 es una vista en sección transversal dada a lo largo de las líneas 25-25 de la Figura 23; y

30 La Figura 26 es una vista de una sección transversal dada a lo largo de las líneas de corte 26-26 de la Figura 23.

308767

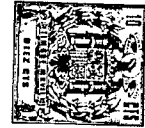


Refiriéndonos ahora a los dibujos con detalle, se describirán a continuación realizaciones preferidas del presente invento, con detalle, con objeto de facilitar una mejor asimilación de los principios del invento y una mejor comprensión de las diversas formas y realizaciones del mismo.

Como se hizo notar anteriormente, el invento concierne principalmente a la miniaturización de circuitos electrónicos. Asimismo, como se hizo notar, el invento contempla el uso de un cuerpo de material semiconductor conformado apropiadamente, eléctrica y físicamente, y que tiene formado en él una o más uniones p-n, y el uso de diseños de componentes para los diversos elementos o componentes de circuito que pueden ser integrados en el antes citado cuerpo de material semiconductor o que constituyen partes del mismo.

En la Figura 1 se ha representado una ilustración específica de un circuito electrónico que realiza los principios del invento. Como se ha representado, una oblea delgada de material semiconductor monocristalino que contiene una unión difundida p-n ha sido elaborada y conformada para incluir un circuito electrónico de multivibrador integrado y completo formado esencialmente en una superficie de la oblea. Al llegar a este punto se hace notar que el cuerpo de material semiconductor es de estructura monocristalina, y puede estar compuesto de cualquier material semiconductor adecuado. Pueden mencionarse, como ejemplos de materiales adecuados, el germanio, el silicio, semiconductores compuestos tales como al arseniuro de galio, antimoniuro de aluminio, antimoniuro de indio,

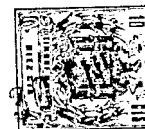
302767



y otros. Las regiones de la oblea han sido señaladas con
símbolos representativos de las funciones de elementos de
circuito que se realizan en las diversas regiones. La Fi-
gura 1a representa un diagrama esquemático de las diver-
5 sas funciones de circuito en la relación que ocupan en la
oblea de la Figura 1. En la Figura 1b se ha representado
un diagrama de circuito dibujado de modo más convencional,
con los valores de circuito realmente utilizados. Se des-
cribirá el circuito multivibrador representado en las Fi-
10 guras 1, 1a y 1b como ilustrativo de las técnicas de ela-
boración empleadas. En primer lugar, una oblea semiconduc-
tora, preferiblemente de silicio o de germanio, de la re-
sistividad apropiada, se esmerila y se pule por un lado.
Para este diseño se usó germanio del tipo p de 3 óhmios-
15 -centímetro. La oblea fue luego sometida a un proceso de
difusión de antimonio con el que se produjo una capa del
tipo n sobre la superficie, de aproximadamente 17,8 mi-
cras de espesor. Luego se cortó la oblea al tamaño apro-
piado, 5,08 mm. x 2,032 mm y se esmeriló la superficie no
20 pulida hasta obtenerse un grosor de oblea de 63,5 micras.

Conductores Kovar dorados 50 fueron unidos por
aleación a la oblea en las posiciones apropiadas (como se
ha ilustrado). El Kovar es un nombre registrado para una
aleación de hierro, níquel y cobalto. Luego fue evaporado
25 el oro a través de un enmascaramiento para crear las áreas
51-54 que proporcionan contacto óhmico con la región n,
tales como las conexiones de base del transistor y los
contactos de condensador. El aluminio fue evaporado a tra-
vés de un enmascaramiento conformado apropiadamente, para
30 crear las áreas de emisor de transistor 56, que forman con

308767



tactos de rectificación con la capa n.

La oblea fue luego recubierta con un barniz o reserva protectora fotosensible, tal como la Eastman Photo Resist, suministrada por la Eastman Kodak Company, y ex-
5 puesta a la luz a través de un negativo. La imagen de barniz que quedó después del revelado se usó como reserva para ataque químico de la oblea hasta la forma apropiada. En particular, ese mordentado forma una ranura a través de la oblea para proporcionar aislamiento entre R_1 y R_2 y
10 el resto del circuito, y conforma además todas las áreas de resistencia a la configuración previamente calculada. Puede usarse ataque químico o mordentado electrolítico, aunque parece ser preferido el ataque electrolítico.

Después de esa operación, se eliminó la capa fototresistente con un disolvente, y se enmascararon las
15 áreas de mesa 60 por el mismo procedimiento fotográfico. Se sumergió nuevamente la oblea en atacante, y se eliminó por completo la capa n en las áreas expuestas, o sea, en aquellas áreas no enmascaradas o cubiertas por oro, que
20 no es atacado por el mordentador. Se considera preferible un ataque químico. Luego se eliminó la capa de foto-reserva. Luego se unieron hilos de oro 70 a las áreas apropiadas para completar las conexiones, y se dio un ataque final de limpieza.

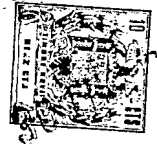
25 En lugar de los condensadores representados en la Figura 1, puede proveerse una capacitancia en el cuerpo de material semiconductor monocristalino por evaporación sobre el cuerpo de una capa que proporcione una capa de dieléctrico para el condensador. Es necesario que la
30 capa tenga una constante dieléctrica adecuada y sea iner-



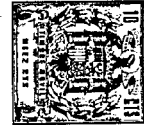
te cuando esté en contacto con el cuerpo semiconductor.
El óxido de silicio ha demostrado ser un material adecuado para la capa dieléctrico y puede ser aplicado sobre el cuerpo mediante técnicas de evaporación o de oxidación
5 térmica. Las placas de oro 51 y 52 forman las otras placas (el propio cuerpo semiconductor constituye una placa) de las estructuras del condensador y se crean por evaporación del oro sobre las capas de dieléctrico. El oro y el aluminio han demostrado ser materiales satisfactorios para
10 las otras placas de las estructuras de condensador. Los contactos para las placas 51 y 52 se hacen por medio de conductores de oro 70, como se ha hecho notar anteriormente.

Los transistores se forman sobre la oblea, sustancialmente como ha descrito Lee en "Bell System Technical
15 Journal", volumen 35, pag. 23 (1956). En esa referencia se describe un transistor que tiene una región de colector, una unión p-n difundida, una capa de base, un contacto de emisor que forma una conexión de rectificación con la capa de base y contactos de base y de colector, respectivamente. La capa de base está formada como una mesa de sección transversal pequeña. Pueden hacerse diodos de diseño
20 similar que consisten en una región de un tipo de conductividad, una región de mesa del tipo de conductividad opuesto, con una unión difundida p-n formada entre ellas
25 y contactos para cada región.

Aunque se han descrito los elementos de circuito de transistor en términos de una capa difundida simple, es perfectamente posible usar una estructura difundida
30 ble. Así pues, en la Figura 2a (una parte ampliada de una

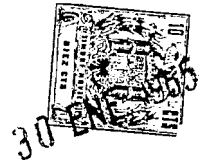


sección similar a la de la Figura 2) se ha ilustrado una estructura difundida doble en que una región de emisor de conductividad de tipo p está difundida en la región de base de conductividad de tipo n. Los contactos 56 y 53 son aplicados como antes. Como se ha indicado anteriormente, la configuración de transistor se aísla mediante conformación mecánica, como se ha ilustrado en las Figuras 1, 2, 2a y 3, o bien puede efectuarse la conformación limitando el área del componente por conversión selectiva de material semiconductor de un tipo de conductividad en conductividad del tipo opuesto, en que la unión p-n así formada actúa como una barrera para la circulación de la corriente. La conversión selectiva de áreas por difusión figura descrita por Frosch y Derick en "Journal of the Electrochemical Society", volumen 104 pag. 547 (1957). Tal difusión selectiva se ha ilustrado en las Figuras 2a, 3a y 3b. La Figura 3a, una parte ampliada de una sección similar a la de la Figura 3, ilustra la conversión selectiva de las regiones 80 y 81 a la conductividad de tipo n por difusión; la Figura 3b, una parte ampliada de una sección similar a la de la Figura 3, ilustra la conversión selectiva de la región 82 de conductividad de tipo n a conductividad de tipo p por difusión selectiva. Así pues, puede emplearse doble difusión para formar estructuras tanto del tipo n-p-n como del tipo p-n-p. Además, pueden usarse cualesquiera sustancias adecuadas para los materiales semiconductores, las impurezas productoras de conductividad, y los materiales de contacto; y pueden aprovecharse los métodos de elaboración conocidos y adecuados para producir los anteriores diseños de circuito.



En vez de usarse los hilos de oro 70 para hacer las conexiones eléctricas, éstas pueden crearse por otros procedimientos. Por ejemplo, un material aislante e inerte tal como el óxido de silicio puede ser evaporado sobre la oblea de circuito semiconductor a través de un enmascaramiento o bien para cubrir la oblea por completo, excepto en los puntos en que ha de hacerse el contacto eléctrico con ella, o bien para cubrir únicamente partes seleccionadas que unen los puntos a ser conectados eléctricamente. Luego puede depositarse sobre el material aislante material conductor de la electricidad tal como oro, para establecer las necesarias conexiones de circuitos eléctricos. Esas dos situaciones se han ilustrado en las Figuras 4 y 5. La Figura 5 ilustra el caso en que las capas de óxido de silicio 90 adherentes a la superficie de la oblea están en forma de tiras que están bajo las cintas de oro 70a depositadas por galvanoplastia sobre ellas. Como es evidente, las tiras de óxido de silicio cubren las partes seleccionadas totalmente entre los puntos a ser unidos eléctricamente mediante cintas 70a y, por consiguiente, impiden que estén en cortocircuito los componentes o las uniones. Así pues, la cinta 70a que se extiende desde los contactos de emisor 56 pasa sobre ambas uniones de emisor y base y de base y colector, pero está aislada de ellas por la capa de óxido de silicio 90.

Las Figuras 4, 6 y 7 ilustran el otro caso, aquel en que se proporciona la capa de óxido de silicio para cubrir la oblea por completo. Como resulta evidente de la Figura 6, las regiones componentes son formadas por conversión selectiva, y como se ve en la Figura 7, por di



fusión y mordentado en mesa. La capa de óxido de silicio se adhiere sobre la totalidad de la superficie superior de la oblea e impide el cortocircuito de las regiones por las cintas de oro 70a depositadas por galvanoplastia sobre la capa de óxido de silicio y que se adhieren a ellas. Obsérvese, por ejemplo, que la cinta 70a que se extiende desde los contactos de emisor 56 pasa sobre ambas uniones, las de emisor-base y las de base-colector, pero no las cortocircuita debido a que está aislada de ellas por la capa de óxido de silicio. La capa de óxido de silicio puede ser aplicada, como ya se indicó, por técnicas de evaporación o de oxidación térmica (en el caso de una oblea de silicio).

Tras ser ensayado, el circuito puede ser obturado herméticamente, si se requiere, para protección contra contaminación. El dispositivo acabado era menor, en varios órdenes de magnitud, que cualquier otro de los que han sido propuestos anteriormente. Debido a que las operaciones de fabricación requeridas son bastante similares a las actualmente usadas en la fabricación de transistores, y debido al número relativamente pequeño de operaciones requeridas, estos dispositivos son de por sí baratos y fiables, así como compactos.

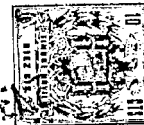
Con referencia particular a la Figura 8, se ha ilustrado una red semiconductor miniatura que proporciona un funcionamiento de multivibrador biestable con discriminación. Montadas sobre el substrato 110 por soldadura de vidrio van las tiras 112 y 114 de material semiconductor monocristalino. El espacio 116 entre esas dos tiras fue formado partiendo inicialmente de una sola tira



mayor de material semiconductor y atacando para dividir el cristal en dos partes. No obstante, la finalidad de esa operación de conformación es la de proporcionar aislamiento entre los componentes de circuito integrados con las tiras 112 y 114, y ha de entenderse que podría obtenerse un aislamiento eléctrico sustancial por otros medios que no fuesen el ataque total a través de una tira de cristal mayor para formar dos tiras; por ejemplo, podría proporcionarse aislamiento eléctrico mediante un área de alta resistencia en el cristal entre los componentes de circuito que se desea aislar. Esa alta resistencia proporcionará un circuito sustancialmente abierto para impedir una interferencia no deseada entre los componentes del circuito implicados. No obstante, en la realización ilustrada en la Figura 8, el aislamiento entre dos partes del circuito multivibrador se ha provisto por ataque en el espacio 116 en un cristal original para formar dos tiras de cristal 112 y 114 que están separadas físicamente la una de la otra.

El cristal original es primeramente difundido por completo con una capa de material semiconductor de tipo p para formar una unión p-n. Luego se forman en él los componentes de circuito por ataque selectivo del material semiconductor y por difusión selectiva de material de tipo n en la capa p. Luego pueden depositarse por galvanoplastia o por evaporación contactos metálicos sobre las capas deseadas, para formar conexiones eléctricas.

En la tira 112 está formado el transistor TR-20 del tipo NPN con una segunda región N difundida en la base de tipo P para formar de hecho un transistor de doble

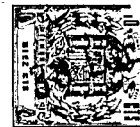


30

emisor. En la Figura 10 se ha representado una vista en
sección transversal de TR-20. Esa estructura de doble emi-
sor proporciona realmente un transistor NPN más un diodo
integral formado por la unión adicional PN difundida se-
lectivamente. TR-20 tiene una región de colector de tipo
5 N, 118, provista por la tira de cristal 112, una región
de base de tipo P, 120, y dos regiones de emisor de tipo
N, 122 y 124. Sobre sus correspondientes capas de semicon-
ductor están depositados por galvanoplastia o por evapora-
ción contactos óhmicos 126, 128 y 130. El terminal conduc-
tor de salida 133 está soldado o aleado al substrato 110,
10 y se extiende bajo el extremo de la izquierda de la tira
112 y establece contacto óhmico con él, y por tanto tam-
bién con la región de colector 118 de TR-20. El transis-
tor de doble emisor TR-30 es idéntico al TR-20.
15

Contigua a la base 120 hay una tira 132 de mate-
rial de tipo P difundido en la tira 112 y formado según
un camino tortuoso una resistencia de conexión de cruce
R₁₀ que tiene un valor de 7 kilohmios. La mitad izquier-
da 134 de la tira de cristal 112, una parte de la cual es
20 tá bajo la tira P, 132, define una resistencia de polari-
zación R₂₀ que tiene un valor de 5 kilohmios. Sobre el
otro extremo de la tira P, 132, hay formado un contacto
óhmico 136 para proporcionar medios para conectar eléctri-
camente ese extremo de R₁₀ al terminal conductor de sali-
da 138. La resistencia R₂₀ está conectada al terminal de
25 polarización 140 el cual va montado sobre el substrato
110 y pasa bajo la tira 112 en contacto óhmico con ella.
La tira P, 142, y su correspondiente parte extrema de
30 cristal subyacente 144 definen resistencias R₃₀ y R₄₀ de

308767



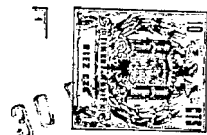
155

manera idéntica. La capacitancia distribuída en las uniones PN formadas por las tiras P, 132 y 142, con sus correspondientes partes de tira N subyacentes proporcionan una capacitancia distribuída equivalente a los condensadores C_{30} y C_{40} , cada uno de los cuales tiene un valor de 1.000 micromicrofaradios.

Formado también en la tira N, 112, está el transistor TR-10 que tiene una región de colector definida por un área de tira 112, una capa P difundida 145 (Figura 8) que define una región de base y una capa N difundida 146 que define una región de emisor. Un contacto óhmico 150 está depositado por galvanoplastia sobre la capa de base 145 de modo que pueden interconectarse terminales conductores eléctricos entre esos contactos y otros elementos, como se describe más adelante. En sección transversal, TR-10 es similar a la Figura 10 con la excepción de que TR-10 tiene solamente una región de emisor difundida en lugar de dos. Incluso aunque TR-10 tiene la forma de un transistor, proporciona dos diodos de unión por medio de sus uniones PN de colector y base y de emisor y base. En esta realización del invento, se utiliza la estructura como dos diodos de unión PN independientes D_{10} y D_{40} en lugar de para proporcionar una acción de transistor corriente.

Formado también en la tira 112 hay un diodo de unión PN, D_{30} , del cual se ha representado una vista en sección transversal en la Figura 13. Ese diodo está formado por una unión PN difundida que comprende la parte de cristal N, 152, y la capa P difundida 154 que soporta un contacto óhmico 156.

308767



La capa P, 158, difundida en la tira N, 114, no es eliminada por el ataque, y dos capas N son difundidas en la capa P, 158, para formar diodos de unión idénticos D_{20} y D_{70} . En la Figura 11 se ha ilustrado una vista en sección transversal del diodo D_{20} . En este caso, la unión PN está formada entre la capa P difundida 158 y la capa N difundida selectivamente 160, actuando la tira N, 114, simplemente como un substrato. Sobre la capa N, 160, está depositado por galvanoplastia un contacto metálico 162 para proporcionar medios para interconectar la unión con otros componentes de circuito o terminales conductores.

Formados también sobre la tira 114 hay dos condensadores de conexión del tipo de óxido C_{10} y C_{20} formados como anteriormente se ha descrito y como se ha ilustrado en la Figura 12, el condensador de óxido C_{20} comprende un recubrimiento de dióxido de silicio 164 sobre la capa P, 158. Ese recubrimiento actúa como dieléctrico para el condensador C_{20} . Luego es depositada por galvanoplastia una placa metálica 166 sobre la parte superior del recubrimiento de óxido 164 para completar la formación del condensador. El condensador está definido por los dos conductores, capa P 158 y placa metálica 166, separados por el dieléctrico de recubrimiento de óxido 164.

Al substrato 110 van unidos terminales adicionales que se utilizan cuando ese multivibrador biestable está conectado como parte de un contador binario. Esos terminales son los que siguen: terminal de entrada 168; terminal de desconexión 170; terminal de conexión 172; terminal de cierre 174; terminal de tierra 176. Hilos externos 180, como los ilustrados en la Figura 8, interconectan los diver



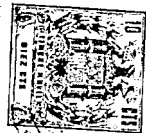
5 sos componentes de circuito entre sí, y con los termina-
les de manera que provean al funcionamiento del multivi-
brador biestable.

5 Al igual que en las realizaciones anteriormen-
te descritas, los hilos 180 de la Figura 8 pueden tomar
la forma de tiras metálicas 180a evaporadas sobre una ca-
pa aislante, por ejemplo recubriendo de óxido de silicio
todas las tiras 112 y 114 excepto en donde se desee pro-
porcionar contactos para los diversos elementos. Tal rea-
10 lización se ha representado en la Figura 9 en que una ca-
pa de óxido cubre las tiras 112 y 114 y actúa no solamen-
te como aislante entre las tiras 180a y la oblea semicon-
ductora, sino también como dieléctrico para los condensa-
dores C_{10} y C_{20} . Evidentemente, las placas metálicas 166
15 de los condensadores C_{10} y C_{20} pueden ser depositadas du-
rante la misma operación de evaporación aplicando tiras
terminales 180a.

 Puede observarse en la Figura 9 que se han movi-
do el terminal de entrada 168 y el terminal de tierra 176
20 para evitar la necesidad de proporcionar una segunda capa
de óxido y tiras evaporadas adicionales sobre ella (como
se ha ilustrado en la Figura 27) para permitir el cruce
de algunos de los terminales sin que resulten cortocircui-
tados entre sí. Además, por supuesto, puede usarse exácta-
25 mente igual la difusión selectiva, el medio alternativo
de conformación, para definir el dispositivo de las Figu-
ras 8 y 9 como se ha ilustrado en la vista en corte frag-
mentada, Figura 9a.

 El multivibrador biestable con discriminación
30 representado en la Figura 8a está diseñado para uso como

308767

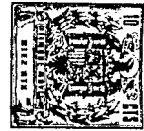


30

una etapa de un contador binario. El terminal de entrada del equipo se utiliza para determinar cual de los transistores será inicialmente conductor y cual será inicialmente no conductor. Puesto que tanto el TR-20 como el TR-30 son transistores NPN, un impulso positivo sobre la base del transistor TR-20 hará ese transistor conductor y al TR-30 no conductor. Luego pueden aplicarse impulsos de disparo negativos al terminal de entrada a través del diodo D_{70} , condensador de acoplamiento C_{10} y diodo D_{50} para cortar el transistor TR-20 y hacer conductor al transistor TR-30. Un segundo impulso de excitación hará retornar al circuito a su estado original. La aplicación selectiva de impulsos al terminal de cierre puede cerrar o bloquear los impulsos de excitación aplicados al terminal de entrada para hacer insensible el circuito multivibrador a los impulsos de entrada. Un impulso de polaridad positiva aplicado al terminal libre hará retornar el circuito a su estado inicial. La salida 1 y la salida 2 suministran impulsos de salida indicadores del estado de su transistor correspondiente. Por consiguiente, la Figura 8a ilustra un diagrama de circuito multivibrador biestable con discriminación básico que representa el funcionamiento de la red semiconductora de la Figura 8.

Es de hacer destacar aquí que solamente se han descrito en lo que antecede varias realizaciones de este invento, y que pueden efectuarse otras variaciones y modificaciones del mismo sin rebasar el alcance del invento, que queda definido en las reivindicaciones contenidas en la Nota adjunta.

Así, por ejemplo, puesto que es sabido que el



30

material semiconductor intrínseco está caracterizado por una resistividad de orden relativamente elevado, el sustrato podría ser formado a partir de aquel, o bien, la unidad completa podría ser formada a partir de un bloque de material semiconductor intrínseco en el cual estén difundidas impurezas activadoras en las regiones ocupadas por las obleas cortadas en el dibujo. De acuerdo con esa disposición, el elemento 110 de las Figuras 8 y 9 sería o bien un bloque independiente de material intrínseco sobre el cual estuviesen montadas obleas 112 y 114, o bien formaría parte del mismo trozo físico de material semiconductor como en las áreas 112 y 114, difiriendo estas últimas de aquellas únicamente en las características eléctricas debidas a la activación por impurezas.

15 Pasando ahora a la Figura 23, se observará que se ha ilustrado en ella una disposición de red semiconductor 201 que, según se ve en la sección transversal de la Figura 25, incluye un bloque de material semiconductor 219. Formado dentro del bloque 219 y sobre él hay un transistor 214, que comprende una parte del bloque 219 juntamente con capas 221 y 222 que son de tipos de conductividad respectivamente opuesto y similar al tipo del bloque 219. Esas dos capas 221 y 222 forman las regiones de base y de emisor, respectivamente, del transistor, y se establecen conexiones a las regiones de colector, de emisor y de base mediante los terminales 211, 212 y 213, respectivamente. Las películas de interconexión 215 y 223 de resistencia relativamente baja sirven para conectar los terminales 211 y 212 a las aletas de conexión externa 202 y 203; la lengüeta 204 proporciona una conexión externa a

308767



la película conductora superior 206 del condensador C80; y la lengüeta 205 proporciona una conexión externa a las películas resistivas 209 y 210, las cuales comprenden resistencias R200 y R300, respectivamente.

5 Como también se aprecia de la inspección de la Figura 23, el colector 211 del transistor 214 está conectado a la película de resistencia 210, y la base 213 está conectada por intermedio de la película de resistencia re-
 10 lativamente baja 217 a las películas de resistencia relati-
 vamente alta 216 y 209 que comprenden resistencias R100 y R200, respectivamente. La película de resistencia relati-
 vamente baja 217 se extiende además de la manera ilustra-
 da al condensador C80, donde se ensancha para formar la película de placa de condensador inferior 208.

15 Inmediatamente encima de la película 208 está situada una película dieléctrica 207 que puede ser de cualquier material adecuado, tal como monóxido de sili-
 cio; e inmediatamente encima de la película 207 está si-
 tuada la película de resistencia relativamente baja 206,
 20 que, como se ha mencionado en lo que antecede, comprende la película conductora superior del condensador C80.

 Será ahora evidente que el circuito ilustrado esquemáticamente en la Figura 24 está realizado físicamen-
 te dentro de la estructura de la Figura 23. Además, será
 25 evidente que la realización de la Figura 23 incluye elemen-
 tos tanto activos como pasivos, formados todos ellos so-
 bre un solo substrato que, de acuerdo con este invento, comprende en sí mismo un bloque de material semiconduc-
 tor.

30 Aunque los métodos de producción de circuitos

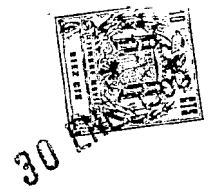
303767



de estado sólido de acuerdo con nuestro invento pueden va
riar algo, dependiendo de la realización particular de
que se trate, un método ilustrativo para producir la rea-
lización de la Figura 23 es como sigue.

5 Inicialmente se procura un bloque de material
semiconductor y se activa o bien en su totalidad o bien
sobre un área en la cual haya de ser formado un elemento
de circuito activo. Tal activación puede efectuarse por
cualquiera de entre varios procedimientos, pero el selec-
10 cionado para esta descripción ilustrativa es el de difu-
sión. Así pues, pueden ser difundidas impurezas en capas
sucesivas penetrando en la superficie del bloque semicon-
ductor para formar regiones de emisor, de base y de coleq
tor. Las Figuras 14, 16 y 19 ilustran la difusión senc-
15 illa, doble y triple dentro de una oblea semiconductora de
tipo N o de tipo I sobre la totalidad de su superficie, y
las Figuras 15, 17 y 18 ilustran la difusión sencilla, do-
ble y triple en áreas seleccionadas de una oblea semicon-
ductora de tipo N o de tipo I para formar la estructura
20 aquí dada a conocer.

Una vez efectuada la activación, las áreas de
la capa superior distintas a las requeridas para los ele-
mentos de circuito activo pueden ser eliminadas por ata-
que, como se ha indicado mediante las líneas de puntos en
25 las Figuras 14, 16 y 19, dejando con ello únicamente aque-
llas deseadas. Posteriormente puede cubrirse la totalidad
del resto del bloque de material con un recubrimiento ais-
lante 219, establecerse conexiones óhmicas a las diversas
regiones del transistor u otro elemento activo, formarse
30 elementos pasivos sobre la superficie del recubrimiento



aislante, y formarse terminales para proporcionar medios para establecer conexiones externas.

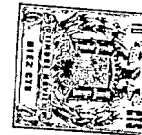
5 Considerando ahora la aplicación de este procedimiento a la ilustración de las Figuras 20-23, 25 y 26, se verá que las capas 221 y 222 del transistor 214 en las Figuras 23 y 25 se extienden hacia arriba desde el bloque 219, pues esa estructura contempla la activación inicial de dos capas sucesivas sobre la totalidad de la superficie de la oblea o bloque semiconductor y el mordentado para 10 eliminación de las dos capas superiores de la totalidad de la superficie de la oblea o del bloque excepto en el área relativamente pequeña ilustrada. Como es bien sabido en la técnica, tal ataque puede ser llevado a cabo mediante el recubrimiento provisional del bloque semiconductor con una sustancia protectora en el área que se 15 desea que no resulte atacada, y sumergiendo luego o rociando el bloque con una sustancia atacante adecuada, tal como la CP-4, descrita en la página 354, Vol. I, de la obra Transistor Technology, de Bridgers, Scaff y Shive, publicada por Van Nostrand Company, Nueva York. 20

La operación siguiente en la fabricación del paquete electrónico consiste en recubrir la totalidad del miembro con una capa aislante 200, o bien por evaporación o bien por oxidación térmica en el caso de silicio como 25 se ha descrito anteriormente. Aunque las áreas que se desea particularmente recubrir son aquellas sobre las cuales han de ser depositadas las anteriormente mencionadas películas resistivas y conductoras, según se ha ilustrado en las Figuras el recubrimiento cubre la totalidad del 30 miembro, dado que así puede quedar facilitada su aplica-



ción. Después que ha sido depositada la capa aislante, se forman por ataque pequeñas aberturas a su través en los electrodos de emisor, de base y de colector 212, 213 y 211 en las Figuras 23 y 25 con objeto de poder establecer conexión con ellos. Esa estructura se ha representado con mayor detalle en la sección ampliada de la Figura 20 que ilustra una oblea de silicio triplemente difundida con un aislamiento de óxido de silicio y contactos de emisor, de base y de colector aplicados a través de la abertura en la capa de óxido. Esas pequeñas aberturas pueden formarse por cualquiera de entre una diversidad de procedimientos bien conocidos en la técnica. No obstante, una forma ilustrativa en que ello puede ser llevado a cabo contempla el recubrimiento de la totalidad de la superficie superior de la oblea con un compuesto de foto-reserva que puede ser luego expuesto a la acción de la luz a través de un enmascaramiento que tiene áreas o placas inmediatamente adyacentes a las áreas en que se desea formar las aberturas antes mencionadas, y revelarse. El conjunto puede ser luego lavado para eliminar el material de foto-reserva de aquellas áreas no expuestas sobre las regiones de emisor, de base y de colector, y luego puede ponerse el conjunto en contacto con una solución de ataque que sea eficaz para mordentar a través del recubrimiento aislante para formar rebajos de la profundidad deseada. Una vez hecho esto, el material de foto-reserva se elimina por inmersión en cloruro de metileno.

A continuación se enmascara el conjunto mecánicamente sobre la totalidad de su superficie excepto en donde hayan sido atacados los rebajos, y se deposita en ellos



por evaporación, o de otro modo, un material adecuado para establecer contacto óhmico, como se ha ilustrado en las Figuras 20-23. Así, por ejemplo, si se trata de formar un transistor del tipo NPN, podría usarse un enmascaramiento para cubrir la totalidad de la superficie excepto los rebajos de emisor y de colector, y podría ser depositado por evaporación o de otro modo a través del enmascaramiento dentro de los rebajos, oro activado por antimonio u otro material adecuado. A continuación podría ser enmascarada la totalidad de la superficie de la oblea excepto en el rebajo de la base, dentro del cual podría ser depositado por evaporación, o de otro modo, un material adecuado para establecer contacto óhmico, tal como aluminio. Una vez hecho esto, el conjunto completo se calienta a una temperatura predeterminada a la cual el material depositado se alea con la base, el emisor y el colector para formar con ellos separadamente distintos contactos óhmicos. Puesto que son bien conocidos en la técnica los principios de aleación de contactos óhmicos a dispositivos semiconductores, no se proseguirá aquí con la descripción de detallés de los mismos.

Una vez establecidos los antes mencionados contactos óhmicos, pueden aplicarse a continuación o bien las películas resistivas o bien las películas altamente conductoras. Suponiendo, para los fines de esta descripción, que se aplican a continuación películas altamente conductoras, se adapta un enmascaramiento sobre la superficie de la oblea para dejar al descubierto únicamente aquellas áreas sobre las cuales se desea depositar películas altamente conductoras. A continuación se aplica cual-

302767



quier material adecuado altamente conductor, tal como cobre u oro, siguiendo la técnica de vacuodeposición, tal como la descrita en la obra Vacuum Deposition of Thin Films, ("Vacuodeposición de Películas Delgadas") de Holland, publicada por John Wiley & Sons, Nueva York, 1958. A las áreas indicadas se aplica una película relativamente gruesa con objeto de poder hacer baja la resistencia de las mismas (véanse las Figuras 21 y 23).

Una vez aplicadas las películas de baja resistencia se expone la superficie a través de un enmascaramiento diferente para permitir el depósito de una película relativamente delgada de materiales altamente resistivos, tales como el nicromo, en las áreas deseadas (véanse las Figuras 21 y 23).

A continuación puede cubrirse la totalidad de la superficie con un material que sirva a un tiempo como dieléctrico para el condensador C80 y como un recubrimiento para proteger las películas metálicas contra oxidación y deterioro. Esa película de dieléctrico se ha ilustrado en la Figura 23 cubriendo únicamente el área identificada con el símbolo 207 a fin de que pueda ser más fácilmente comprendida la Figura. Por supuesto, si se deseara recubrir únicamente el área indicada por el número 207, podría emplearse un enmascaramiento que tuviese una abertura rectangular en la posición del rectángulo 207 para impedir el depósito en toda área que no fuera esa.

Una vez depositado el dieléctrico, se recubre el área indicada por los símbolos 204 y 206 de la Figura 23 con una película altamente conductora similar a la empleada para la película 208, y queda completado con ello



el condensador.

Se verá ahora que los miembros representados en las Figuras 21-23, 25 y 26 han sido formados de tal manera que se han provisto elementos tanto activos como pasivos en un miembro físicamente integrado de tamaño sumamente reducido. La capa aislante cubre y se adhiere a la totalidad de la superficie de la oblea y en particular a los bordes de unión expuestos en la superficie impidiendo el cortocircuito por las películas metálicas que pasan sobre los bordes de la unión pero están aisladas de ellos por la capa aislante.

Será asimismo evidente que los diversos principios aquí expuestos podrían ser ventajosamente combinados para producir estructuras que presentasen las ventajas y las características de varios principios. Así, por ejemplo, los elementos semiconductores activos, los elementos de resistencia no crítica, y los elementos de capacitancia distribuida podrían ser formados de la manera descrita con referencia a las Figuras 1-13, y formarse las resistencias de alta estabilidad, los condensadores y las inductancias de la manera descrita con referencia a las Figuras 20-26. Las conexiones entre ellos podrían hacerse mediante aberturas por ataque a través del recubrimiento aislante en los puntos deseados y el depósito de material adecuado para establecer contacto óhmico, a fin de proporcionar conexiones como se ha descrito anteriormente.

Aunque en esta Memoria Descriptiva se han descrito realizaciones ilustrativas particulares, será evidente para todo aquel experto en la técnica que son posibles diversas modificaciones y cambios así como otras di-

308767



versas combinaciones. En consecuencia, tales cambios que
resultarían evidentes para un experto en esta técnica par
tiendo del conocimiento de los principios que hemos ex-
puesto, se consideran comprendidos dentro del alcance de
5 nuestro invento.

N O T A

10

Los puntos de invención propia, no nueva, pero
no establecida, practicada ni divulgada en España, que se
presentan para que sean objeto de esta Patente de Intro-
ducción, por DIEZ años, son los siguientes:

15

1.- Un dispositivo de circuito semiconductor
microminiaturizado integrado que comprende una oblea semi
conductora que tiene en ella o sobre ella una pluralidad
de elementos de circuito eléctrico pasivos y/o activos,
caracterizado porque por lo menos dos elementos del cir-
cuito están eléctricamente separados uno del otro a tra-
vés de dicha oblea por una unión PN.

20

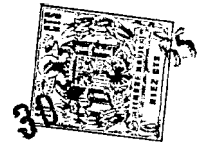
2.- Un dispositivo de circuito semiconductor se
gún la reivindicación 1, caracterizado porque uno de di-
chos dos elementos de circuito es una resistencia que com-
prende una parte alargada de dicha oblea que tiene contac-
tos óhmicos en sus extremos opuestos sobre una superficie
mayor de la oblea, estando unida dicha porción alargada
por dicha unión PN.

25

30

3.- Un dispositivo de circuito semiconductor
microminiaturizado integrado.

308767



Tal y como se ha descrito en la Memoria que antecede, representado en el dibujo que se acompaña y para los fines que se han especificado.

5 Esta Memoria consta de treinta y seis hojas escritas a máquina por una sola cara.

Madrid,

20 ENE 1965

P. A.

Alberto de Elzaburu
Por Poder

3007

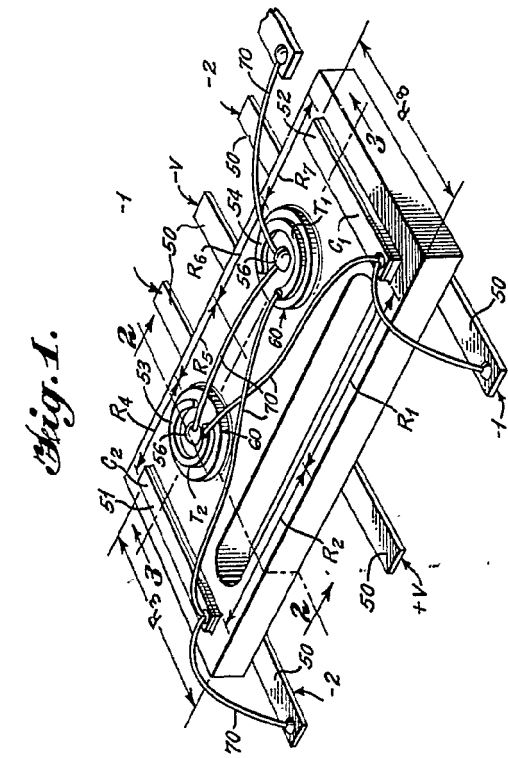


Fig. 1b

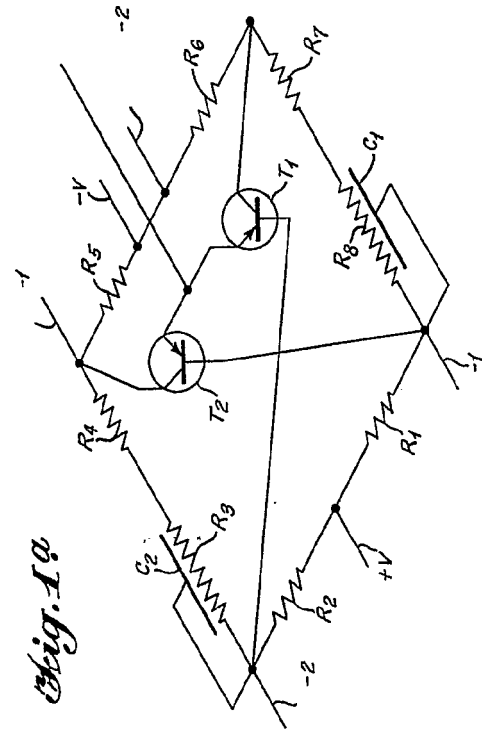
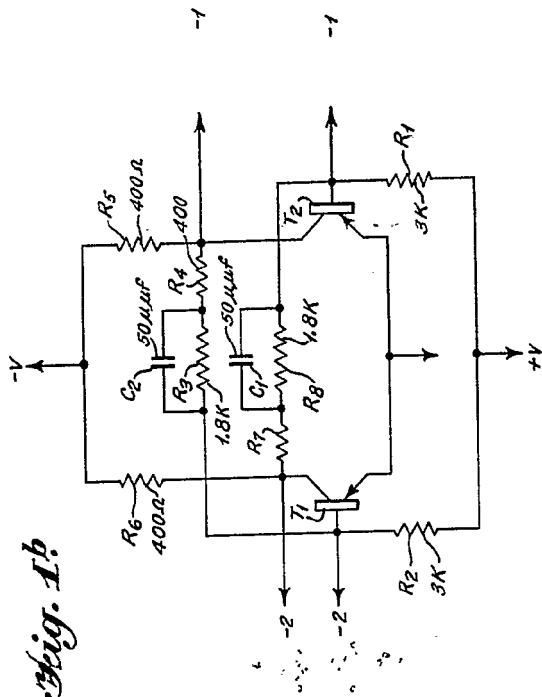


Fig. 1a

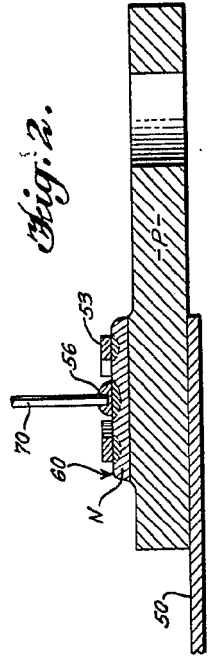


Fig. 2.

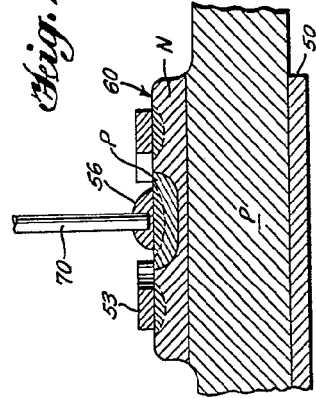


Fig. 2a

ESCALA VARIABLE

308767

Fig. 1.

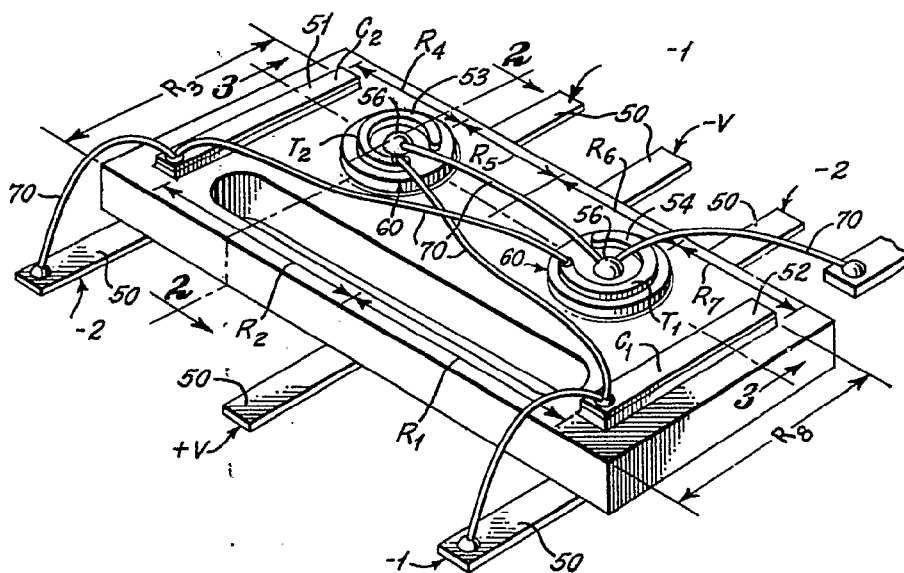
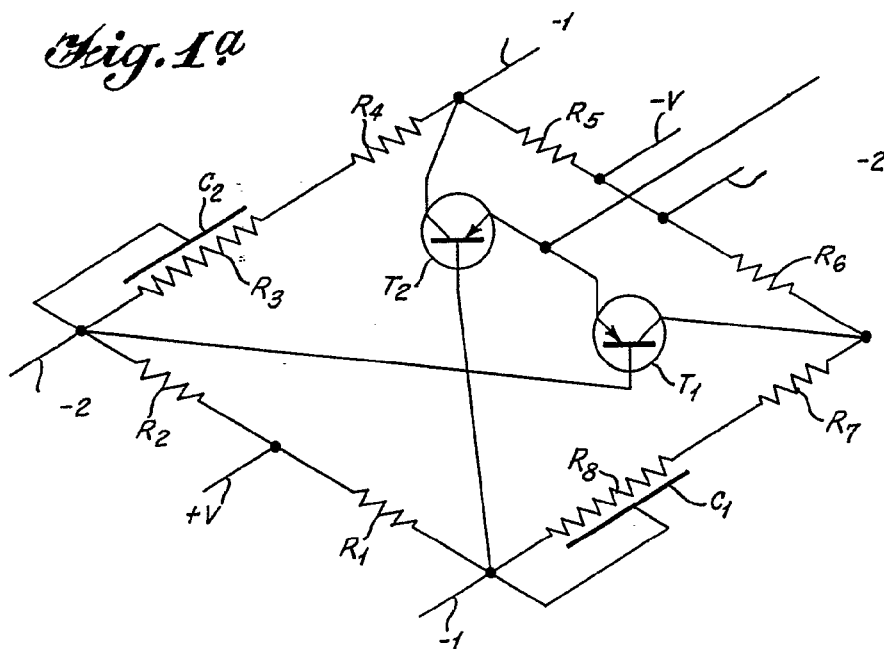


Fig. 1a



308767



51 ABT

Fig. 1b

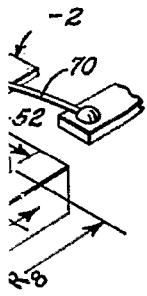
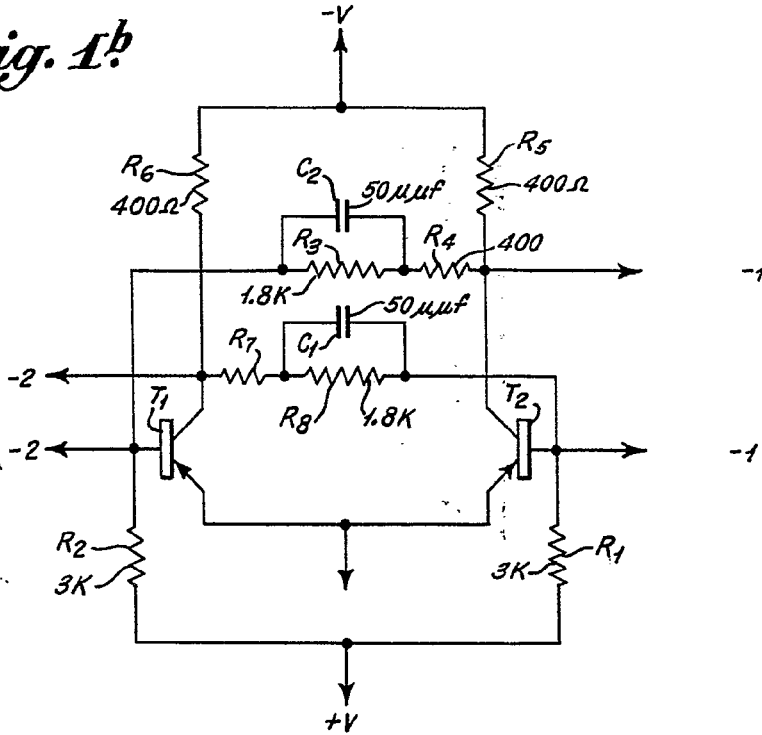


Fig. 2.

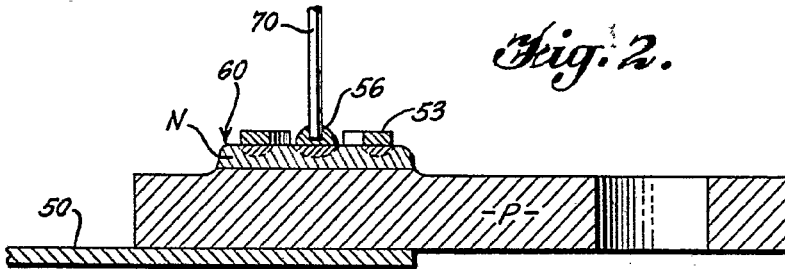
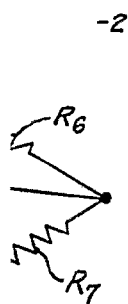
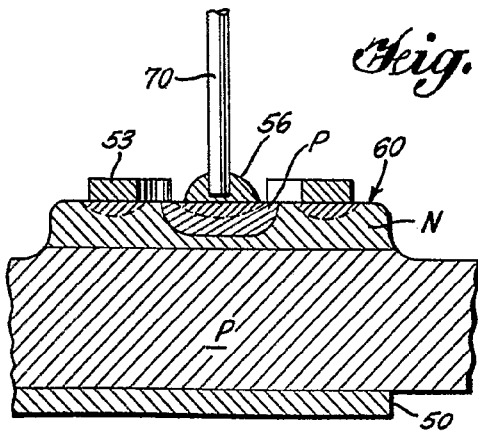


Fig. 2a



Alberto de Elnsburg
Por Poder.

Fig. 3.

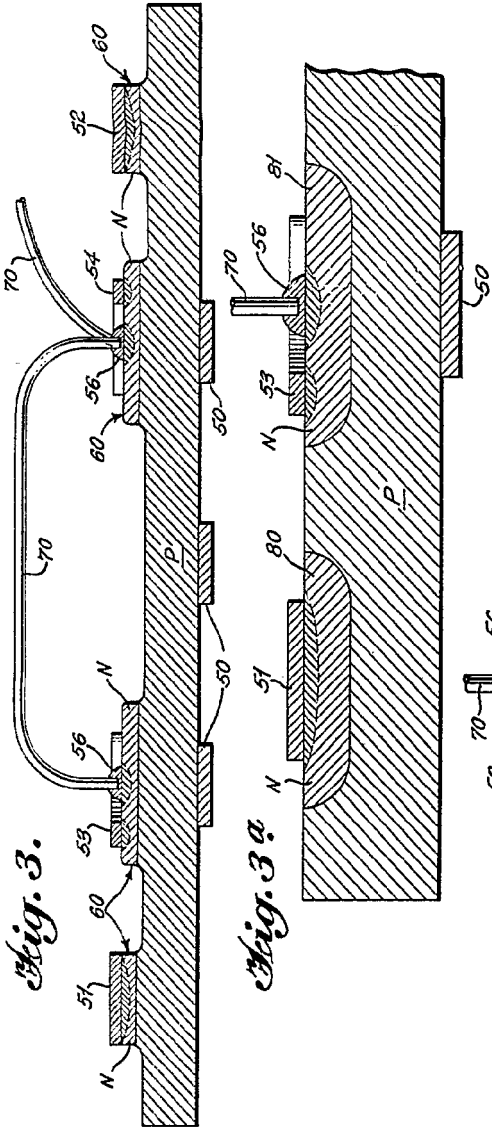


Fig. 3b

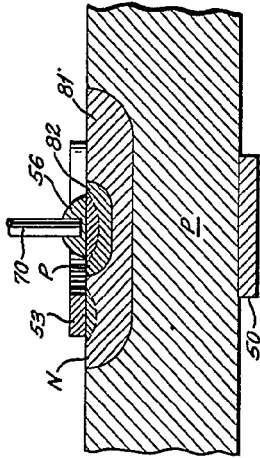


Fig. 4.

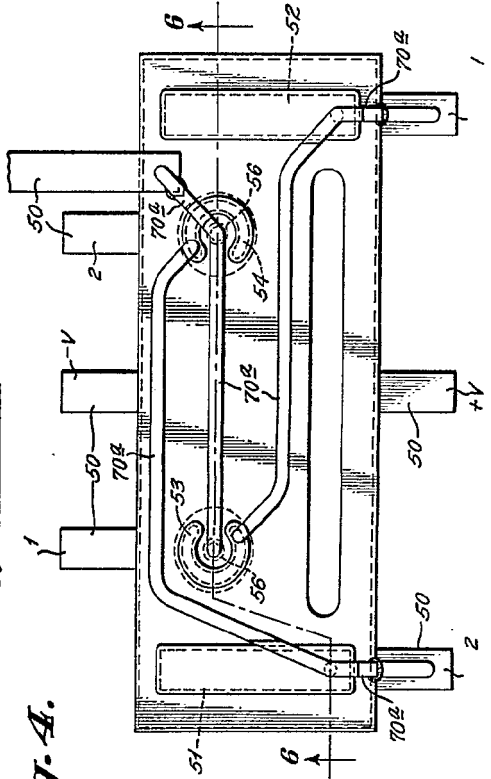


Fig. 5.

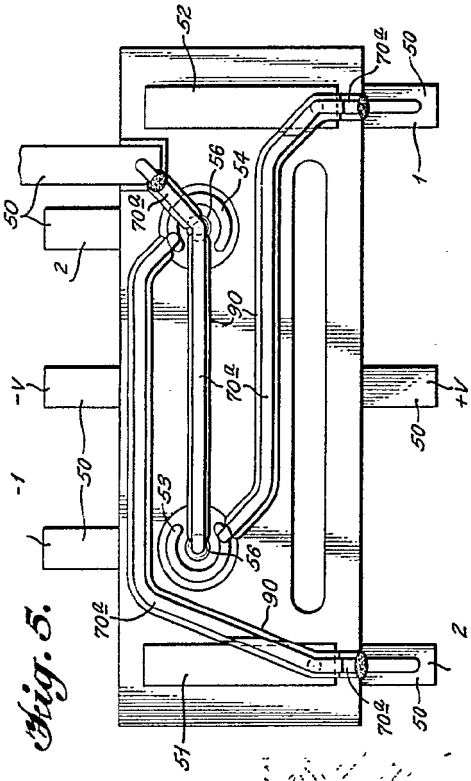


Fig. 6.

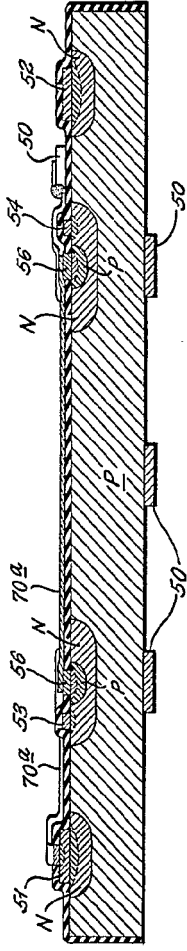
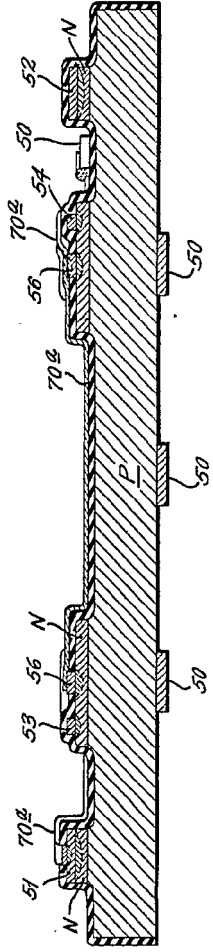


Fig. 7.



Attestato di Invenzione
Per l'Italia

308767

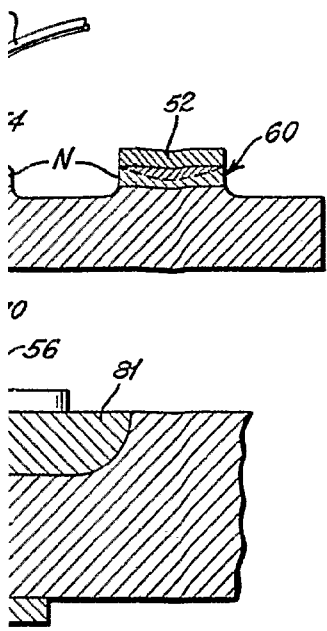
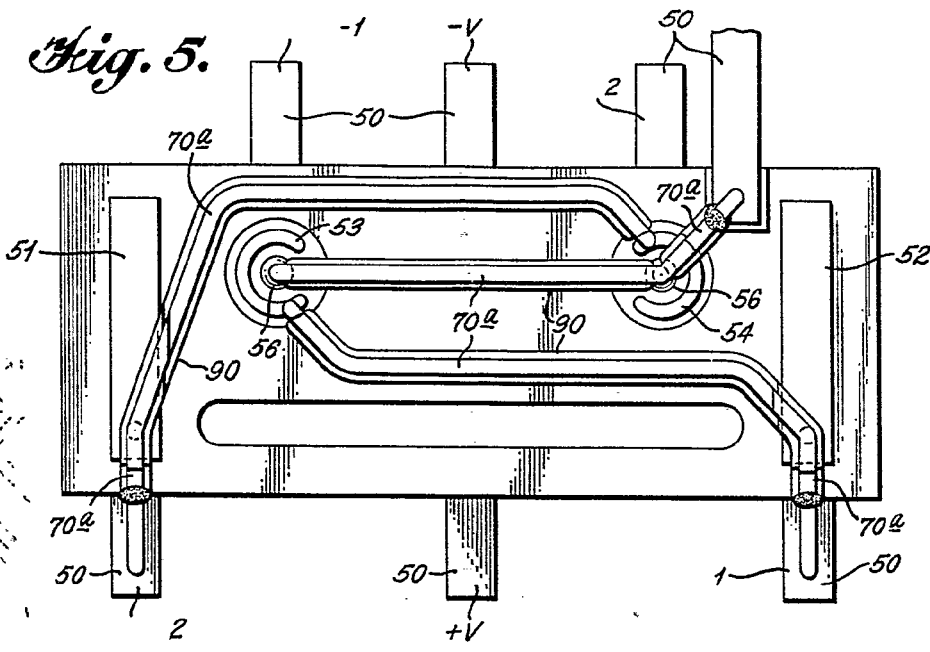


Fig. 5.



5

Fig. 6.

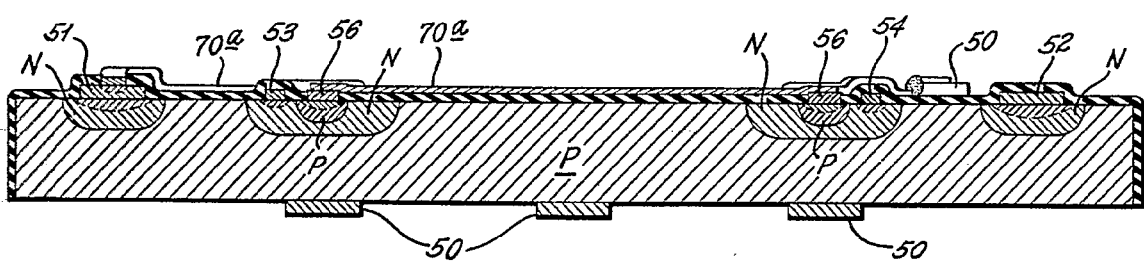
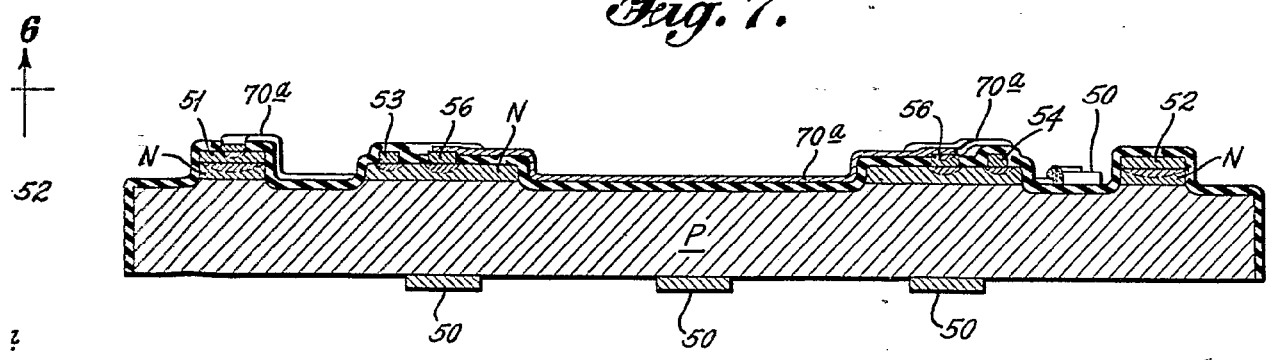


Fig. 7.



Alberto de ...
Per ...

08767

08767

Fig. 8.

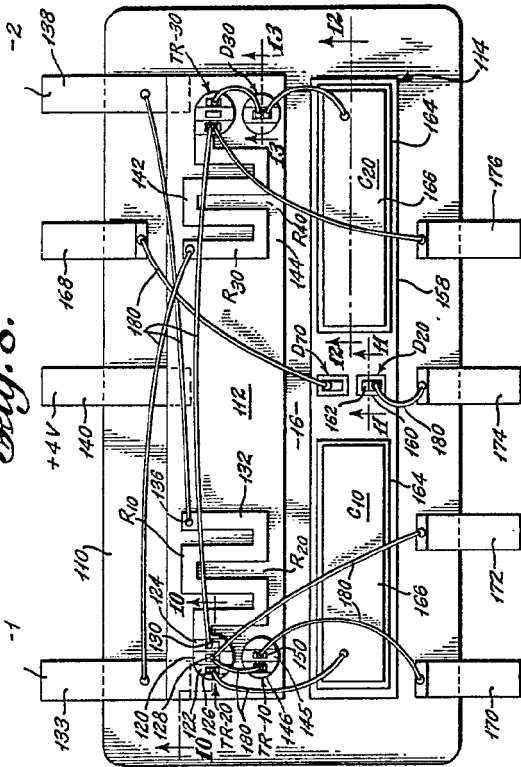


Fig. 9.

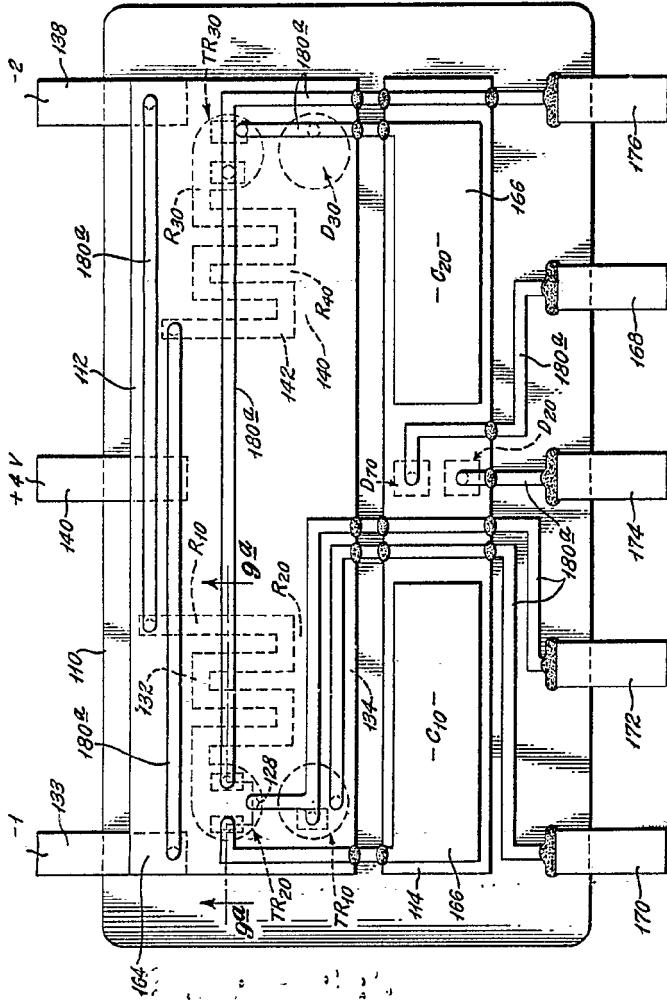


Fig. 8 a

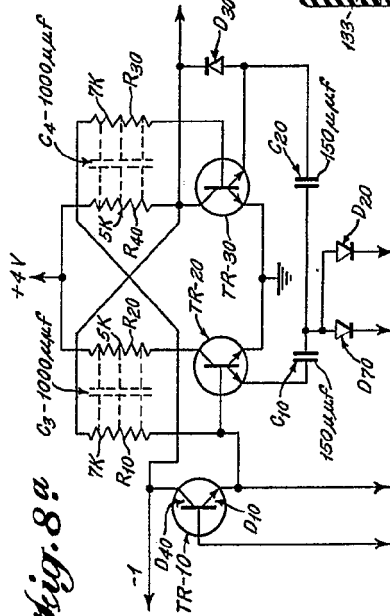


Fig. 9 a

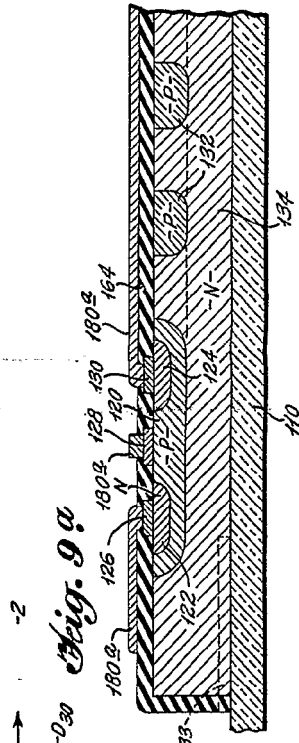


Fig. 10.

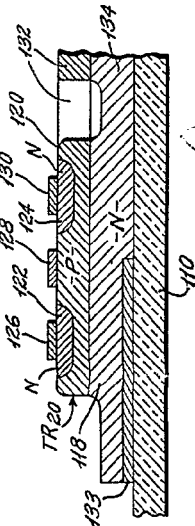


Fig. 10

298767

Fig. 8.

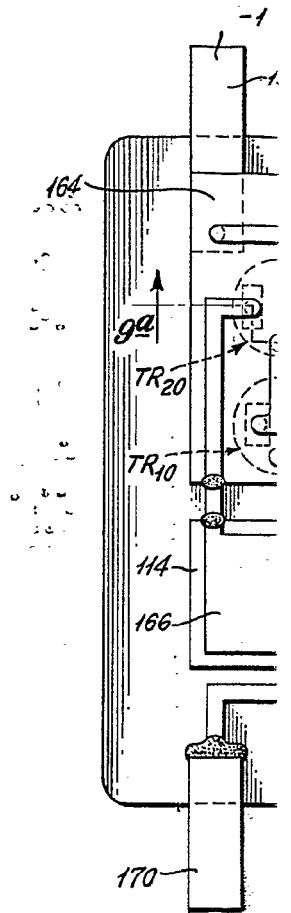
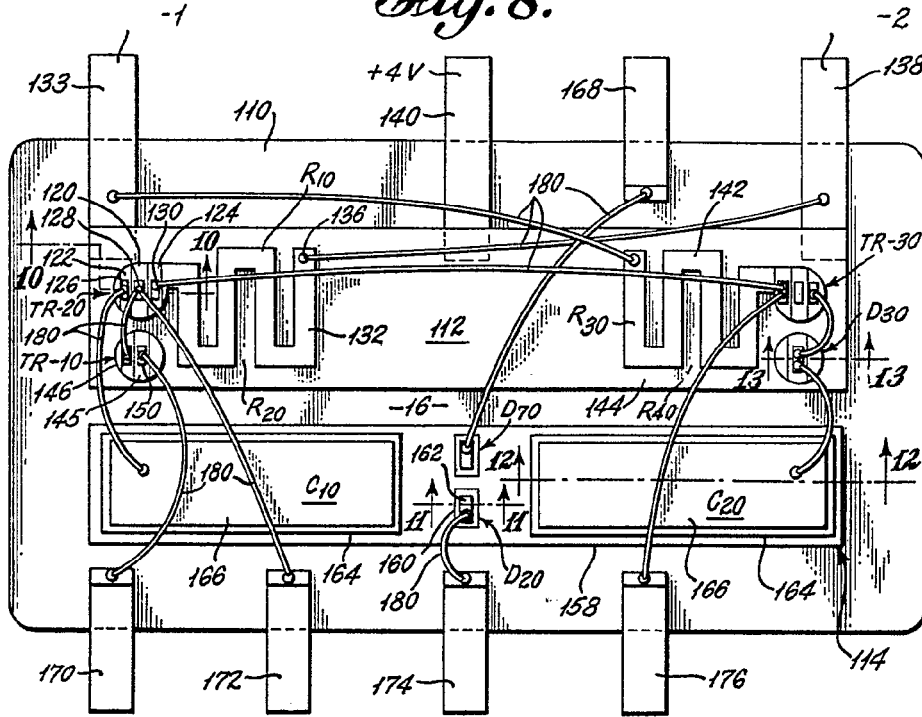


Fig. 8a

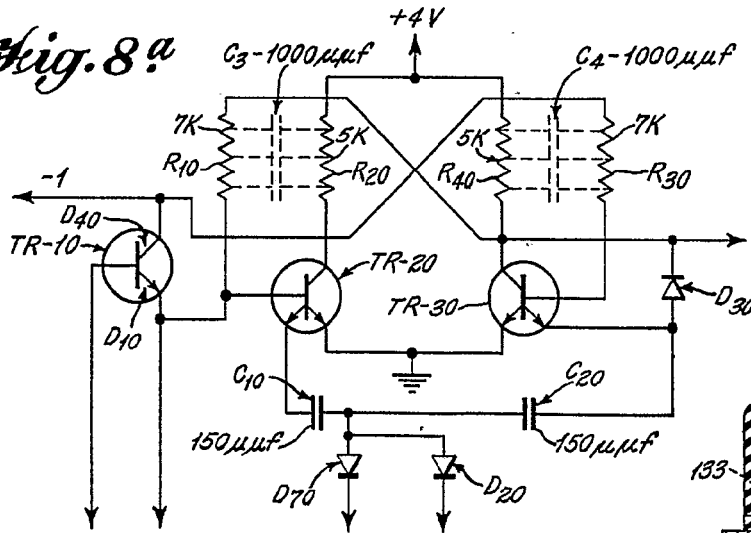


Fig. 9a

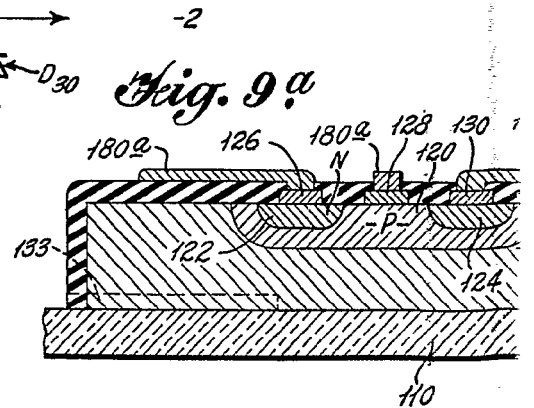




Fig. 9.

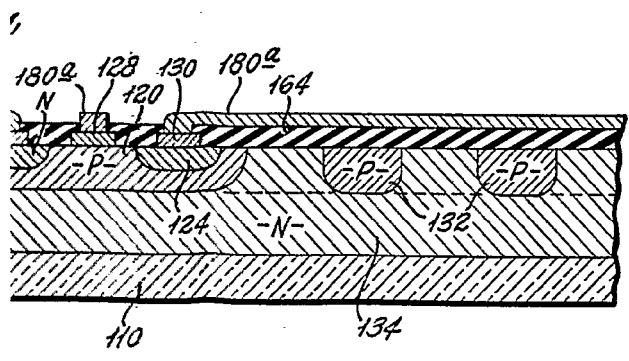
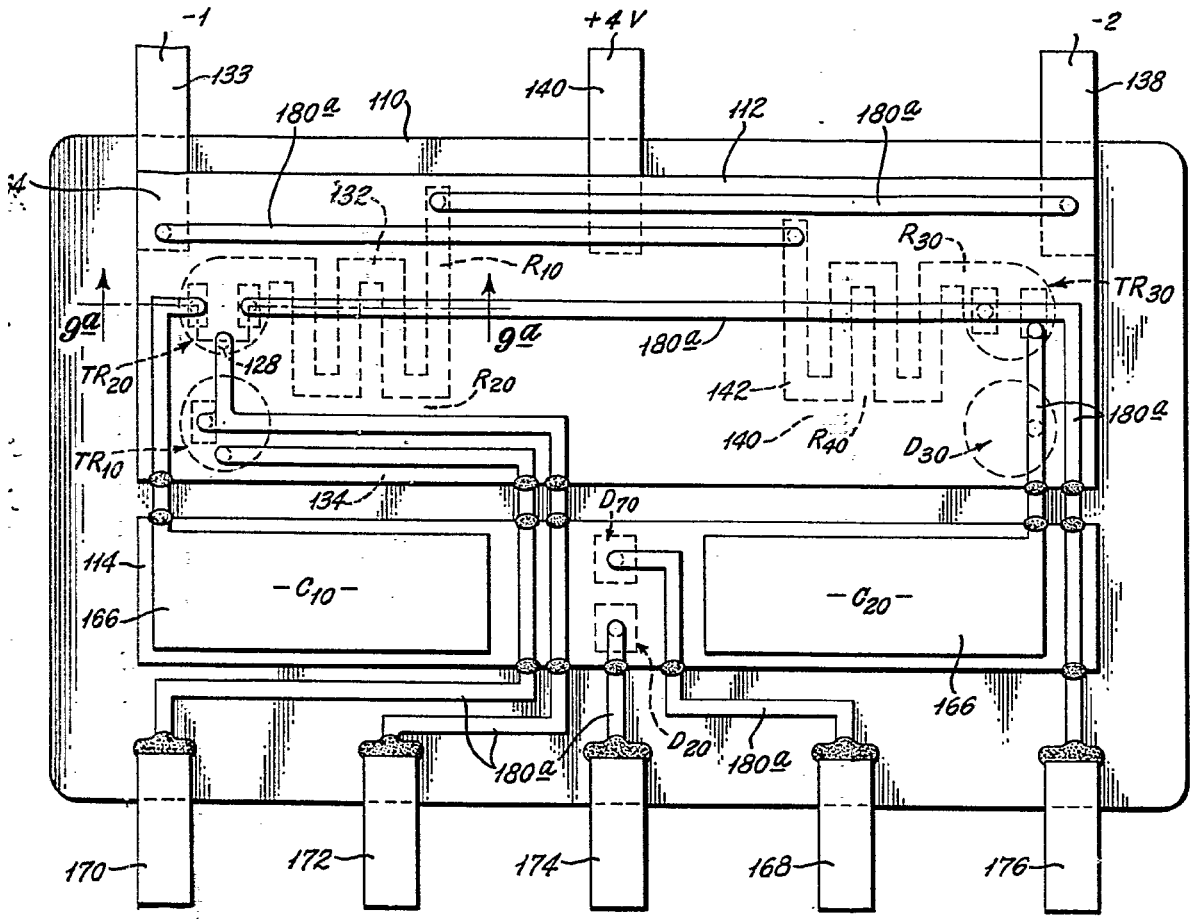
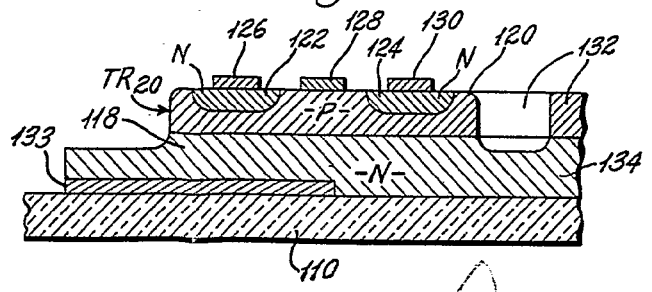


Fig. 10.



Handwritten signature
 Bureau de Patentes
 Paris

308767

308767

Fig. 11.

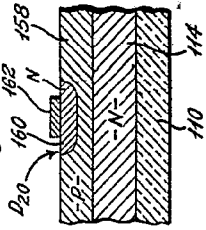


Fig. 13.

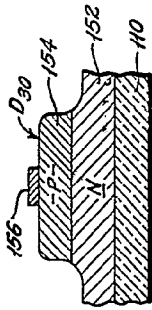


Fig. 12.

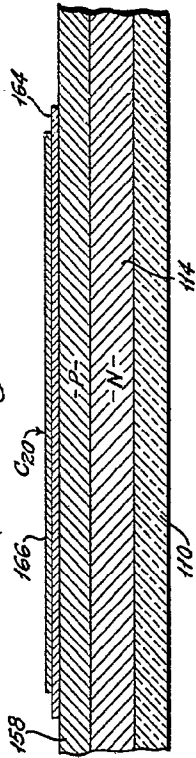


Fig. 14.

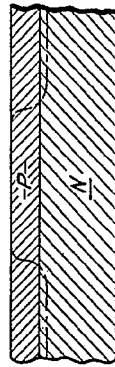


Fig. 15.



Fig. 16.

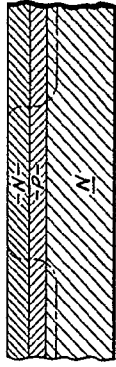


Fig. 17.

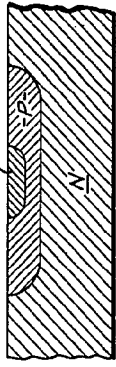


Fig. 18.

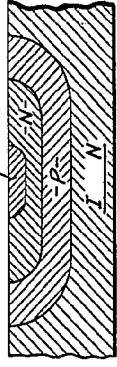
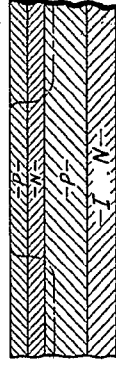


Fig. 19.



308767

Fig. 11.

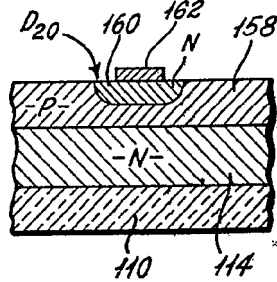


Fig. 13.

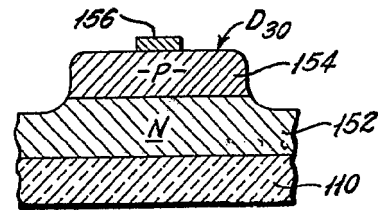


Fig. 12.

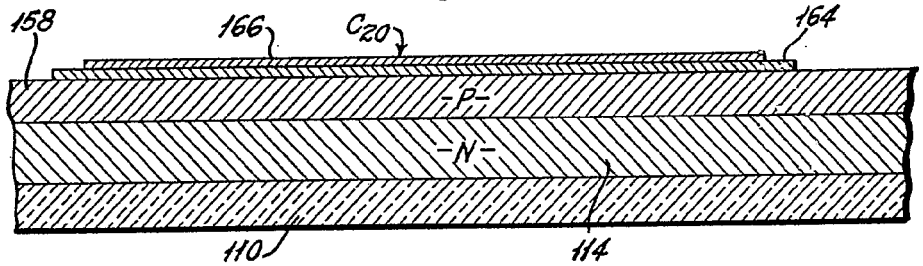


Fig. 14.

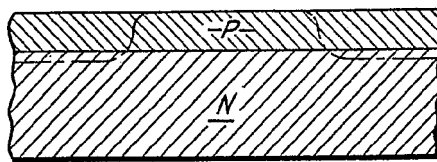
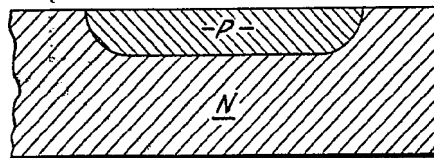
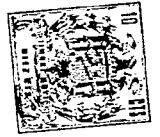


Fig. 15.



308767



7
-154

152
110

Fig. 16.

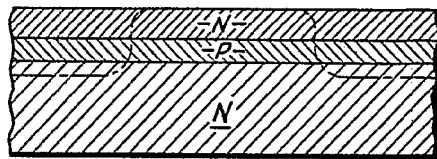
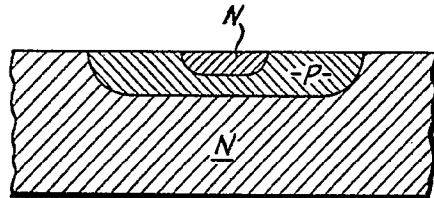


Fig. 17.



4

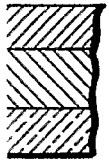


Fig. 18.

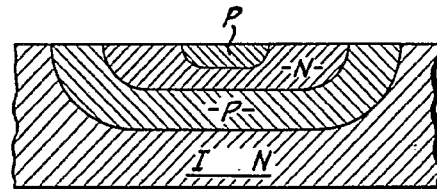
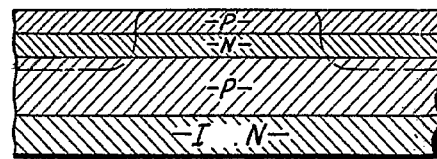


Fig. 19.



Alberto de Bando
Por Poder

Fig. 20.

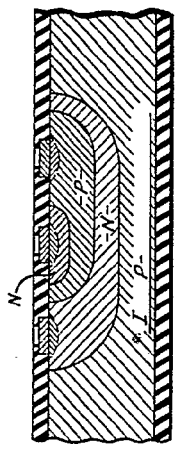


Fig. 21.

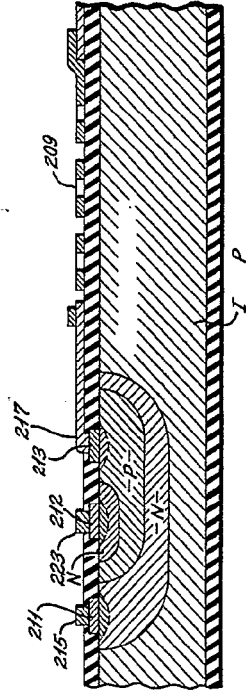
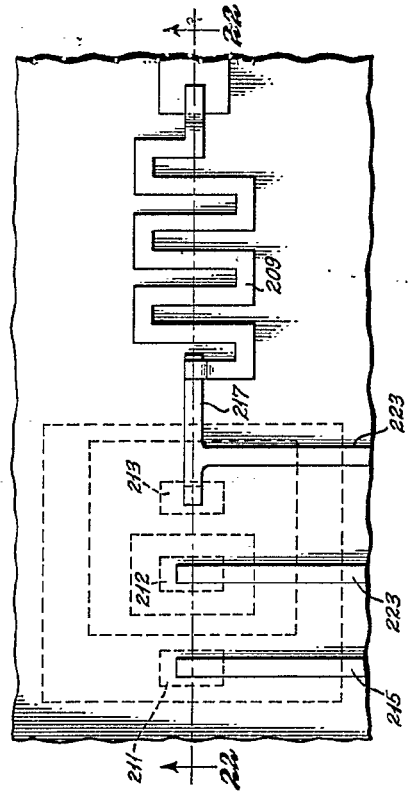


Fig. 22.

Fig. 23.

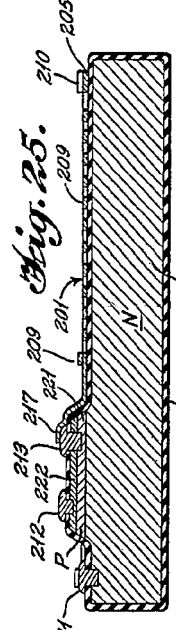
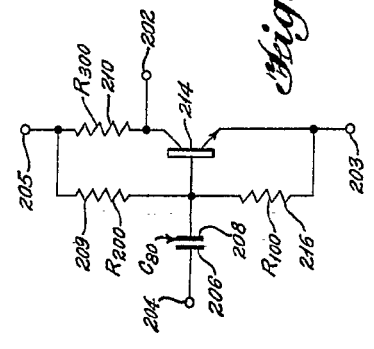
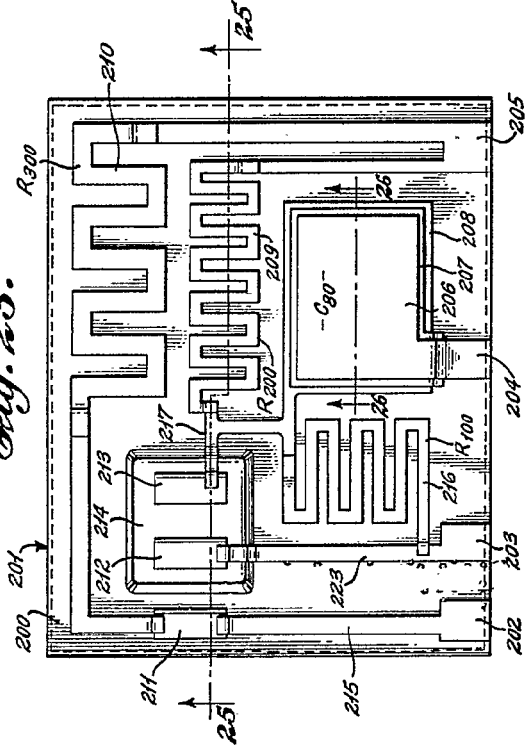
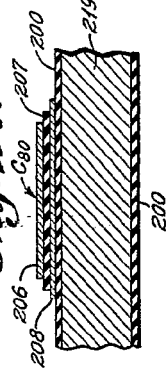


Fig. 25.

Fig. 26.



Edição do Instituto
Patente

308767

Fig. 20.

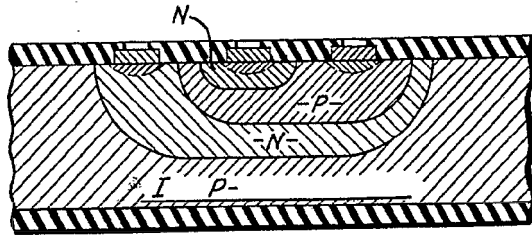


Fig. 21.

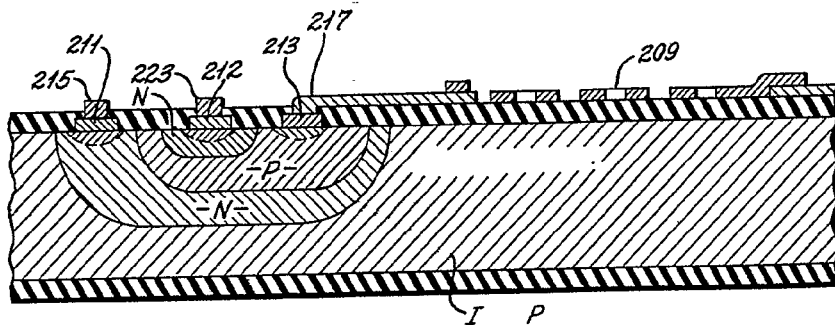
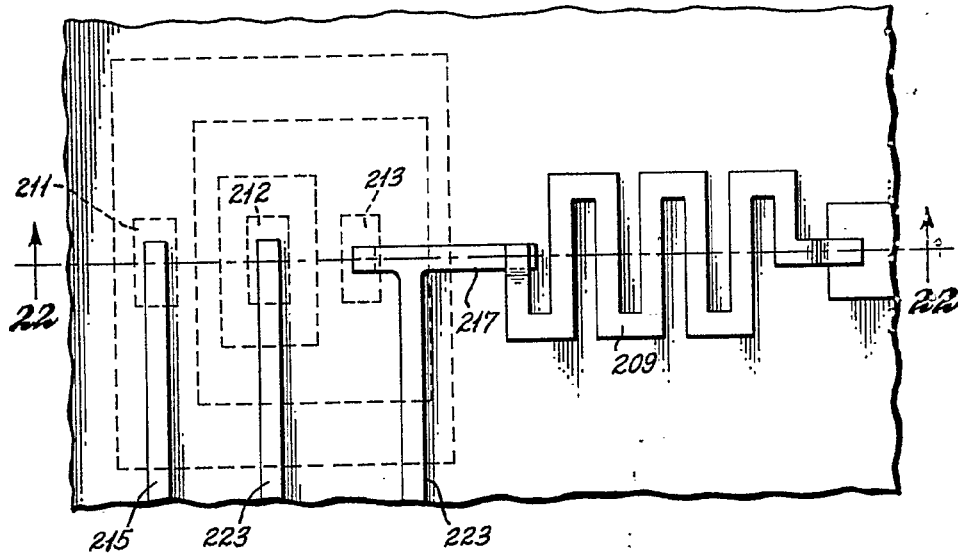
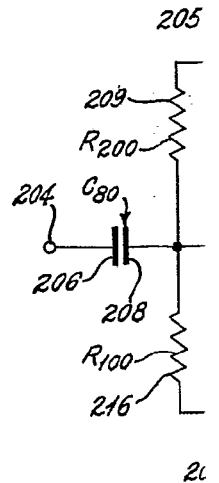


Fig. 22.



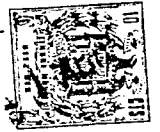


Fig. 23.

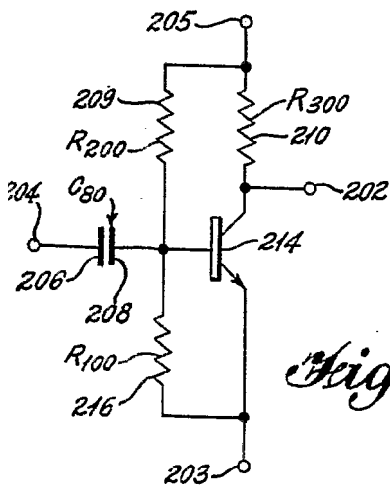
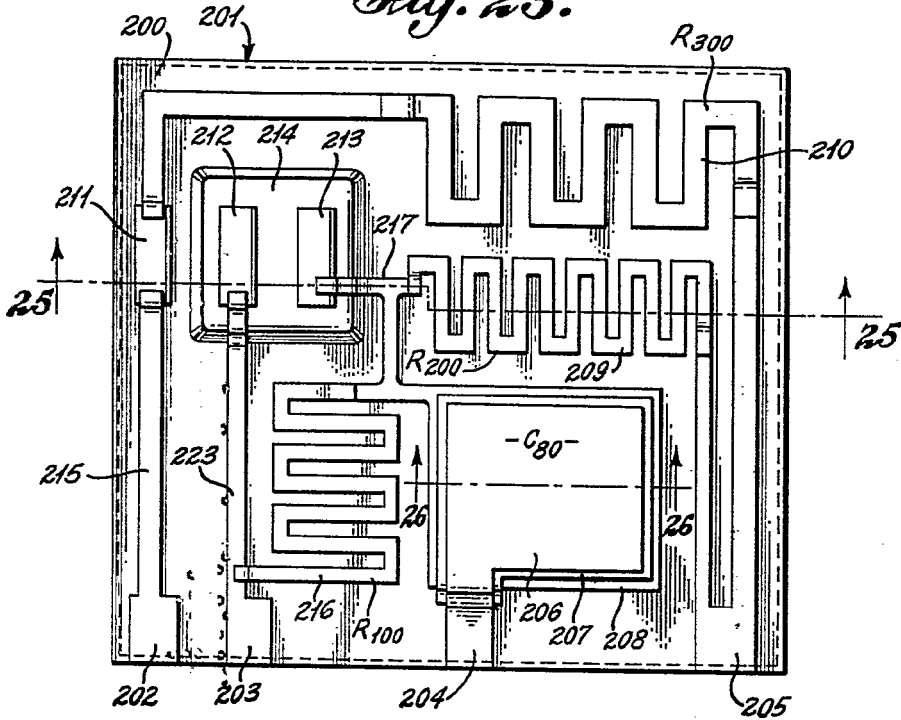


Fig. 24.

Fig. 25.

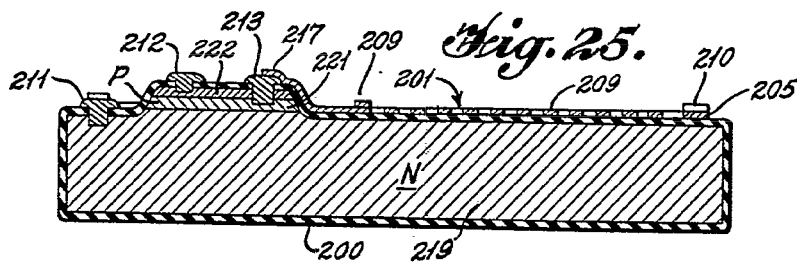
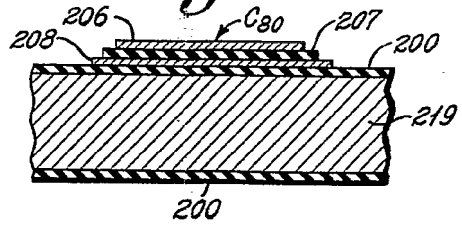


Fig. 26.



Charles de ...

 Par ...