

308504



1965

PATENTE DE INVENCIÓN.

Your Docket D-4004 Sp.

Memoria Descriptiva

sobre

"Perfeccionamientos en dispositivos semiconductores"

Solicitante: FAIRCHILD CALERA & INSTRUMENT CORPORATION, entidad norteamericana, residente en 300 Robbins Lane, - Syosset, Long Island, New York, EE.UU. de A.

Este invento se refiere a un perfeccionamiento en dispositivos semi-conductores y se relaciona especialmente con el control de las condiciones superficiales para eliminar la indeseable formación de
5. acanaladuras.



- En la actualidad se reconoce que los efectos -
superficiales de dispositivos semi-conductores, tales co
mo transistores, pueden estabilizarse por pasivación de
la superficie. Esta se consigue comunmente por la provi-
sión de una capa adherente aislante sobre la superficie
de una película semi-conductora para impedir la varia -
ción en las condiciones superficiales, con el tiempo y
la atmósfera ambiente. Esta capa o revestimiento aislan-
te está formada ventajosamente, en el caso de silicio, -
por un óxido del material semi-conductor del dispositivo,
pero a veces está constituida de otro modo. Este revesti-
miento protege las uniones positivas y negativas en la -
superficie, de la degradación, y estabiliza las condicio-
nes superficiales.
5. Aunque la pasivación superficial, como antes -
se indica, se emplea muy ventajosa y comunmente, tiene -
ciertos inconvenientes inherentes. El revestimiento no-
conductor, en determinadas circunstancias, puede actuar
como dieléctrico para la acumulación de cargas electri -
cas y afectar así perjudicialmente el funcionamiento del
dispositivo semi-conductor. Por ejemplo, los gases ence-
rrados en el cierre hermético de un dispositivo semi-con-
ductor, se ionizan rápidamente por la irradiación de -
energía elevada que existe en el espacio exterior, en la
proximidad de los reactores nucleares y en ambientes -
equivalentes. Aunque los iones negativos de este modo -
creados se disipan en la mayor parte sobre la superficie
del recipiente o cuerpo que contiene el dispositivo, los
iones positivos se acumulan sobre el óxido u otro reve-
stimiento no-conductor del dispositivo semi-conductor. La
10.
15.
20.
25.
30.



- carga positiva así establecida en la superficie exterior - del revestimiento no conductor, induce una capa de inversión, o sea, una capa igual y opuesta, negativamente cargada, directamente debajo del revestimiento de la superficie del material semi-conductor tipo P del dispositivo. Esta capa negativa resultante representa un canal tipo N en la superficie del material tipo P, que por lo menos distorsiona la colocación de uniones PN adyacentes y cambia la conductividad de la superficie de tal modo que modifica indeseablemente el funcionamiento del dispositivo.
- 5.
- 10.

- Este invento elimina las dificultades antes citadas, experimentadas con dispositivos semi-conductores de superficie pasivada, adoptando medidas para anular o compensar la región de campo eléctrico en la intercara entre la capa aislante y el semi-conductor inferior, que da origen a las acanaladuras en la superficie semi-conductora. De acuerdo con este invento, las propiedades de un revestimiento o capa metálicos, en la superficie exterior del aislamiento, están especialmente relacionadas con las propiedades del resto del dispositivo. Más especialmente, las características eléctricas del metal o aleación de la capa metálica, se eligen, con respecto a las del material semi-conductor determinado, de tal modo que el gradiente de voltaje normalmente existente entre la capa aislante en condiciones de funcionamiento dadas, queda eliminado. Dado que en este caso no existe gradiente o desnivel a través del revestimiento, no se inducirá capa de inversión en la superficie semi-conductora, por un voltaje dada existente en las capas metálicas. Así, las características de superficie de un semi-conductor pueden estabilizarse, de acuerdo
- 15.
- 20.
- 25.
- 30.



con este invento, por ejemplo, contra una carga debida a acumulaciones de iones fruto de la ionización de gases - en el interior del cierre hermético de un dispositivo se mi-conductor.

5. Este invento se comprenderá mejor por la con si deración de la descripción siguiente junto con el estu dio de los dibujos adjuntos, en los que

la figura 1. es una vista en corte de una es tr uctura de diodo planar, modificada de acuerdo con este in vento, para estabilizar las características superficia les deseadas del semi-conductor de este invento;

la figura 2. es un esquema de nivel energético de una estructura capa metálica-revestimiento aislante-semi-conductor que indica el concepto básico de este in vento; habiendo llevado en abscisas distancias y en orde nadas energias.

la figura 3. es una vista en planta y las figu ras 4 a 6 son cortes de construcciones distintas de este in vento; la figura 4 corresponde a la figura 3.

20. Con referencia a los dibujos y especialmente a la figura 1, se representa un dispositivo semi-conductor de superficie pasivada, o sea un dispositivo semi-conduc tor 10, de silicio, por ejemplo, cuya superficie supe rior está revestida con una capa 11 de óxido de silicio

25. o material aislante equivalente. De acuerdo con este in vento, la región de campo eléctrico elevado existente normalmente en la superficie del semi-conductor, queda eliminada a causa de los efectos capacitivos del revesti miento aislante 11. Dicha región de campo eléctrico, pue de

30. de estar inducida por ejemplo, por iones positivos que

3 083 04



se acumulan en la superficie del revestimiento aislante -
11. Como resultado, se induce una carga negativa en la su-
perficie 12 del semi-conductor, que sobre la región tipo
P. del semi-conductor 13 constituye canales 14 negativos
5. o tipo N en la región 13 de la superficie, tipo P, como
se indica por líneas de trazos. Estos canales acortan o -
distorsionan las uniones del dispositivo, tales como la
unión 15, y afectan perjudicialmente sus propiedades de
conducción de corriente. Con la eliminación de la región
10. de elevado campo eléctrico en la superficie semi-conducto-
ra, de acuerdo con este invento, se elimina la formación
de canales, y se estabilizan las características superfi-
ciales.

Este invento elimina la región de campo eléctri-
15. co normalmente existente en la superficie semi-conductora
de los dispositivos semi-conductores de superficie pasiva-
da, disponiendo capas metálicas, o sea de metal o alea-
ción, 16, que cubren la capa aislante 11 en regiones su-
perpuestas a las regiones de transición del semi-conduc-
20. tor. En otros términos, en cada región de transición, por
ejemplo la unión PN del dispositivo se dispone una estruc-
tura interlaminar metal-aislador-semi-conductor, que in-
cluye la capa metálica 16, la capa aisladora 11 y el cuer-
po o película 10. Esta estructura interlaminar tendrá nor-
25. malmente un esquema de nivel energético del tipo indicado
en la figura 2, y debe observarse que el voltaje indesea-
ble, o campo eléctrico, V_0 , existiría normalmente todavía
en la capa aislante, y por tanto en la superficie semi-
conductora. Con referencia a las figuras 1 y 2, a la vez,
30. este voltaje V_0 , incluye una componente térmica de ten -



- si3n de equilibrio, que existe entre la capa met3lica 16 y el semi-conductor 10 con un voltaje cero aplicado entre ambas. El voltaje V_0 puede incluir adem3s una componente de montaje aplicado V que normalmente existir3a, por ejemplo,
5. al aplicar un voltaje al contacto 17 de la diodo de la figura 1. De acuerdo con este invento, el voltaje indeseable a trav3s del revestimiento aislante, se hace igual a cero por la selecci3n adecuada de distintos par3metros del material met3lico de revestimiento y del material semiconductor del dispositivo. Con un voltaje cero a trav3s del revestimiento aislante 11, la superficie semi-conductora puede tolerar una gran diversidad de voltaje aplicado. El establecimiento de una capa de carga inversa o canales debidos a cargas acumuladas en el revestimiento met3lico queda desde luego impedido ya que no existe ca3da de tensi3n a trav3s de la capa aislante.
- 10.
- 15.

El voltaje indeseable V_0 , entre la capa met3lica y el semi-conductor, se observar3 en el esquema de nivel energ3tico, de la figura 2, que viene dado por

20.
$$V_0 = \phi_M + V - X - V_D - \phi_F$$

ϕ_M = funci3n de trabajo de la capa met3lica

V = voltaje exterior aplicado al contacto 17

X = afinidad electr3nica del semi-conductor

25. $C:V_D$ = nivel de la barrera de equilibrio del semi-conductor, o voltaje de difusi3n

$d:\phi_F$ = nivel Fermi de electrones en el semi-conductor, - medido desde el borde de la banda de conducci3n

A es la banda conductora y B la banda oscilante.

30. De acuerdo con este invento, V_0 se hace igual a 0



para un semi-conductor dado con un "doping" determinado, - que determina ϕ_F , y una concentración dada de estado de su superficie, que determina V_D , así como un voltaje exterior - dado V aplicado al contacto 17. Para hacer $V_0 = 0$, hay que

5. satisfacer la ecuación siguiente: $\phi_M = X + V_D + \phi_F - V$. Se elige un metal o aleación conveniente para el revestimiento metálico a fin de obtener una función de trabajo adecuada ϕ_M que satisfaga o resuelva esta ecuación. Por ejemplo, considerese el caso en que el semi-conductor es silicio,

10. $X = 4,05$ ev, y la tensión V externa aplicada es cero. Su pongase además que no existe estado superficial, $V_D = 0$.

La condición para que $V_0 = 0$ es

$$\phi_M = X + \phi_F = 4,05 \text{ ev} + \phi_F$$

15. Empleando oro como capa metálica, $\phi_M = 4,85$ ev y el nivel Fermi del silicio es, por tanto,

$$\phi_F = 4,85 - 4,05 = 0,80 \text{ ev}$$

La concentración de la portadora (p) para silicio tipo P, preciso para proporcionar un nivel Fermi de

20. 0,80 ev se calcula a continuación por la relación siguiente

$$p = n_i \exp(q (\phi_F - \psi) / kT) \text{ en la que}$$

n_i = densidad intrínseca de los portadores

q = carga de un electron

25. ψ = energía potencial de un electron en la banda de valencias medida con respecto al nivel Fermi

k = constante de Boltzmann

T = temperatura absoluta

Para el silicio $\psi = 0,554$ y $n_i = 1,25 \times 10^{10}$. Así pues,

30. $p = 1,25 \times 10^{10} \exp(0,80 - 0,554 / 0,02585) = 1,8 \times 10^{14} \text{ cc.}$

308304



Esto corresponde a una resistividad del silicio tipo P de unos 70 ohmios/cm. En este ejemplo, los dispositivos semi conductores de superficie pasivada, se construyen así ventajosamente de silicio dotado de las características ante

5. riores con capas de oro que cubren la capa de óxido u -
 otro aislante en relación de superposición con respecto a las regiones de transición del silicio. Para un voltaje - externo cero aplicado a las capas de oro, las caracterís-
 10. ticas superficiales del silicio tipo P se estabilizan con siguientemente. La selección de un metal o aleación apro-
 piado para el voltaje cero a través de la capa aislante, puede llevarse a cabo de modo análogo al del voltaje no-
 cero aplicado al dispositivo. Este voltaje no-cero aplica-
 15. do, por ejemplo, puede también ser el que podría esperarse que se produjera por iones positivos u otras cargas -
 electricas acumuladas sobre las capas metálicas, en condi-
 ciones predeterminadas de trabajo.

Como segundo ejemplo aclaratorio del concepto - de este invento, considerese el caso de un semi-conductor

20. de silicio de una alta concentración de estados superfi-
 ciales tipo "Donador" con una densidad de estados superfi-
 ciales, por unidad de superficie, de $D_{SS} = 1,0 \times 10^{11}$ áto-
 mos/cm². Supóngase que el silicio es tipo P con una con-
 centración de portadores de $1,0 \times 10^{15}$ /cm³, y $V_D = 0,293$

25. ev. Puede calcularse que $\phi_F = 0,72$ para la concentración de portadores anterior. Para condiciones de voltaje apli-
 cado cero en las capas metálicas, el voltaje a través de la capa aislante puede hacerse igual a cero empleando ca-
 pas metálicas dotadas de una función de trabajo ϕ_M , dada

30. por

3 083 04

$$\phi_M = X + V_D + \phi_F = 4,05 + 0,293 + 0,72 = 5,06 \text{ ev}$$

también en este caso, el voltaje V_0 a través de la capa aislante, puede eliminarse para un voltaje predeterminado existente en las capas metálicas, por selección de un metal que tenga una función de trabajo adecuada, de modo análogo.

Teniendo presente lo anteriormente expuesto, el dispositivo de la figura 1 puede comprenderse mejor en sus detalles. Una estructura diódica planar de silicio 10, tal como la representada, incluye un cuerpo delgado 13 de silicio tipo P provisto de una isla o inclusión energética - mente "doped" N⁺ 19 difundida o formada de otro modo en aquella. Entre la isla 19 y el cuerpo 13 se define una unión PN 15 y esta unión se prolonga a la superficie semiconductor 12, sobre la cual se dispone una capa aislante 11 de óxido de silicio o similar, en relación de superposición y enlace para la unión 15 donde se prolonga a la superficie 12. A la superficie 12 se sujeta un contacto químico 17 centralmente en la isla 19, con la periferia del contacto apoyada en el revestimiento 11. En la superficie opuesta 21 del cuerpo 13 tipo P se sujeta un contacto químico 20.

El diodo de la figura 1. se representa provisto de un revestimiento aislante 11 de espesor no uniforme que puede ser debido a las técnicas de fabricación empleadas en la construcción de la estructura diódica. El revestimiento incluye una región relativamente delgada 22 de espesor prácticamente constante, superpuesta a la región tipo P de la superficie 12, y una región 23 relativamente gruesa de espesor prácticamente constante, superpuesta a la re

3 083 04



gión de la isla N++ 19, enérgicamente "doped" por ejemplo 10^{19} átomos/cm³, adyacente a la unión 15. De acuerdo con este invento, se dispone una capa metálica 16 por encima del revestimiento aislante. La capa metálica se adapta a

5. la superficie de la capa aislante y puede aplicarse, por ejemplo, por chapeado o de modo similar. Como se representa, la capa 16 incluye partes planas 24 y 26, respectivamente, paralelamente separadas, sobre la superficie de -

10. las zonas 22 y 23 del revestimiento 11. Las partes 24 y 26 están interconectadas por una parte angularmente escalonada 27 que circunscribe la periferia exterior de la región 23. En este caso, la capa metálica 16 está ohmicamente conectada al cuerpo 13 de silicio tipo P. Esto se consigue a través de una parte periférica 28 angularmente es-

15. calonada, prolongada desde la parte plana 24. La parte escalonada 28 circunscribe la periferia exterior de la región 22 y está en conexión directa con el cuerpo en la superficie 12.

Para la estructura de la figura 1, la tensión -

20. V_0 en el revestimiento de óxido 11, se anula para un voltaje de unión aplicado, cero, o sea voltaje entre los contactos 17 y 20, por elección adecuada de la capa metálica y de los parámetros del semi-conductor, del modo antes -

25. descrito. En la región relativamente gruesa 23 del revestimiento de óxido 11, el voltaje varía con la tensión aplicada a través de la unión 15. Sin embargo, el silicio por debajo de la región gruesa de óxido 23 es la isla -

30. enérgicamente "doped" N++ 19. A causa de este espesor, cualquier cambio de condición o propiedad superficial del óxido, debido a movimientos de impurezas o a iones metáli

3 083 04



- cos en el óxido, es poco probable que cambie las características de la superficie o de la unión, de modo apreciable, La región en que el silicio está ligeramente "doped", o sea, en el cuerpo 13 de tipo P, debajo de la región delgada 22 del óxido, puede ser afectada por el cambio más ligero de la condición superficial o propiedades del óxido a causa de la migración de impurezas metálicas y otras uniones. Sin embargo, de acuerdo con este invento, la región superficial 12 de la región 14 ligeramente "doped" del cuerpo de silicio, está protegida contra las influencias del campo por la conexión de la capa metálica 16, especialmente la parte 28 de la misma, con la región 14. El voltaje V_0 en la capa de óxido 11 se hace igual a cero para un voltaje de unión aplicado de este valor, y la superficie está en un campo cero para un voltaje de unión aplicado no-cero dado que la capa metálica 16 está sujeta a la masa de silicio y por tanto se halla al mismo potencial que el silicio por debajo de la región de óxido de pequeño espesor. En otros términos, las características de superficie de la región tipo P adyacente a la unión 15, se estabiliza independientemente de las variaciones en el voltaje de la unión.
- 5.
 - 10.
 - 15.
 - 20.

- El concepto de este invento puede aplicarse de varios modos a una variedad de estructuras semi-conductoras, incluyendo los transistores. En un transistor NPN planar de superficie pasivada, por ejemplo, las características superficiales pueden estabilizarse cubriendo el óxido u otra capa aislante en regiones que se superpongan a las uniones base-colector y base-emisor o ambas, con capas metálicas de material elegido de acuerdo con las considera-
- 25.
 - 30.



5. ciones anteriormente expuestas. Es sobre todo importante - proceder así sobre la unión base-colector. Las capas metálicas pueden ser electricamente flotantes o, en algunas - aplicaciones, con objeto de permitir la unión a tierra de zonas del transistor, las capas metálicas pueden sujetarse a los contactos ohmicos del transistor para conectarse a tierra.

10. Las estructuras de transistor con este invento - adaptado, se representan en las figuras 4 a 6. El transistor 30 de la figura 4. tiene una región colectora 31, una región de base 32 y una región emisora 33. El contacto de emisor 34 y el contacto de base 35 están formados de modo convencional por depósito de metal a través de aberturas - en la superficie, como se describe detalladamente en la Pa-
15. tente Norteamericana 3.025.589. La capa metálica 36 se deposita de acuerdo con las normas de este invento adyacente a la región 31 del colector, y por encima de la unión 37 - de la base. La capa metálica 36 está separada de la unión 37 por la capa de óxido 38. Las características de superfi-
20. cie del transistor 30 se estabilizan por la presencia de la capa metálica 36. En la construcción de la figura 4, la capa metálica 36 se deja flotante.

25. En las construcciones de las figuras 5 y 6, se forma una capa metálica por encima, a la vez, de la unión base-emisor y las uniones base-colector del transistor. En la construcción de la figura 5, la capa metálica 39 por encima de la unión 40 emisor-base, está íntegramente conectada al electrodo base 41. La configuración es especialmente deseable para circuitos de base unida a tierra. La capa me-
30. tálica 42 por encima de la unión 43 base-colector, se deja

3 083 04



flotante. Puede obtenerse un grado elevado de estabilidad superficial utilizando capas metálicas por encima de ambas uniones del transistor, como se indica en la figura 5.

5. El dispositivo de la figura 6 tiene también una capa metálica por encima de la unión 44 base-emisor, y de la unión 45 base-colector. También en este caso se deja flotante la capa metálica 46 situada por encima de la unión 45 base-colector. La capa metálica 47 por encima de la unión 44 emisor-base, en esta construcción, está íntegramente conectada al contacto del emisor 48. El transistor de la figura 6 por tanto, se adapta especialmente a los circuitos de emisor unido a tierra. Cuando el electrodo emisor 48 está conectado a tierra, cualquier carga que se acumule sobre la capa metálica 47, se dirige inmediatamente a tierra a través del emisor unido a tierra.
- 10.
- 15.

- Aunque este invento se ha descrito en los párrafos anteriores con respecto a ejemplos y construcciones especiales, se comprenderá que pueden introducirse en el mismo numerosas variaciones y modificaciones sin separarse de su verdadero espíritu y alcance. Así, no se trata de limitar este invento excepto en cuanto se indica en las reivindicaciones adjuntas.
- 20.

25. N O T A

- Descrita suficientemente la naturaleza del invento, así como la manera de realizarlo en la práctica, debe hacerse constar que las disposiciones anteriormente indicadas son susceptibles de modificaciones de detalle, en cuanto no alteren su principio fundamental. También -
- 30.

3 0 8 3 0 4



se hace constar que el invento corresponde a una solicitud de patente presentada en EE.UU. de A. con fecha 4 de Febrero de 1.964 bajo el número 342.495 acogándose, por lo tanto, a los beneficios que conceden los Convenios Internacionales en vigor y siendo lo que constituye la esencia del referido invento y por lo que se solicita Patente de Invención por 20 años, en España "Perfeccionamientos en dispositivos semiconductores", caracterizándose por lo siguiente:

10. 1ª.- "Perfeccionamientos en dispositivos semiconductores" dotados de características de superficie semiconductoras estabilizadas, provistos de un cuerpo semiconductor con zonas tipo P y tipo N que se acoplan para formar por lo menos una unión PN prolongada a una superficie del mismo; un revestimiento aislante de pasivación, sobre la superficie citada del cuerpo semiconductor, que cubre la unión indicada, caracterizados por disponer una capa metálica sujeta a la superficie de dicho revestimiento aislante, en relación de superposición con respecto a una
15. parte apreciable de dicha unión en la mencionada superficie del cuerpo semiconductor indicado; la mencionada capa metálica está preparada para desviarse a un potencial no superior al de cualquiera de las regiones tipo P y tipo N mencionadas, cuando dicha unión PN se desvía en sentido
20. contrario.
25. 2ª.- Perfeccionamientos según reivindicación 1ª caracterizados, además porque el mencionado potencial de desvío entre la capa metálica citada y una de dichas regiones, es cerc.

30. 3ª.- Perfeccionamientos, según reivindicaciones

308304



1ª ó 2ª, caracterizados además porque la mencionada capa metálica forma un contacto ohmico con la mencionada región tipo P.

- 5. 4ª.- Perfeccionamientos según reivindicación 1ª, caracterizados además porque la capa metálica citada tiene una función de trabajo ϕ_M , dada por $\phi_M = X + V + \phi_F - V_O$, en la que X es la afinidad electrónica, V el voltaje de difusión, y ϕ_F es el nivel Fermi de electrones medido desde el borde la banda de conducción de la zona de semiconductor tipo P por debajo de la capa metálica, mientras que V es un voltaje predeterminado en la capa metálica.

- 10. 5ª.- Perfeccionamientos según reivindicaciones 1ª, 2ª, 3ª ó 4ª, caracterizados además porque, como mínimo, dos regiones de un tipo de conductividad y una región del tipo de conductividad opuesto, forman una estructura de transistor; las tres regiones son las regiones de colector, emisor y base; las regiones de colector y base, se acoplan para formar una unión PN colector-base, y las regiones emisor y base se acoplan para formar una unión base-emisor; ambas uniones se prolongan a una superficie del cuerpo citado por debajo del revestimiento aislante de pasivación mencionado, y la capa metálica indicada está formada en relación de superposición con la capa aislante, sobre una parte apreciable de una por lo menos de dichas uniones.

6ª.- Perfeccionamientos, según reivindicación 5ª caracterizados además porque la mencionada capa metálica tiene partes superpuestas a una parte apreciable de las dos uniones indicadas.

- 20. 7ª.- Perfeccionamientos según reivindicación 5ª.

30.

308304



09 ENE 1965

- caracterizados además por la adición de contactos de emisor y de base, respectivamente sujetos a las regiones de emisor y de base mencionadas, en dicha superficie del cuerpo indicado, y porque el revestimiento aislante de pasivación sobre la superficie indicada, tiene una primera parte entre los contactos de emisor y de base mencionados, que se superpone a dicha unión base-emisor, y una segunda parte de dicha superficie se prolonga desde el citado contacto de base y se superpone a dicha unión de colector; la segunda parte citada termina a poca distancia de la periferia de dicha región de colector, por cuyo medio una parte expuesta de superficie de la región de colector se prolonga hacia el exterior desde dicha segunda parte, y la capa metálica indicada se prolonga por encima de la superficie de la segunda parte mencionada del revestimiento indicado, sobre la unión inferior y sobre y en contacto con dicha parte de superficie expuesta de la indicada región de colector.
- 5.
- 10.
- 15.

8ª.- Perfeccionamientos, según reivindicación

20. 7ª, caracterizados además porque dicha capa metálica tiene una parte adicional separada sobre la superficie de la primera parte indicada del revestimiento aislante mencionado, sobre la unión inferior, y prolongada en conexión eléctrica integral en dicho contacto de base.
25. 9ª.- "Perfeccionamientos en dispositivos semiconductores"; tal y como queda substancialmente descrito en la presente memoria e ilustrado en los adjuntos dibujos.

308304



Esta memoria consta de diecisiete hojas escritas a máquina por una sola cara.

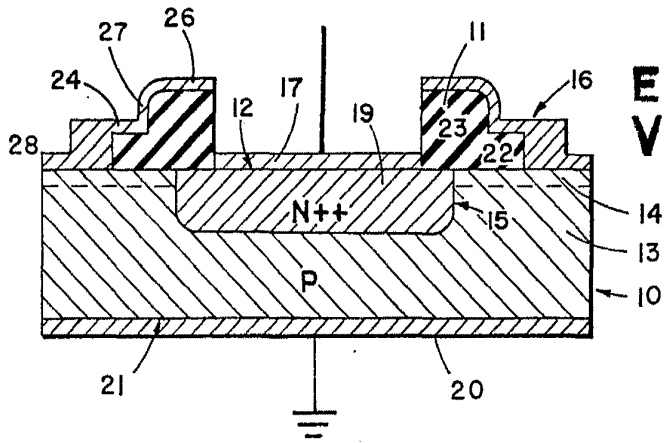
19 ENE 1965

Madrid,

FAIRCHILD CAMERA & INSTRUMENT
CORPORATION,

J. GOMEZ ACEBO Y MODEI
E. P.

3 083 04



ESCALA VARIABLE

FIG. 1

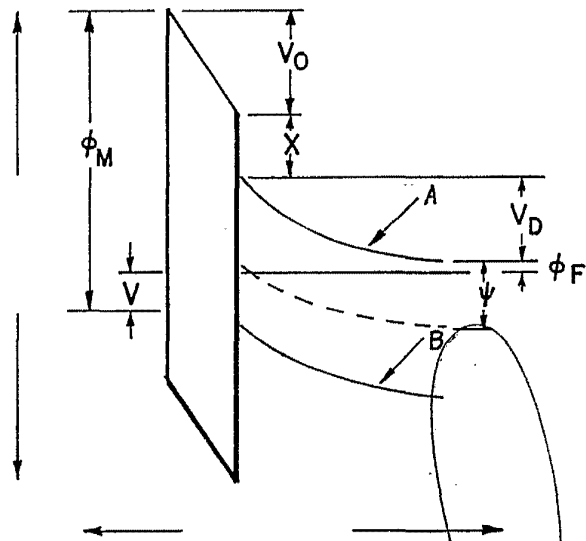


FIG. 2

19 ENE. 1965
SOMEZ ACEBO Y MODE.

308304
19

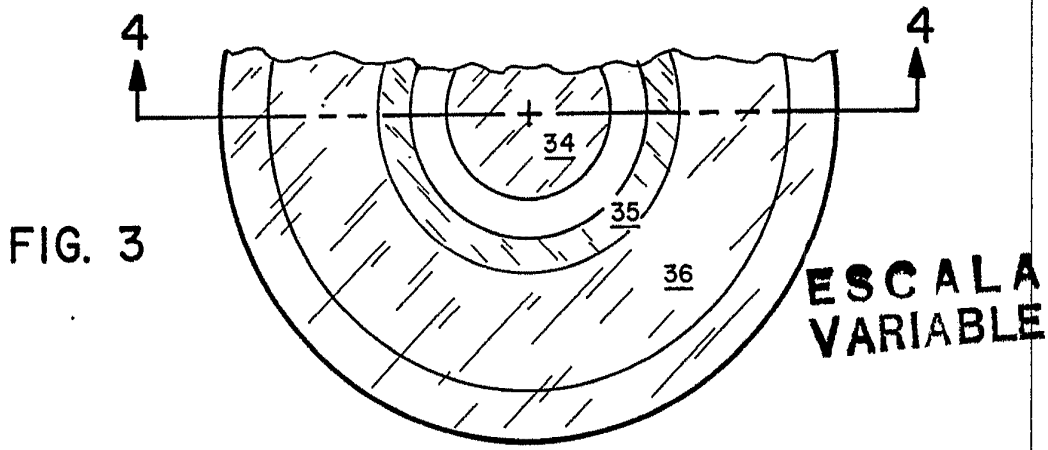


FIG. 3

ESCALA
VARIABLE

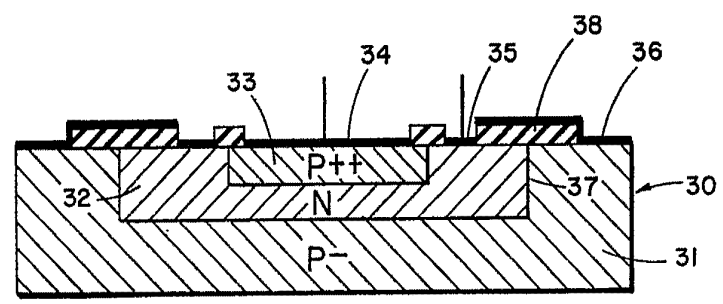


FIG. 4

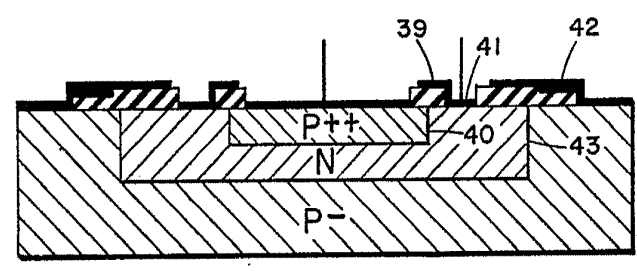


FIG. 5

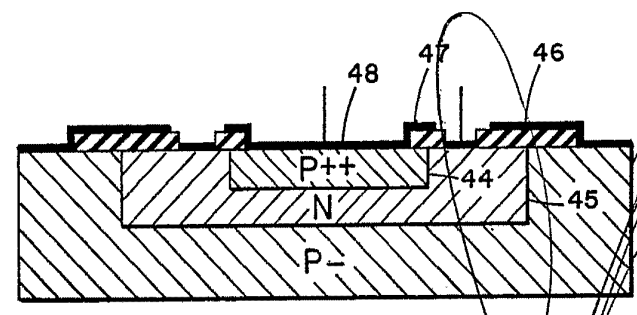


FIG. 6

19 ENE. 1965
 Madrid
 J. GOMEZ ACEBO Y MODE,
 S.A.