

18 DIC. 1954 307249

P.- 27.526

GL 117/719 G4
Wh/Luh



MEMORIA DESCRIPTIVA

para solicitar

P A T E N T E D E I N V E N C I O N

en

E S P A Ñ A

por VEINTE años

a nombre de ALBISWERK ZURICH A.G., entidad suiza, establecida en Albisriederstr. 245, Zurich, Suiza, por:
"UNA DISPOSICION DE CIRCUITO PARA LIMITAR EL CAMPO DE ACCION DE UNA REGULACION DE FRECUENCIA EN OSCILADORES"

El invento se refiere a la regulación de la frecuencia de osciladores, en especial de osciladores de klystrón reflex. Como es sabido, la frecuencia de oscilación de un oscilador de klystrón reflex depende
5 de la tensión en el reflector y de la magnitud efectiva del circuito de cavidad.

Una característica del oscilador de klystrón reflex, es su capacidad de oscilar en una pluralidad de modos, separados entre sí por zonas exentas de oscilación. En general es conveniente, hacer funcionar el
10



klystrón siempre en un modo determinado. Cuando a con-
tinuación se hable del campo de sintonización del re-
flector, nos referiremos al campo de la tensión del
reflector que es comprendido por un modo a una regula-
5 ción del resonador de cavidad.

Generalmente se emplea un discriminador de fre-
cuencias para satisfacer esta condición. Cuando el klys-
trón está desintonizado en una medida relativamente pe-
queña, se denomina este estado como "estado de valor
10 nominal". En este estado se provoca la regulación de la
frecuencia mediante variación de la tensión del reflec-
tor. Cuando la divergencia es tan grande que de ella se
deriva una debilitación de la potencia, se modifica el
ajuste de la cavidad, para reducir la divergencia. Este
15 estado se denomina generalmente "estado de exploración".

El problema del presente invento estriba en crear
un circuito de regulación de frecuencia para oscilado-
res de klystrón reflex, que permita regular automática-
mente la tensión del reflector dentro de límites deter-
20 minados por el modo de oscilación en la modulación de
la oscilación del oscilador, de modo que la disminución
de potencia en pequeñas desintonizaciones no sea sus-
tancial, y que fuera de estos límites se puedan hacer
entrar en acción otros medios para iniciar el estado
25 de exploración, para volver a conmutar al estado de
valor nominal una vez realizada la sintonización.

De acuerdo con el invento se consigue ésto, por
el hecho de preverse un transistor, al que se le su-
ministra la polarización para la base y el emisor para
30 el estado conductor, a través de diodos y desde la misma

307249



fuente de tensión, y al que se suministra la tensión de regulación a la base y al emisor a través de divisores, dimensionándose los divisores de tensión de tal modo, que al ser sobrepasado el límite negativo de campo, la tensión del emisor se haga igual de grande que la polarización de la base, y al sobrepasarse el límite de campo positivo, la tensión de la base se haga igual de grande que la polarización del emisor, y porque la corriente del colector gobierna un interruptor electrónico, que cortocircuita la tensión de regulación a masa, cuando se sobrepasan los límites.

A base de los dibujos adjuntos será explicado el invento en sí y algunos ejemplos de aplicación con más detalle, mostrando:

La fig. 1, un esquema de conexiones de bloque del circuito fundamental de regulación;

las figs. 2 - 4, disposiciones de circuitos para la fijación de los límites de frecuencia;

la fig. 5, la disposición de circuito de acuerdo con la fig. 3, aplicada a la regulación de un oscilador de klystrón y

la fig. 6, la aplicación a un circuito oscilador IC.

En la fig. 1 ha sido designado con 1 el oscilador de klystrón reflex y con 2, el oscilador de valor nominal. Desde el paso mezclador 3 es conducida la señal al discriminador 5, a través de un amplificador 4. La tensión de error derivada del discriminador, es amplificada en un amplificador 6 y, a través de un limitador 7, conducida al oscilador de klystrón reflex 1.

307249



El funcionamiento de este circuito de regulación, sin el limitador 7, es conocido; este circuito de regulación es utilizado en todas las regulaciones de frecuencia en esta forma, o al menos en una forma parecida. La explicación del invento, por lo tanto, se puede 5 limitar a la descripción de este limitador 7. De este limitador han sido representadas en las figs. 2 - 4 tres formas diferentes de realización.

En la fig. 2 es conducida la tensión de error procedente del amplificador 6, a la entrada E. En la salida 10 A es tomada la tensión de error limitada. Entre la entrada E y el polo positivo de una fuente de tensión, se encuentra un primer divisor de tensión R2-R3. El punto común de estas resistencias R2-R3 está conectado al emisor de un transistor T1 y, a través de un diodo G2, 15 unido con un divisor de tensión R7-R8 entre el polo positivo de la fuente de tensión y masa. Entre la entrada E y el polo positivo de la fuente de tensión se halla un segundo divisor de tensión R5-R6, que está 20 conducido a la base del transistor T1 y, a través del diodo G1, unido con el divisor de tensión R7-R8. El colector del transistor T1 está conectado a la base de un transistor T2 y recibe el potencial negativo, a través de una resistencia R4, del polo negativo de 25 la fuente de tensión. Entre la entrada E y el colector del transistor T2, se encuentra una resistencia R1. El emisor de este transistor T2 está conectado a masa. La salida A está unida con el colector del transistor T2.

30 La tensión de error es conducida desde la entrada

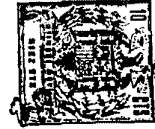
307249



E, a través del divisor de tensión R2-R3, al emisor,
y a través del divisor de tensión R5-R6, a la base del
transistor T1. Estos dos divisores de tensión están
dimensionados de tal modo, que el transistor T1 es
5 conductor, cuando el potencial en la entrada E es de
0 voltios. Al ser alcanzada la tensión límite positiva
o negativa deseada del estado de valor nominal en la
entrada E, queda bloqueado el transistor T1.

Como ejemplo supongamos que estas tensiones lí-
10 mites sea de +3 y -3 voltios, la tensión positiva de la
fuente de +20 voltios, la resistencia R7 de 1 k Ω y
la resistencia R8 de 2 k Ω . En la toma del divisor de
tensión existe un potencial de +6,6 voltios. Si el po-
tencial sube en la entrada E hasta más de +3 voltios,
15 entonces el potencial de la base es hecho subir hasta
+7 voltios a través del divisor de tensión R5-R6, con
los valores de 10 k Ω y 33 k Ω . El potencial del emi-
sor aumenta, como consecuencia de la caída de tensión
en el diodo G2, desde +6,6 voltios, a +7 voltios, con
20 lo que el transistor T1 bloquea. Si, por el contrario,
el potencial en la entrada E desciende hasta por debajo
de -3 voltios, entonces el potencial del emisor es he-
cho descender hasta +6,2 voltios a través del divisor
de tensión R2-R3, con los valores de 20 k Ω y 30 k Ω .
25 Debido a la acción del diodo G1, permanece el potencial
de la base en +6,2 voltios, con lo que el transistor
T1 está asimismo bloqueado.

Cuando el transistor T1 está bloqueado, se convierte
negativo el potencial de la base del transistor T2,
30 haciéndose éste conductor. Por medio del transistor T2,



al ser éste conductor, se une la salida A con masa.

Estando el transistor T1 en estado conductor, es positiva la base del transistor T2, con lo que este transistor bloquea. La entrada E está unida con la salida A a través de la resistencia de protección R1.

El funcionamiento del dispositivo de circuito de acuerdo con la fig. 3, es fundamentalmente el mismo que el de acuerdo con la fig. 2. El gobierno del transistor T3 se realiza por un amplificador diferencial, formado por los transistores T1 y T2. Ambos transistores T1 y T2 son gobernados por el lado de las bases, a través de divisores de tensión R2-R3 y R5-R6. Estos divisores de tensión están dimensionados de tal modo, que en la gama de las tensiones límites el transistor T1 es conductor, mientras que el transistor T2 está bloqueado. Si el potencial en la entrada E se hace más negativo que la tensión límite inferior, entonces el potencial en la base del transistor T2 se convierte más negativo, con lo que el transistor T2 resulta conductor. El transistor T2, en estado conductor, provoca que el potencial del emisor se haga menor. El potencial en la base del transistor T1 es retenido por el diodo G2, y debido al menor potencial del emisor, queda el transistor T1 bloqueado.

Si el potencial en la entrada E sube hasta por encima de la tensión límite superior, entonces asciende el potencial de la base en el transistor T1. El potencial en la base del transistor T2 es retenido por el diodo G1 a un valor que viene dado por el divisor de tensión R7-R8, limitándose así la tensión del emisor.



El transistor T1 queda bloqueado y el transistor T2 se hace conductor.

El mando del transistor T3 se realiza mediante el transistor T1 del mismo modo que el transistor T2 en la disposición de circuito según la fig. 2.

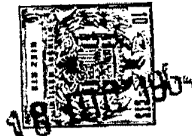
Las dos disposiciones de circuito descritas de acuerdo con las figs. 2 y 3 actúan sobre la salida A de modo que al sobrepasarse o quedarse por debajo de las tensiones límites, la salida A queda cortocircuitada a masa.

En casos aislados resulta indeseable este cortocircuitado a masa. Naturalmente se puede conectar también el transistor de mando de tal modo, que quede interrumpida la comunicación entre entrada y salida.

En la fig. 4 se muestra una de estas disposiciones de circuito, empleando la disposición de circuito de acuerdo con la fig. 2. La diferencia en el funcionamiento estriba en que, según la fig. 4, el transistor T1 está bloqueado dentro de la gama de las tensiones límites, como consecuencia del dimensionado de los divisores de tensión R2-R3 y R5-R6. Los diodos G1 y G2 están polarizados a la inversa que los de la fig. 2. El transistor de mando trabaja del mismo modo que en la disposición de acuerdo con la fig. 2. Estando interrumpida la conducción entre la entrada E y la salida A, se encuentra la salida A conectada al potencial de masa, a través de la resistencia R10.

La fig. 5 muestra un primer ejemplo de aplicación del invento con la disposición de circuito de acuerdo con la fig. 3. La tensión del reflector del klystrón K

307249



es tomada de una red de corriente alterna con ayuda de un rectificador con un transformador W y un circuito de rectificación B, provisto del condensador de carga C. Con una lámpara de descarga S se estabiliza, detrás
5 de la resistencia R12, la tensión rectificada procedente del rectificador B. La resistencia R11 es un potenciómetro, cuya parte de toma está cortocircuitada para alta frecuencia con el condensador C2. La sintonización mecánica de la cavidad tiene lugar al mismo
10 tiempo que el desplazamiento de la toma en la resistencia R 11. La tensión de regulación es alimentada al reflector por la entrada E, a través de la resistencia R1. Se ha comprobado que, cuando la tensión de regulación alcanza aun valor de ± 2 a ± 3 voltios, el resonador
15 de cavidad está desintonizado a 10 GHz en alrededor de 5 MHz a partir del centro del modo. Una regulación mediante variación de la tensión del reflector no es admisible en una desintonización tal, según es sabido. Al sobrepasarse la tensión ajustada mediante los divi-
20 sores de tensión R2-R3 y R5-R6, se convierte el transistor T3 en conductor y conecta el polo positivo del rectificador B con masa. El oscilador de klystrón oscila con ello a una frecuencia, que ha sido fijada por el resonador de cavidad y por la tensión tomada
25 en la resistencia R11.

Si se vuelve a sintonizar la cavidad, entonces el transistor no vuelve a quedar bloqueado hasta que en la salida E existe una tensión de regulación de 0 voltios. Con ello es sintonizado el klystrón automáticamente al centro del modo, siendo únicamente entonces
30



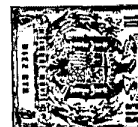
cuando vuelve a iniciarse la regulación de la tensión del reflector.

Naturalmente podría el transistor T3, en lugar de provocar el cortocircuito, conectar un mando de seguimiento, que entonces sintoniza la cavidad y la resistencia R11 con la tensión de regulación, a la tensión de error de 0 voltios.

En la fig. 6 ha sido representado el empleo de la disposición de circuito de acuerdo en la fig. 3 en un oscilador LC. El circuito de oscilación del oscilador está constituido por la bobina L y el condensador C5. La regulación está acoplada al circuito de oscilación a través de los condensadores C3 y C4. Paralelo al condensador C5, se encuentra un diodo de capacidad C6. Con el divisor de tensión constituido por la resistencia R13 y el diodo Zener Z, está el diodo de capacidad C6 polarizado negativamente, a través de la resistencia R14. La tensión de regulación de la entrada E, es conducida al diodo de capacidad C6 a través de las resistencias R1 y R15. Al sobrepasarse o quedarse por debajo de las tensiones límites, se cortocircuita a masa la tensión de regulación con el transistor T3.

Si suponemos que el circuito de oscilación con la bobina L y el condensador C5 es un circuito oscilante del oscilador de un receptor de radio para ondas ultracortas (UKW), entonces el dispositivo de circuito actúa como un dispositivo de desconexión automática. La regulación no se conecta hasta que el circuito oscilante no ha sido sintonizado al centro de la gama. Las tensiones límites se pueden ajustar a la distancia

307249



del canal, es decir, que la regulación actúa hasta una
variación de frecuencia de ± 300 kHz.

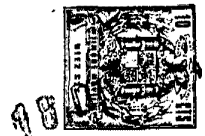
Esta solicitud que corresponde a la presentada
en Suiza, el día 20 de Diciembre de 1963, bajo el
5 número 15.756/63, se acoge a los beneficios del ar-
tículo 51 del vigente Estatuto sobre Propiedad Indus-
trial.

10

- N O T A -

Los puntos de invención propia y nueva que se
presentan para que sean objeto de esta solicitud de
Patente de Invención en España, por VEINTE años, son
15 los siguientes:

1.- Una disposición de circuito para limitar el
campo de acción de una regulación de frecuencia en
osciladores, generándose una tensión de regulación
proporcional a la desviación de la frecuencia, que se
20 desconecta fuera del campo de acción fijado, caracte-
rizada por un transistor, cuyas polarizaciones de base
y de emisor se limitan por medio de diodos y al que la
tensión de regulación es alimentada, a través de divi-
sores de tensión, a la base y al emisor, estando los
25 divisores de tensión dimensionados de tal modo que,
al ser sobrepasado por abajo el límite negativo de la
gama, la tensión del emisor se hace igual de grande
que la polarización de la base, mientras que al so-
brepasar por arriba el límite positivo de la gama la
30 tensión de la base se hace igual de grande que la



polarización del emisor, y porque la corriente del co-lector gobierna un interruptor electrónico, que desconecta la tensión de regulación fuera de los límites.

2.- Una disposición de circuito de acuerdo con la reivindicación 1, caracterizada porque el interruptor electrónico interrumpe la tensión de regulación y porque la entrada de la regulación está retenida al potencial de masa a través de una resistencia.

3.- Una disposición de circuito de acuerdo con la reivindicación 1, caracterizada porque en lugar de uno de los transistores, se emplea un amplificador diferencial, en el que la tensión de regulación es conducida a la base de cada uno de los transistores, suministrando una fuente de tensión positiva el potencial del emisor a través de una resistencia.

4.- Una disposición de circuito para limitar el campo de acción de una regulación de frecuencia en osciladores.

Tal y como se ha descrito en la Memoria que antecede, representado en los dibujos que se acompañan y con los fines que se han especificado.

Esta Memoria consta de once hojas escritas a máquina por una sola cara.

18 DIC. 1964

Madrid,

P.A.

Alberto de Elorza
Ingeniero

307249

A.F.A.

M. J. J.

Atorno do Diagrama

Fig. 4

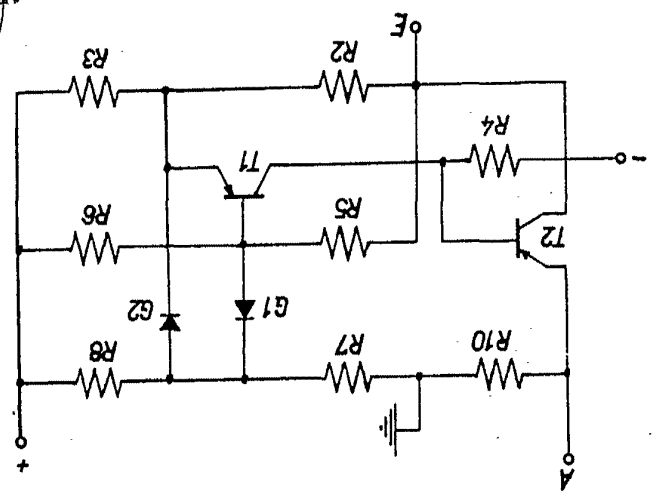


Fig. 3

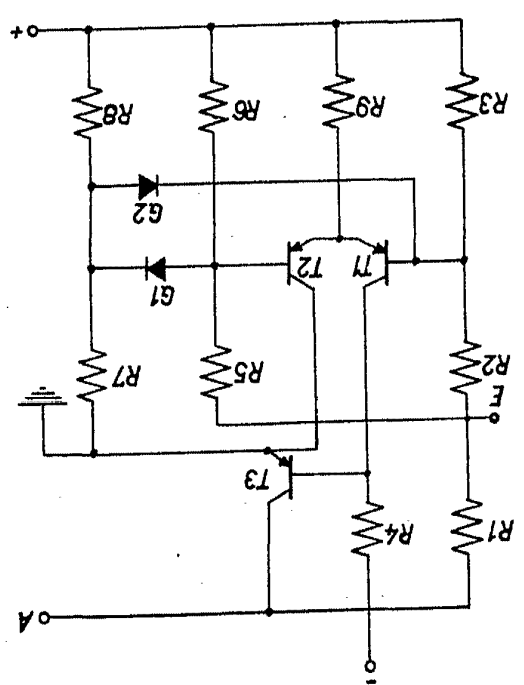


Fig. 2

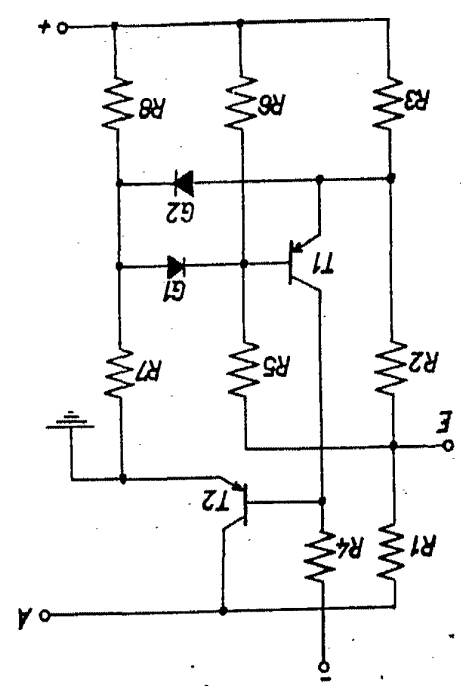
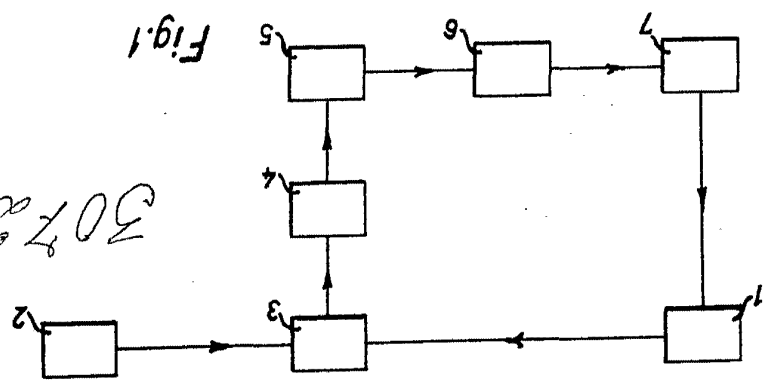


Fig. 1



307249





307249

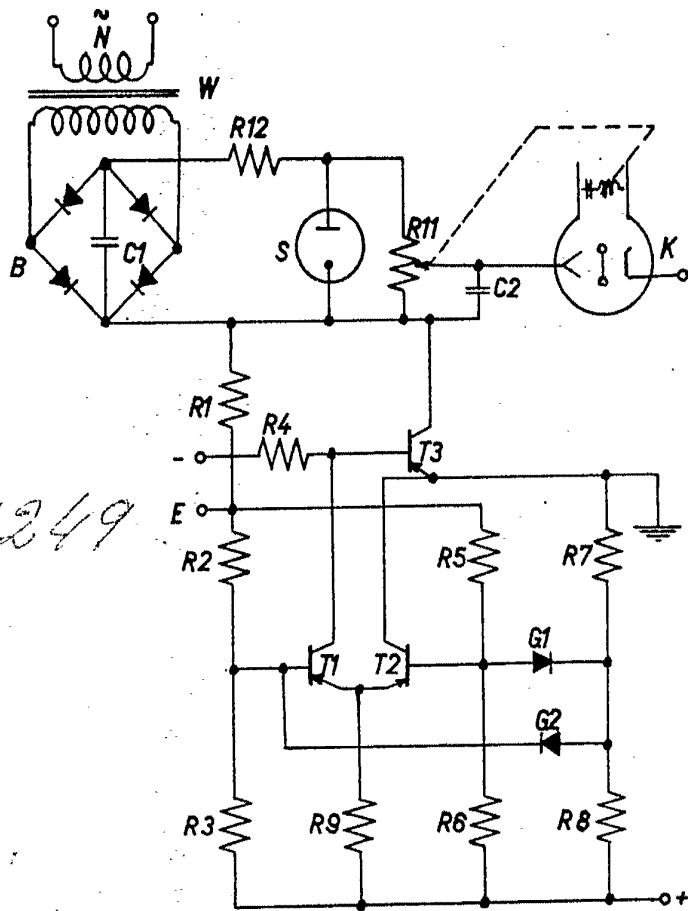


Fig. 5

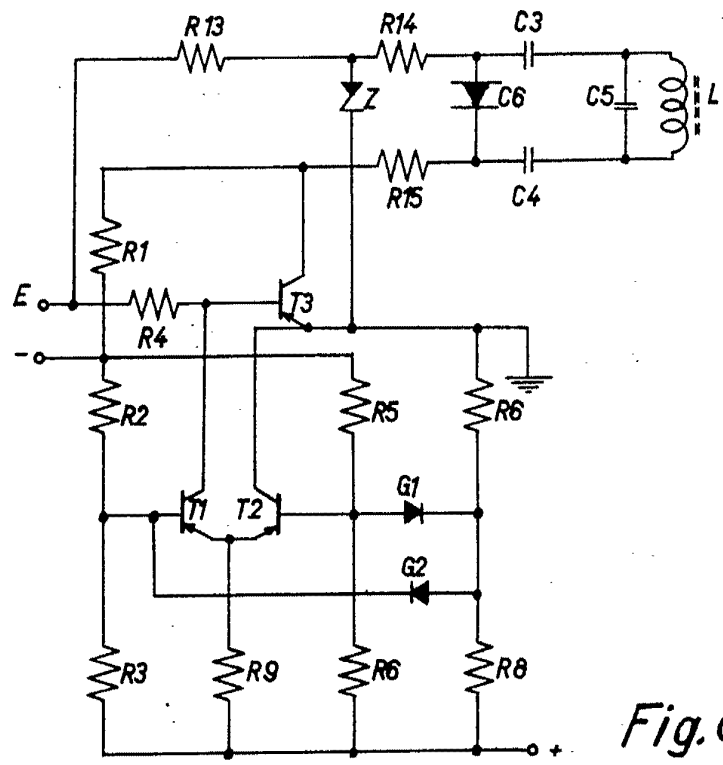


Fig. 6

Alberto de ...