



305239

30 5239

## MEMORIA DESCRIPTIVA

correspondiente a la solicitud de concesión de una

### PATENTE DE INVENCION

SOLICITANTE: INDUSTRIA MACCHINE ELETTRONICHE - I.M.E.  
S.p.A.

RESIDENCIA: Pomezia, Provincia de Roma, Via del Mare,  
ITALIA.

ENUNCIADO: "SISTEMA DE CIRCUITO PARA INTRODUCIR DA  
TOS NUMERICOS EN DISPOSITIVOS DE LECTU  
RA DE DISPOSITIVOS EXHIBIDORES DECIMA-  
LES ACOPLADOS A MEMORIAS MAGNETICAS ELEC  
TRONICAS Y DE COINCIDENCIA"

Prioridad: Patentes italianas n.º 95/291 del 11.1.64  
97/455 5.3.64  
98/463 27.3.64



30 5239

1 Esta invención se relaciona con un sistema de circuito para  
introducir y elaborar datos numéricos en dispositivos de lec-  
tura de indicadores numéricos decimales asociados a memorias  
matrices magnéticas del tipo de coincidencia o del tipo eléc-  
5 trónico.

De acuerdo con la presente invención, los circuitos  
de entrada y elaboración de datos a describir mas adelante -  
son adecuados para su empleo en computadores numéricos de ta-  
maño pequeño para fines generales. En el arte anterior, los  
10 computadores de tamaño pequeño son principalmente de tipo me-  
cánico, con todas las desventajas propias de los aparatos me-  
cánicos, es decir ruido, baja velocidad, etc. También se cono-  
cen computadores híbridos, es decir computadores parcialmente  
mecánicos y parcialmente electrónicos, que sin embargo no ofre-  
cen una solución a esas desventajas.

15 Esta invención proporciona un computador electróni-  
co de pequeño tamaño que puede constituirse como computador  
de mesa, que al tiempo que conserva las reducidas dimensiones  
de las máquinas computadoras mecánicas, ofrece la seguridad,  
20 velocidad y funcionamiento sin ruidos propios de los aparatos  
totalmente electrónicos.

Particularmente, esta invención se relaciona con un  
sistema de circuito útil para introducir datos numéricos y pa-  
ra obtener el cambio de los dígitos introducidos en un conjun-  
to de células o lugares que forman parte de un dispositivo ex-  
hibidor que comprende una serie de indicadores numéricos. Una  
25 disposición de este tipo es particularmente adecuada para su em-  
pleo en relación con un dispositivo de lectura en indicado-  
res numéricos de los datos almacenados en memorias magnéticas  
de coincidencia, que forma el tema de otra solicitud de paten-  
30



30 5239

1 te, actualmente pendiente, a nombre de los mismos solicitantes.

5 La presente invención se relaciona también con una versión del circuito de entrada, como elaborador de datos numéricos adecuados para llevar a cabo operaciones aritméticas elementales sobre los datos numéricos introducidos en una o mas memorias magnéticas.

10 En la solicitud de patente pendiente a nombre de los mismos solicitantes a que se ha hecho referencia anteriormente, se ha descrito la combinación de una memoria magnética - matriz de coincidencia de lectura descriptiva con circuitos de escritura y lectura funcionalmente conectados a dispositivos de memoria auxiliares de lectura no destructiva y que, a través de circuitos-válvula de coincidencia y circuitos para descodificar los dígitos binarios decimales en dígitos decimales, permiten la exhibición secuencial en tubos indicadores decimales, del tipo de gas o de otro tipo del contenido de la memoria de lectura destructiva, una columna o dígito - cada vez, y la subsiguiente reescritura del contenido de las memorias auxiliares no destructivas en la memoria magnética de coincidencia.

15 En las versiones de la presente invención se provee el uso de una serie de memorias magnéticas matrices acopladas a una disposición para leer su contenido en indicadores decimales asociados a circuitos que, además de permitir la entrada de datos numéricos en las memorias magnéticas y el cambio de dichos datos, permiten la adición, sustracción, multiplicación por repetidas adiciones y división por repetidas sustracciones usando las unidades simples de la memoria magnética, como registro de entradas, registro totalizador y registro con



30 5239

1 tador, respectivamente.

5 Por consiguiente, una primera finalidad de la presente invención es la de proporcionar un sistema de circuito para introducir los datos numéricos en una memoria matriz de coincidencia del citado tipo.

10 Otro objeto de la presente invención es el de proporcionar un sistema de circuito a fin de obtener el cambio de los datos numéricos contenidos dentro de los lugares de la memoria matriz, a fin de obtener la entrada de dígitos subsiguientes de orden inferior,

15 Otro objeto de la invención es el de proporcionar un sistema de circuito que permite el cambio de los datos numéricos memorizados y exhibidos, dado el caso, en indicadores como queda dicho, a obtener en una u otra dirección.

20 Otro objeto de la presente invención es el de proporcionar un sistema de circuito que permite la obtención del cambio "circular" en una combinación de memorias magnéticas e indicadores decimales del tipo anteriormente citado, es decir obtener la reaparición de dígitos, memorizados y exhibidos en el otro extremo de la serie de indicadores del dispositivo exhibidor, cuando debido al cambio el grupo indicador rebose o cuando sea necesario hacer disponible un dígito particular de un número contenido en las memorias magnéticas dentro de una determinada de las memorias auxiliares de tipo --  
25 electrónico.

30 Otro objeto de la presente invención es el de proporcionar medios de circuito que permiten la transcripción del contenido de una determinada memoria magnética a otra memoria magnética u obtener tal resultado entre diferentes secciones de la misma memoria magnética.



3. 5239

1 Otro objeto de la presente invención es el de propor  
cionar medios de circuito adecuados para permitir el uso de  
los sistemas de circuito de exhibición y entrada anteriormente  
aludidos, a fin de llevar a cabo operaciones aritméticas de  
5 adición y sustracción.

Otro objeto es el de proporcionar medios de circuito  
que incorporan un programador de programas fijos para llevar  
a cabo las operaciones de multiplicación mediante repetidas  
adiciones de uno de los factores.

10 Otro objeto de la invención es el de proporcionar me  
dios de circuito que incorporan un segundo programador de pro  
gramas fijos para llevar a cabo operaciones de división me  
diante repetidas sustracciones.

Otro objeto de la invención es el de proporcionar me  
15 dios de circuito para obtener el cambio de la lectura del con  
tenido de las memorias magnéticas aisladas, o unidades de una  
memoria magnética aislada, operando como registro de entradas,  
registro contador o registro totalizador, respectivamente, de  
pendiendo de la particular operación que se ha llevado a cabo.

20 De acuerdo con la presente invención, se establece  
una combinación que incluye en asociación funcional un tecla  
do numérico para la entrada de los datos numéricos a introdu  
cir en la memoria magnética nuclear, estando acoplado dicho  
teclado a una matriz de conversión de los dígitos básicos de  
25 cimales en el dígito decimal de código binario, una disposi  
ción de memoria auxiliar de lectura no destructiva sobre la  
que se memorizan los datos numéricos a introducir, un sistema  
de circuito para efectuar la operación de cambio a fin de dejar  
lugar a los datos numéricos nuevos a introducir, que incluye  
30 un circuito Schmidt acoplado a un primer circuito de conduc-



30 5239

1 ción alternativa, estando acoplado dicho primer circuito de  
conducción alternativa a un segundo y a un tercero que por sus  
salidas verdaderas y falsas controla la habilitación alternada  
de la memoria auxiliar de lectura no destructiva anteriormen  
5 te citada y de otra memoria auxiliar de lectura no destructi  
va, estando funcionalmente interconectadas las dos memorias  
mencionadas con la disposición de memoria nuclear magnéticas,  
a fin de obtener mediante operaciones de cancelación, memori  
zación y reescritura del contenido de la memoria nuclear mag  
10 nética el cambio del contenido de la memoria ultimamente cita  
da y subsiguientemente la entrada de los datos numéricos in  
troducidos por el teclado numérico.

De acuerdo con la presente invención, dicha disposi  
ción de entrada y cambio está asociada a otros circuitos y mo  
15 dificada de manera que incluya tres unidades de memoria magné  
tica, la primera de las cuales está conectada a un teclado de  
entrada de datos numéricos y asociada a una primera y a una  
segunda memoria auxiliar de tipo electrónico y funcionando co  
mo registro de entradas; una segunda unidad de memoria magné  
20 tica funcionalmente conectada a una memoria auxiliar de tipo  
electrónico que funciona como registro totalizador; una ter  
cera unidad de memoria magnética funcionalmente conectada a  
una primera y a una segunda memoria auxiliar de tipo electró  
nico y que funciona como contador. Las unidades de memoria -  
25 magnética ultimamente citadas están asociadas a los circuitos  
de entrada y cambio a que se hace referencia anteriormente,  
a fin de permitir la elaboración de los datos numéricos para  
llevar a cabo operaciones aritméticas.

Cada una de las memorias respectivamente asocia  
30 das a las memorias magnéticas se constituye de manera que fun

30 5239



1 cione también como contador de décadas, estableciéndose ésto  
a fin de permitir la transferencia del contenido a otras me  
morias y permitir la realización de operaciones de adición.

5 Las tres unidades de memoria magnética ultimamente  
citadas están asociadas a circuitos que permiten la realiza  
ción de operaciones de adición mediante la adición de los su  
mandos columna por columna, y en el caso de sustracciones, la  
adición de sumandos consistentes en el complemento del número  
que ha de sustraerse, y medios programadores que incluyen cir  
10 cuitos para efectuar cambios directos e inversos y para efec  
tuar y contar adiciones repetidas para la multiplicación y sus  
tracciones repetidas para la división.

15 Tambien se establecen medios que incluyen circuitos  
de conducción alternativa para sincronizar las diversas opera  
ciones en correspondencia con programas incorporados en los  
circuitos de la disposición computadora, y que se hacen funcio  
nar automáticamente a través de circuitos auxiliares que de  
penden de si han de efectuarse operaciones de adición y sus  
20 tracción u operaciones de multiplicación y división.

Finalmente, de acuerdo con la presente invención, se  
establecen medios para acoplar directamente las memorias auxi  
25 liares de tipo electrónico a fin de permitir que el sistema  
de circuito efectue la transcripción o copia del contenido de  
una particular sección o unidad de registro o memoria magnéti  
ca a otra sección o unidad de registro o memoria magnética.

Seguidamente se describirá con detalle esta invención  
con referencia al empleo de los circuitos en relación con me  
30 morias nucleares magnéticas del tipo de lectura destructiva  
y de coincidencia, pero los expertos en la materia comprende  
rán que los circuitos que se describirán podrían modificarse



36 5239

1 fácilmente a fin de adaptarlas a memorias estáticas de otras clases.

La figura 1 muestra un esquema en bloques del sistema de circuito según la presente invención, funcionalmente acoplado a una combinación de dispositivos de memoria magnética matriz y dispositivo exhibidores decimales.

La figura 2 muestra un esquema en bloques detallado del sistema de circuito según la presente invención.

La figura 3 muestra detalladamente una parte de los circuitos de las figuras 1 y 2.

La figura 4 muestra formas de ondas asociadas al funcionamiento de los circuitos de las figuras 1, 2 y 3.

La figura 5 es una representación gráfica del directo cambio y entrada del proceso de elaboración de los datos numéricos.

La figura 6 es una representación gráfica del proceso de cambio circular.

La figura 7 es un esquema general en bloques de la aplicación del sistema de circuito para la entrada y cambio de los datos que se muestra en la figura 1, a fin de llevar a cabo operaciones aritméticas.

La figura 8 es un esquema en bloques de los circuitos de adición y sustracción y de otros circuitos auxiliares empleados para las operaciones de multiplicación y división.

La figura 9 es un esquema detallado en bloques de las memorias auxiliares de tipo electrónico, tal como son modificadas para el funcionamiento de la disposición computadora.

La figura 10 es un esquema detallado en bloques del teclado de control de las operaciones y funciones de la máquina computadora.



30 5239

1

La figura 11 es un esquema detallado en bloques de los circuitos de control para las operaciones de cambio y entrada de datos al modificarse para el funcionamiento de la disposición computadora.

5

La figura 12 es un esquema detallado en bloques del programador de multiplicaciones y divisiones.

La figura 13 es un esquema simplificado en bloques que muestra la operación de adición.

10

Las figuras 14a, 14b y 14c muestran circuitos auxiliares de las unidades computadoras.

Las figuras 15a, 15b, 15c y 15d, muestran otros circuitos auxiliares y las asociadas formas de ondas, respectivamente.

15

La figura 16 muestra gráficamente la elaboración y las formas de onda de la operación de adición.

La figura 17 muestra gráficamente la elaboración y las formas de ondas de la operación de sustracción.

Las figuras 18a y 18b muestran las formas de ondas que aparecen durante la operación de multiplicación.

20

La figura 19 es un esquema numérico de la operación de multiplicación.

Las figuras 20a y 20b muestran formas de ondas que aparecen durante la operación de división.

25

La figura 21, es un esquema numérico de la operación de división.

La figura 22 muestra formas de ondas que aparecen en el funcionamiento de los circuitos de control para la operación de cambio.

30

Las figuras 23a, 23b y 23c, muestran un esquema simplificado en bloques de una de las décadas contadoras usadas



30 5239

1 en la disposición de cómputo, junto con formas de ondas que -  
ilustran el funcionamiento de aquellas, respectivamente.

5 Las figuras 24a y 24b muestran el esquema en bloques  
y las formas de ondas funcionales de un contador de 16 posi-  
ciones usado en la disposición según la presente invención.  
respectivamente.

10 La figura 25 muestra un detallado esquema en bloques de  
la disposición de los circuitos a fin de efectuar transcrip-  
ciones del contenido de uno a otro de los registros de la me-  
moria magnética.

La figura 26 muestra detalladamente una parte de las  
memorias auxiliares de tipo electrónico conectadas al conduc-  
tor de hilera de la memoria matriz y uno de los circuitos de  
transferencia asociados a las memorias electrónicas.

15 Para una mejor comprensión de la invención, se descri-  
birán en primer lugar la disposición de entrada y cambio de  
datos y en segundo lugar la aplicación de esta disposición pa-  
ra efectuar operaciones aritméticas sobre datos numéricos al-  
macenados en registros magnéticos.

20 Con referencia a los dibujos y particularmente a las  
figuras 1 y 2, el sistema de circuito para la entrada de datos  
numéricos decimales de acuerdo con la presente invención com-  
prende un teclado de tipo reducido, con 9 teclas mas la cifra  
mostrándose la matriz codificadora aneja mediante el bloque  
25 TT. Las teclas de los dígitos 0 a 9 correspondientemente nume-  
radas aplican un potencial de tierra a la matriz de conversión  
de la numeración básica decimal en la binaria del tipo 1-2-4-  
8. Los voltajes de tierra aplicados a los conductores de hile-  
ra de la matriz de conversión pasan a uno o mas conductores  
30 de columna de acuerdo con el número a introducir a través de



30 5230

1 la trayectoria definida por los diodos y alcanzan los termi  
nales t4, t1, t24, t34 de la memoria A2, ajustando los cir-  
cuits de conducción alternativa contenidos en aquellos. La  
memoria ha sido previamente reajustada, como se verá mas ade  
5 lante.

Cuando la tecla de cifra y/o cualquiera de las otras  
teclas es oprimida, se aplica el voltaje de tierra a la sali-  
da TTL, a través de los diodos en que forman de hecho un cir-  
cuito-válvula "0" hacia el circuito de sincronización y cam-  
10 bio mostrado en SS.

Cuando se oprime cualquiera de las teclas, por con-  
siguiente, se aplicará el voltaje de tierra a través del ter  
minal ssl al circuito RC consistente en un circuito que tie-  
ne cierta constante temporal, es decir que vuelve de nuevo a  
15 sus condiciones iniciales de acuerdo con una ley exponencial.

El voltaje de salida del circuito RC se aplica a la  
entrada de control de un disparador Schmidt que responde a  
los cambios de nivel de un voltaje aplicado a su entrada.

El disparador Schmidt pasa luego a su posición accio  
20 nada simultáneamente con la opresión de una de las teclas,  
volviendo de nuevo a su condición inicial cuando el voltaje de  
salida del circuito RC pasa a través del valor umbral del dis-  
parador, volviendo entonces de nuevo a su valor normal de acuer-  
do con una ley exponencial.

25 La insercción del circuito E se establece a fin de -  
evitar toda subsiguiente reaccionamiento del circuito Schmidt  
y por consiguiente a partir de toda entrada subsiguiente de  
datos debido a inseguridades de funcionamiento o al rebote de  
cierre de los contactos de conmutación asociados a las teclas  
30 de entrada de datos.



305239

1 La salida del disparador Schmidt está acoplada a la  
entrada s3 del circuito de conducción alternativa FF3. La dis-  
posición de este circuito está ideada de tal manera que el  
circuito de conducción alternativa FF3 reacciona y cambia su  
5 estado pasando a "verdadero" en coincidencia con el borde de  
caída del voltaje de salida del circuito SH. Por consiguiente  
el circuito de conducción alternativa FF3 es "verdadero" cuan-  
do se suelta la tecla de entrada de datos. La salida "verdade-  
ra" 1.3 del circuito de conducción alternativa FF3 está conec-  
10 tada a la entrada establecida s4 del circuito de conducción  
alternativa FF4. La señal presente en la salida 1.3 es lleva-  
da también al terminal inhabilitador 11 del circuito-válvula  
PG1, que permite el paso de las señales solamente cuando su  
terminal 11 está al voltaje de tierra. El otro terminal de en-  
15 trada i2 del circuito-válvula PG1 está conectado junto con la  
entrada de reajuste r3 del circuito de conducción alternativa  
FF3 por la línea R4 del terminal 1.12 de salida verdadera del  
circuito de conducción alternativa FF12. La salida del circui-  
to-válvula PG1 está conectada a la entrada de reajuste (r)r4  
20 del circuito de conducción alternativa FF4.

La salida verdadera 1.4 del circuito de conducción  
alternativa FF4 se conecta entonces a uno de los dos termina-  
les de entrada de un circuito de coincidencia Y4, y a través  
de un diodo d4, a la salida verdadera del circuito de conducción  
25 alternativa FF5.

El otro terminal del circuito/válvula Y4 está conec-  
tado al terminal ss4.

La salida del circuito-válvula Y4 está conectada a  
las entradas s5 y r5 del circuito de conducción alternativa  
30 FF5, cuyas salidas verdadera y falsa 1.5 y o.5 respectivamente



36 5239

1 están conectadas a los terminales ss2 y SS3.

El circuito de conducción alternativa FF12 tiene una entrada de ajuste sl2 conectada a través del circuito inversor I al terminal ss8. La entrada de reajuste rl2 está conectada al terminal ss7 junto con la entrada del circuito-válvula Y12.

La otra entrada del circuito-válvula Y12 está conectada a la salida O.12 del circuito de conducción alternativa FF12. La salida falsa O.12 está conectada también a través del diodo dl2 al terminal ss5.

Finalmente, a la salida del circuito-válvula Y12 está conectada al terminal de salida ss6.

Las interconexiones de los terminales ssl a ss8 con las otras partes del circuito se ilustrarán mas adelante, con la descripción del funcionamiento del circuito total.

Seguidamente, se describirán las memorias A1, A2, con referencia a las figuras 1, 2 y 3,

Cada una de las memorias auxiliares incluye 4 circuitos de conducción alternativa, concretamente los FFA1.1, FFA1.2, FFA1.4, FFA1.8 y FFA2.1, FFA2.2, FFA2.4, y FFA2.8 ( figuras 1 y 2)º

Las memorias A1, A2 constan de cuatro unidades idénticas, una de las cuales se muestra en la figura 3. Con referencia a esta figura, una de dichas unidades incluye un terminal de entrada T1, conectado a un conductor de hilera de la memoria nuclear magnética y a un amplificador AMP cuya salida está conectada a través de los circuitos-válvula PGA1 y PGA2 con las entradas de ajuste de los circuitos de conducción alternativa FFA1.1 y FFA2.1, mostradas en s1 y s2, respectivamente. El terminal T1 está conectado también a un generador de co--



30 5239

1 rriente constante CG1 que sirve para suministrar una primera  
semicorriente de escritura a los núcleos magnéticos. La ener  
gización del generador de corriente CG1 se obtiene mediante  
la señal de salida del circuito-válvula OR1 a cuya entrada se  
5 conducen las salidas de los circuitos de coincidencia Y1 y Y2  
que forman parte respectivamente de los grupos A1 y A2. El -  
circuito-válvula de coincidencia Y1 tiene sus entradas respec  
tivamente conectadas a la salida verdadera (1) del circuito  
de conducción alternativa FFA1.1, siendo llevada dicha sali  
10 da también al terminal de salida t1 de la memoria A1. Las otras  
entradas están conectadas al terminal t3 por el cual llegan  
los impulsos de control de escritura P S , y al terminal t6 por  
el cual llega la señal de control GA1 que habilita a la memo  
ria A1 e inhabilita a la memoria A2.

15 El circuito-válvula de coincidencia Y2 tiene sus entra  
das respectivamente conectadas a la salida verdadera (1) del  
circuito de conducción alternativa FFA2.1, que está también  
acoplado al terminal de salida t2 de la memoria A2 y al ter  
20 minal t3 por el que se llevan los impulsos de control de es  
critura, y al terminal t5 por el que entra la señal GA2 que  
habilita a la memoria A2 e inhabilita a la memoria A1.

25 Las salidas verdaderas de los circuitos de conducción  
alternativa FFA1.1 y FFA2.2 se acoplan luego a través de los  
diodos del y dc2 al terminal t7 por el que llega un potencial  
de tierra para obtener el reajuste o eliminación del conteni  
do de las memorias auxiliares y por consiguiente de la memo  
ria nuclear, mediante la opresión de una adecuada tecla mo  
trada en C (figura 2).

30 La salida falsa (0) del circuito de conducción alter  
nativa FFA2.1 se conduce a través del diodo di a una de las



305239

1 salidas de la matriz de conversión acoplada al teclado y las  
otras unidades de la memoria A2 están conectadas a las otras  
salidas de dicha matriz.

5 Las entradas de reajuste R1 y R2 de los circuitos  
de conducción alternativa FFA1.1 y FFA2.1 están conectadas  
respectivamente a los circuitos-válvula PG1 y PG2 de un tipo  
especial, es decir que impiden el paso de una señal de entra  
da hacia la salida en presencia de un voltaje inhabilitador,  
que permiten el paso o lo impiden de las señales P1 (c1) que  
10 vienen del terminal t8, de acuerdo con la presencia de la se  
ñal GA2 o de la señal GA1, respectivamente. Los impulsos P1  
(c1) cancelan el contenido de las memorias A1 y A2, siendo  
por consiguiente evidente que las señales P1 (c1) son aplica  
das a la memoria habilitada.

15 La anterior descripción se relaciona con las memo  
rias A1 y A2 con referencia a una sola hilera de la memoria  
nuclear magnética, y para componer una "palabra" codificada  
se dispondrán 4 circuitos como el mostrado en la figura 3, dis  
puestos como se ilustra en las figuras 1 y 2.

20 Con particular referencia a la figura 1, se describi  
rá el sistema de circuito hasta ahora descrito, junto con un  
circuito de lectura y exhibición para el contenido de las me  
morias nucleares magnéticas.

25 Tal sistema de circuito consta de una memoria nuclear  
magnética indicada por el bloque MM y, como es sabido, inclui  
rá una serie de conductores de columna y una serie de conduc  
tores de hilera, en cuyo cruce se encuentran adecuadamente en  
lazados núcleos magnéticos con una voluta de histéresis rec  
tangular.

30 Los conductores de hilera y columna se muestran en



30 5239

1 número reducido y en una disposición particular, habrá 16 con  
ductores de columna, ccl, cc2 ... ccl5 y ccl6 y grupos de 4  
conductores de hilera CRL, CR2, CR4, CR8, correspondiendo ca  
5 da grupo a una sola memoria magnética. Es de destacar que en  
esta versión se ha mostrado una sola memoria magnética, pero  
se comprenderá la posibilidad de establecer mas memorias mag-  
néticas entrelazadas, siempre con los mismos conductores de  
columna, y que pueden computarse mediante adecuados circuitos  
evidentes para los expertos en la materia.

10 Los conductores CRL ... CR8 están conectados respecti  
vamente a las entradas de las memorias A1, A2 y concretamente  
a sus respectivos terminales t1, t2, t4, t8. Cada uno de és  
tos está relacionado con un número binario, cuyo valor es 1, 2  
4 y 8, respectivamente. Como queda dicho, las memorias A1, A2  
15 constan de 4 unidades idénticas, una de las cuales se ha ilus  
trado con referencia a la figura 3.

Los conductores de columna ccl, cc2 ... ccl6, están  
conectados a los bloques CCl, CC2 ... CCl6, respectivamente y  
cada bloque incluirá un generador de corriente de lectura,  
20 controlado por los impulsos de lectura PL como se ilustrará  
mas adelante, un generador de la semicorriente de escritura  
controlado por los impulsos de escritura PS, amplificadores  
para accionar los dispositivos de exhibición decimales, y un  
circuito-válvula para su energización secuencial.

25 Las salidas de los circuitos CCl ..., energizan indi  
cadores numéricos, incluidos dentro de la unidad exhibidora  
UP a fin de activar al correspondiente indicador decimal, Di  
chos indicadores decimales son accionados también por el cir  
cuito descodificador MD, como se describirá mas adelante.

30 Como queda dicho, el circuito CCl y los otros de esta



30 5239

1 serie tienen otras entradas conectadas a las salidas gp5 y  
gp6 de un generador GP para los impulsos de lectura PL y pa  
ra los impulsos de escritura PS, correspondiendo otra entrada  
de los mismos biunivocamente con las salidas scl1, sc2 ... scl6  
5 de un generador SC para los impulsos de exploración que se-  
cuencialmente energizan a los circuitos CC1 ... CC16. El cir-  
cuito SC es de hecho un contador binario y es accionado median-  
te la salida ss6 del circuito de sincronización y cambio del -  
bloque SS. Como se sabe, puede establecerse un circuito conta-  
10 X dor de tipo binario de manera que describe un cómputo en sen-  
tido directo o inverso conmutando adecuadamente sus circuitos  
accionadores. El funcionamiento directo o inverso del conta-  
dor binario de 16 posiciones llevará a la descripción directa  
o inversa de la secuencia de energización de los circuitos de  
15 columna y otros circuitos por aquellos accionados.

Como es sabido, estos dos modos de funcionamiento pue-  
den controlarse mediante voltajes de control que pueden apli-  
carse por medios no mostrados a los terminales Shd y Shi. Es-  
to llevará también, como se explicará mas adelante, al cambio  
20 directo o inverso.

Las salidas t1, t11, t21, t31 de la memoria A1, y las -  
salidas t2, t12, t22, t32 de la memoria A2 están acopladas a  
los circuitos-válvula 0 indicados por 01, 02, 04 y 08, y las  
salidas de estos circuitos son llevadas por los circuitos-vál-  
25 vula Y11, Y12, Y14, Y18, respectivamente, siendo llevadas las  
salidas de los circuitos últimamente mencionados al circuito  
descodificador MD de un tipo conocido, que prepara la energi-  
zación del dígito decimal codificado que fue codificado en el  
código binario. Los circuitos Y11 ... Y18 son controlados por  
30 un voltaje habilitador GA generado por medios no mostrados,



30 5239

1 sirviendo dicho voltaje para habilitar la memoria auxiliar -  
(A1-A2) si se hallan presentes otras memorias magnéticas que  
pueden entrelazarse con los mismos conductores y circuitos de  
columna descritos y que pueden hacerse múltiples como se des-  
5cribe en otra patente de los mismos solicitantes.

Las memorias A1 y A2 tienen sus unidades interconec-  
tadas como se muestra en la figura 1, es decir son comunes los  
terminales t3, t13, t23, t33, los terminales t5, t15, t25, t35  
los terminales t6, t16, t26, t36, los terminales t7, t17, t27  
10 t37, y los terminales t8, t18, t28, t38, respectivamente.

Los terminales t3 ... están conectados a la salida  
gp6 del generador GP, los terminales t5... están conectados a  
la salida ss3 del circuito SS, los terminales t6... están co-  
nectados a la salida ss2 del circuito SS, los terminales t7 ..  
15 al circuito de despeje C y los terminales t8... están conecta-  
dos a la salida gp7 del generador GP.

El funcionamiento de la disposición de las figuras 1  
y 2 es como sigue.

El generador de impulsos Gp genera la secuencia de  
20 impulsos P1 (cl), P1 (av), PL, PS y Gd, siendo esta última  
una señal empleada para desenergizar los indicadores decimales  
en los momentos en que podrían mostrar un dígito indeseado, es-  
tos impulsos se muestran en la figura 4, siendo sincronizado  
dicho generador por una señal cronometradora OSC aplicada a la  
25 entrada gpl. Las señales P1 (av) son llevadas a las entradas  
ss7 del circuito SS y después de una adecuada elaboración --  
son descargadas como impulsos l2.P1 de la salida ss6, lleván-  
dose luego a la entrada sc0 del circuito SC. Como queda dicho  
este último es un circuito contador con 16 salidas sobre las  
30 cuales aparecen secuencialmente los impulsos lp, 2p ... l6p.



30 5239

1 Desde la salida SC1 la señal es llevada de nuevo a la entrada ss8 del circuito SS.

5 Los impulsos lp .. l6p accionan secuencialmente los circuitos de columna CC1...CC16 que efectuan la lectura del contenido de los núcleos incluidos por un determinado conductor de columna y por uno de los grupos de conductores de hilera, incluyendo cada grupo 4 conductores. Los impulsos que derivan de la aplicación de la corriente de lectura son amplificados (figuras 1 y 3) e introducidos en las memorias de lectura no destructiva A1 ó A2 de acuerdo con la memoria que sea habilitada y cuando entra el impulso de escritura son llevados a los circuitos-válvula O1... O8 y a través de los circuitos-válvula Y11...Y18 hasta el descodificador MD que elabora estos impulsos y acciona las unidades de exhibición de dígitos UP.

15 Simultáneamente, los datos numéricos correspondientes a estos impulsos son reinsertados en los núcleos de la memoria magnética mediante la semicorriente de escritura suministrada por el generador de corriente CG1 controlado por la válvula O1 y los circuitos-válvula Y1 ó Y2 (este se relaciona con un solo conductor de hilera) y mediante la semicorriente suministrada por el circuito de columna CC habilitado por el correspondiente impulso de la secuencia p.

20 Seguidamente se continuará la descripción detallada de las operaciones de entrada y cambio, desde el momento en que el circuito de conducción alternativa FF3 se pone en su condición verdadera.

25 Como resultará evidente, si la disposición está funcionando, las operaciones de exploración se efectuan por el circuito SC. Cuando se oprime una tecla del teclado de entrada

30



3 5 3 9

1 de datos como anteriormente se describe, el dígito introduci-  
do en un momento determinado tendrá que llevarse a la caja -  
terminal derecha de la serie de dispositivos exhibidores  $U^P$ ,  
y tendrá que introducirse por consiguiente en la columna ccl  
5 que será habilitada al comienzo de una exploración. El comien-  
zo de una exploración se "marca" mediante el impulso R4. La -  
señal R4 se genera por el paso a la condición falsa del cir-  
cuito de conducción alternativa FF12 que se reajustará cuando  
entra el impulso P1 por el terminal ss7. Un instante después,  
10 debido a la demora de conmutación, el impulso lp entra por el  
terminal ss8 que pasa a través del inversor I y alcanzando la  
entrada de ajuste S12 del circuito de conducción alternativa  
FF12, lo pone en la condición verdadera.

15 Luego, pasado cierto intervalo de tiempo, inferior o  
igual a una exploración completa, entrará la señal R4. Esta  
señal R4 se aplica a la entrada de reajuste r3 del circuito -  
de conducción alternativa FF3 y a un terminal de un circuito-  
válvula PG1 que deja que pasar las señales solamente cuando  
su terminal de control i1 está a un potencial de tierra. Por  
20 consiguiente, el circuito de conducción alternativa FF3 será re-  
ajustado y por consiguiente su salida i1 se pone a un poten-  
cial de tierra.

25 Esta variación de voltaje, aplicada a la entrada s4 del  
circuito de conducción alternativa FF4 pone a este último en  
la condición verdadera, pues el impulso R4 no tiene efecto al-  
guno sobre el circuito de conducción alternativa FF4, puesto  
que el circuito-válvula PG1 está todavía inhabilitado debido  
a la demora en el reajuste del circuito de conducción alter-  
nativa FF3 cuando entra el impulso R4. La conmutación del cir-  
30 cuito de conducción alternativa a la condición verdadera ocu



30-239

1 rre por consiguiente el comienzo de un nuevo ciclo de exploración. Las correspondientes formas de ondas se muestran en las figuras 4 y 4a.

5 La condición verdadera del circuito de conducción alternativa FF4 permanece a todo lo largo del ciclo de exploración, es decir hasta la entrada del subsiguiente impulso R4 que marca el comienzo del ciclo de exploración. En efecto cuando llega el impulso R4, este último puede pasar a través del circuito-válvula PG1 pues el terminal de control 11 está a un potencial de tierra reajustándose este circuito de conducción alternativa FF3 y por consiguiente su terminal 1.3 a un potencial de tierra. La salida verdadera del circuito de conducción alternativa FF4 <sup>se</sup> lleva también a uno de los terminales de control de un circuito-válvula Y4 a fin de preparar la habilitación de este último. En la salida del circuito-válvula Y4 últimamente citado los impulsos P3 que estarán presentes solo durante el periodo de tiempo en que el circuito de conducción alternativa FF4 esté en su condición verdadera. La salida del circuito-válvula Y4 se aplica luego a los terminales s5, r5 del circuito de conducción alternativa FF5, que adoptará alternativamente las posiciones verdadera y falsa con un ritmo de repetición correspondiente a la mitad del ritmo de repetición de los impulsos 4.p3.

20 Por consiguiente, en las salidas 1.5 y 0.5 del circuito de conducción alternativa FF5 habrá un potencial de tierra y un voltaje negativo (o un voltaje positivo de acuerdo con el sistema o convención usado) como se muestra por la forma de onda 4.P3 de la figura 4.

25 Los terminales 0.5 y 1.5 del circuito de conducción alternativa se acoplan luego respectivamente a los terminales



30 5239

1 ss3 y ss2 a fin de aplicar voltajes inhabilitadores de las  
entradas a, y salidas de, las memorias A1 y A2, que funcionan  
como anteriormente se describe.

5 Estos voltajes habilitadores e inhabilitadores operan  
sobre los circuitos-válvula PG1, PG2 y PGA1 y PGA2, respecti  
vamente (haciéndose referencia a una unidad de las memorias  
A1, A2; sin embargo, lo que antecede es válido también para  
las otras unidades de estas memorias) y sobre los circuitos-  
válvula Y1 y Y2.

10 Si está presente la señal habilitadora GA1, el circui  
to-válvula PG2 será inhabilitado y el circuito-válvula PG1  
será habilitado, siendo inhabilitado también el circuito-vál  
vula PGA2 y habilitado el circuito-válvula PGA1.

Proceso de cambio

15 Ahora, a modo de ejemplo y con referencia a la figura  
5, se describirá el ciclo de cambio del contenido de la memo  
ria A1 desde la condición ... OWZY a la condición... OWZYX,  
debido a la entrada del dígito X mediante opresión del corres  
pondiente dígito del teclado de entrada de datos. A efectos  
20 de claridad, se han empleado símbolos literales en lugar de  
referencias numéricas.

Consideremos la memoria A1 habilitada y la memoria A2  
inhabilitada. Entonces se encontrará presente el impulso P1(c1).  
En el intervalo entre la entrada de los impulsos P1 y PL se  
25 producirán la siguiente situación. La memoria A1 es habilitada  
y contiene 0, la memoria A2 es inhabilitada y contiene al dí  
gito X que había sido introducido en aquella mediante el fun  
cionamiento del teclado de entrada de datos. En la columna 1,  
estará presente el dígito Y, y en la columna 2 el dígito Z, en  
30 la columna 3 el dígito W y en las subsiguientes columnas 4, 5



36 5239

1 y 6 el dígito 0. Supongamos que se habilita la columna 1. Me-  
diante la presentación del impulso de lectura PL, se aplicará  
la corriente de lectura a los núcleos de la columna 1 y el im-  
pulsó resultante de la inversión de la remanencia en estos  
5 núcleos será dirigido a los dispositivos exhibidores de dígi-  
tos para su exhibición y a la memoria de lectura no destruc-  
tiva A1 como anteriormente se describe.

Después de la presentación del impulso PL, la situa-  
ción será como sigue: la memoria A1 es habilitada y contiene  
10 al dígito Y tomado de la columna ccl de la memoria magnética  
la memoria A2 está todavía inhabilitada y contiene al dígito  
X, la columna 1 contendrá 0, las columnas 2, 3, 4 ... tendrán  
el mismo contenido que anteriormente se describe.

Entonces entrará el impulso P3, que como resulta evi-  
15 dente por la anterior descripción, es el impulso que acciona  
al conmutador de habilitación de las memorias A1 y A2. Por  
consiguiente, la memoria A1 será inhabilitada y la memoria  
A2 habilitada. La situación inmediatamente después de la pre-  
sentación del impulso P3 será como sigue. La memoria A1 inha-  
20 bilitada y conteniendo al dígito Y, la memoria A2 actualmente  
habilitada y conteniendo al dígito introducido X, la columna  
1 contendrá 0 y las columnas 2, 3 ... estarán en la posición  
anteriormente descrita.

Entonces entra el impulso PS. Cuando se produce tal en-  
25 trada, encuentra a la memoria A1 inhabilitada y a la memoria  
A2 habilitada y la columna 1 estará todavía habilitada. Como  
anteriormente se describe, el impulso PS efectúa la transfe-  
rencia o escritura del contenido de la memoria auxiliar A1 o  
A2 habilitada en ese momento determinado, en la memoria mag-  
30 nética; en este caso, se habilita la memoria A2. Ppr consi-



30 239

1 guiente, el dígito X será transferido desde la memoria A2 a la columna 1 y así se obtendrá la introducción del dígito X en la columna 1 ó columna de dígitos del mas bajo orden.

5 La situación inmediatamente después de la entrada del impulso PS será como sigue: La memoria A1 está inhabilitada y contiene al dígito Y anteriormente tomado de la columna 1; la memoria A2 está habilitada y contiene todavía al dígito X pues es una memoria de lectura no destructiva, y en los núcleos magnéticos correspondientes a la columna 1 se encuentra  
10 presente el dígito X previamente contenido dentro de la memoria A2, y la columna 2, 3, 4 estará en la situación anteriormente descrita.

Ahora se presenta el impulso P1(ol) que efectúa el reajuste de la memoria habilitada en el momento en que se presenta. Como queda dicho, en este momento está habilitada la  
15 memoria A2, que contenía al dígito X después de la entrada de este último en la memoria magnética, cuyo dígito ahora inutil será cancelado.

Simultáneamente con el impulso P1, entra también el impulso de la secuencia 1p, 2p ... procedente del circuito de exploración SC, para la subsiguiente habilitación de las columnas de la memoria magnética. Se desprende de esto que el  
20 circuito de columna col correspondiente a la columna 1 que contiene ahora al dígito X será inhabilitado, y el circuito cc2 correspondiente a la columna 2 que contiene al dígito Z será  
25 habilitado. En las columnas 3, 4 ... permanece la situación anterior. Ahora entra el impulso de lectura PL y encontrará a la columna 2 habilitada y por consiguiente el dígito Z de la columna 2 será transferido a la memoria A2 que está todavía habilitada. La posición de la columna es ahora como sigue: en la  
30



36 20

1 columna 1, ahora inhabilitada, se encuentra presente el dígito X; dentro de la columna 2 está contenido 0 (el dígito Z ha sido transferido a la memoria A2 y la memoria magnética a la que pertenece la columna 2 es una memoria de lectura destructiva) y en las columnas 3, 4 ... permanece la situación anterior. Después del impulso PL, entra el impulso P3. Este impulso efectuó el cambio del estado habilitado entre las memorias A1 y A2, de manera que la memoria A2 será inhabilitada y la memoria A1 será habilitada. La situación relativa al contenido de las memorias y de las columnas es idéntica a la descripción inmediatamente precedente.

5  
10  
15 Ahora entra de nuevo el impulso PS, encontrando habilitada a la memoria A1 y a la columna 2 que contenía 0. Por consiguiente, el dígito Y de la memoria A1 será transferido a la columna 2. La situación será ahora como sigue: la memoria A1 está habilitada, la memoria A2 está inhabilitada y contiene al dígito Z previamente tomado de la columna 2, la columna 1 está inhabilitada y contiene al dígito X, la columna 2 está habilitada y contiene al dígito Y, y las columnas 3, 4 ... están todavía en su condición anterior.

20  
25  
30 Mediante la subsiguiente entrada del impulso PL el dígito Y será cancelado de la memoria habilitada A1 y la situación será idéntica para el resto respecto a la que se acaba de describir, con la única diferencia de que ahora la columna 2 estará inhabilitada y la columna 3 habilitada. Mediante la subsiguiente entrada del impulso PL, el dígito W de la columna 3 será transferido a la memoria habilitada A1; cuando el impulso P3, entra la memoria A1 será inhabilitada y la memoria A2, será habilitada, por la entrada del impulso PS el dígito Z será transferido desde la memoria habilitada A2 a la colum



30 20 10

1 na habilitada 3. Mediante el subsiguiente impulso P1 la colum  
na 4 será habilitada y se introducirá en la memoria todavía  
habilitada A2 un 0 pues en dicha columna 4 no se contenía nin  
gún dígito apreciable (la última transferencia ocurre debido  
5 a la entrada de PL);

Subsiguientemente, mediante el impulso P3 la memoria  
A2 será inhabilitada y la memoria A1 será habilitada, conte  
niendo esta última al dígito W tomado de la columna 3 al co  
mienzo de su estado habilitado.

10 Mediante la presentación de P3 la situación será como  
sigue:

La memoria A1 está habilitada y contiene al dígito O, la  
columna 1 está inhabilitada y contiene al dígito X, la colum  
na 2 está inhabilitada y contiene al dígito Y, la columna 3  
15 está inhabilitada y contiene al dígito Z, la columna 4 está  
habilitada y contiene al dígito O. Mediante la entrada del  
impulso PS, el dígito W será transferido desde la memoria A1  
a la columna 4 de la memoria magnética. Por consiguiente, des  
pués del impulso PS la situación será como sigue: La memoria  
20 A1, habilitada y conteniendo al dígito W, la memoria A2 inha  
bilitada y conteniendo al dígito O, la columna 1 inhabilitada  
y conteniendo al dígito X, la columna 2 inhabilitada y conte  
niendo al dígito Y; la columna 3 inhabilitada y conteniendo al  
dígito Z; la columna 4 habilitada y conteniendo ahora al díg  
25 to W. Se comprenderá por consiguiente que se ha obtenido el  
resultado deseado, es decir la entrada del dígito X en la pri  
mera columna o columna de dígitos del orden mas bajo de la me  
moría nuclear magnética, y el cambio de los dígitos Y, Z y W  
a las correspondientes columnas de orden superior de la memo  
30 ria nuclear magnética.



3 27 3 9

1

La operación que se acaba de describir es una operación de entrada y cambio tal como normalmente ocurre, es decir cuando se produce el cambio simple de los dígitos contenidos dentro de las columnas a columnas de un orden superior, sin rebosamiento de la capacidad de la memoria magnética.

5

Quando tiene lugar dicho rebosamiento de la memoria magnética, mediante una disposición de acuerdo con la presente invención, es posible obtener automáticamente un cambio ciclico o circular, es decir un cambio de acuerdo con el cual el dígito presente en la última columna de la memoria nuclear magnética llega de nuevo a la primera columna.

10

Esto, naturalmente, no intraduce ningún inconveniente si el dígito añadido que causa el rebosamiento es una cifra, puesto que en un caso diferente tendríamos la superposición de dos dígitos de acuerdo con las normas del código binario, como resultará evidente para los expertos en la materia. En esta circunstancia, funciona el circuito de conducción alternativa FF12 de la sincronización y el bloque de cambio SS. En efecto, cuando el circuito de conducción alternativa FF12 pasa a la condición verdadera a la llegada de lp, la salida 0.12 está a un potencial de tierra, causando así el corte del impulso de lectura PL por medio del diodo dl2, y el corte de Pl (av) en el circuito de exploración SC, de manera que Pl(av) no tendrá efecto alguno y la primera operación de exploración tendrá una duración doble. El circuito de conducción alternativa FF12 vuelve de nuevo a su condición falsa con el impulso Pl(av) pero debido a la demora de conmutación, impide que Pl(av) sea adelantado al circuito de exploración.

15

20

25

30

Finalmente, durante la primera operación de exploración, en lugar de la secuencia de impulsos Pl, PL, P3 y PS,



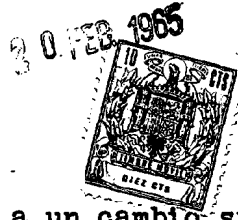
36 239

1 tendremos la secuencia P1, P3, PS (P1), PL, P3 y PS, en la que  
el segundo impulso P1 ha sido indicado entre paréntesis a fin  
de aclarar que, si dicho impulso no causa ningún cambio, cau-  
sa no obstante el reajuste de las memorias auxiliares, A1 o  
5 A2. Cuando llega el impulso P1, se reajustará el circuito de  
conducción alternativa FF12. Esto causa el reajuste del cir-  
cuito de conducción alternativa FF4, que a su vez causa el re-  
ajuste del circuito de conducción alternativa FF5 a través  
de un diodo d4 interpuesto entre los dos circuitos de conduc-  
10 ción alternativa (figura 2) y el sistema se encuentra de nue-  
vo dispuesto para exhibir.

Ahora se describirá un ejemplo del cambio circu-  
lar, es decir del cambio en el que se ocupan todos los casos  
de los dígitos significativos y, debido a la entrada de un dí-  
15 gito de orden inferior y de cifras, que corresponde a la rea-  
lización de un cambio del tipo descrito sin ningún proceso  
efectivo de escritura de un dígito dentro de la memoria nu-  
clear magnética, el rebosamiento de la capacidad de la memo-  
ria magnética se determina como queda dicho.

20 Supongamos que en la memoria magnética todos los  
casos están ocupados hasta la columna 16. Mediante el disposi-  
tivo según la presente invención por la entrada de una cifra,  
el contenido de dicha columna 16 será llevado a la primera co-  
lumna. Esto podría ser útil, por ejemplo, cuando tuviesen que  
25 hacerse accesibles dígitos simples del número memorizado, de  
manera que se encuentren presentes en la memoria auxiliar de  
lectura no destructiva para posibles operaciones de compara-  
ción o cómputo.

30 Para describir esta etapa del proceso de cambio,  
supongamos que en la columna 1 está contenida la cifra y se



30 5239

1 introducirá una cifra, correspondiente a un cambio simple a través de una posición de todos los casos.

5 Con referencia a la figura 6, la descripción se inicia suponiendo que la memoria A1 está habilitada, la memoria A2 está inhabilitada, las columnas 1 a 14 inclusive están in-  
10 habilitadas y la columna 15 está habilitada, mientras la columna 16 está inhabilitada. Por la llegada del impulso P1 se habilita la columna 15 y la situación es como sigue: El dígito 0 está contenido en la memoria A1, en la memoria inhabilitada A2 se contiene el dígito W; en la columna inhabilitada 1 se contiene el dígito 0, en las columnas 2 a 13 inclusive se contienen cualesquiera dígitos, en la columna 14 se contenía el dígito W anteriormente cambiado a la memoria A2, en la columna habilitada 15 se contiene el dígito X, y en la columna inhabilitada 16 se contiene el dígito Y. Mediante la llegada del impulso PL como anteriormente se describe, el dígito X será transferido a la memoria A1 y por consiguiente el contenido numérico de la columna habilitada desaparecerá. La situación después del impulso PL es como sigue: la memoria A1 está habilitada y contiene al dígito X, la memoria A2 está -  
15 inhabilitada y contiene al dígito W, la columna 1 está inhabilitada y contiene al dígito 0, la columna 15 está habilitada y contiene ahora la cifra 0, y la columna 16 está inhabilitada y contiene al dígito Y. Las otras columnas no citadas se encuentran ahora en su posición anterior, entonces entra el impulso P3, invirtiendo la habilitación de las memorias A1 y A2. La memoria A2 será habilitada. Mediante el subsiguiente impulso PS el dígito W contenido dentro de la memoria A2 será transferido a la columna habilitada 15. Las otras columnas permanecen en sus posiciones anteriores. Mediante el impulso  
20  
25  
30



30 5239

1 subsiguiente P1 se cancelará el dígito W de la memoria A2 en  
la que permaneció dicho dígito después de la transferencia a  
la columna 15; esta columna será inhabilitada y la columna 16  
será habilitada. Mediante la llegada del impulso PL el dígito  
5 Y será transferido desde la columna 16 ahora habilitada a la  
memoria A2. Mediante el impulso subsiguiente P3, la memoria  
A2 será inhabilitada y la memoria A1 será habilitada. La situa  
ción en las diversas columnas y memorias permanecerá inaltera  
da. Mediante el impulso PS; el dígito X contenido en la memo  
10 ria A1 será transferido a la columna habilitada 16. El subsi  
guiente impulso P1 cancela el contenido de la memoria A1. Co  
mo se ha dicho anteriormente, el sistema de circuito que in  
cluye al diodo dl2 impide que el impulso PL sea operante, y  
por consiguiente el instante de llegada del impulso PL será  
15 vencido y el contenido de las memorias auxiliares y magnéti  
cas permanecerá inalterada. Mediante el subsiguiente impulso  
P3 la memoria A1 sera inhabilitada y la memoria A2 habilitada.  
La situación en lo que respecta al contenido de las memorias  
permanece inalterada.

20 Mediante el subsiguiente impulso PS el dígito Y conte  
nido dentro de la memoria A2 será transferido a la columna 1  
que había sido habilitada por el impulso P1 presentado después  
de la transferencia del dígito X desde la memoria A1 a la co  
luna 16. Como es evidente, el dígito Y contenido dentro de  
25 la columna 16 ha sido cambiado a la primera columna y después  
de esta operación proseguirá el funcionamiento como anterior  
mente se describe.

30 En las operaciones de cambio anteriormente descri  
tas la conmutación de las memorias A1 y A2 se lleva a cabo por  
el circuito de conducción alternativa FF5. Es importante que des



5239

1 pués de las operaciones de cambio se habilite siempre la memo  
ria A1, pues esta memoria es la que permite la operación de  
lectura normal del contenido de las columnas de la memoria nu  
clear magnética. Como el circuito de conducción alternativa  
5 FF5 no tiene conexión separada de ajuste y reajuste, sino que  
está simplemente conectado como contador, si perdiese una ope  
ración, o si en una secuencia de dos operaciones de cambio no  
estuviese en su posición adecuada, la memoria A2 podría habi  
litarse finalmente en lugar de la memoria A1. A fin de evitar  
10 dicha falsa operación, se establece el diodo d4 que está co  
nectado entre la salida verdadera 1.4 del circuito de conduc  
ción alternativa FF4 y la salida verdadera 1.5 del circuito  
de conducción alternativa FF5.

15 Este diodo d4 conectado así entre los dos circuitos  
de conducción alternativa hace que el FF5 sea conmutado a su  
condición falsa, es decir a la condición habilitada de la me  
moria A1 al final de la operación de cambio. Es de destacar  
también que es importante el momento del comienzo de la ope  
ración o funcionamiento de la totalidad del dispositivo, pues  
20 al estar contraconectado el circuito de conducción alternativa  
FF5, podría tomar al azar sus posiciones verdaderas o falsas.

25 Se ha descrito un cambio hacia la derecha, y esto se  
debe al hecho de que el contador del circuito de exploración  
barre la secuencia en una dirección determinada; si el conta  
dor es reversible, como queda dicho el cambio puede obtenerse  
hacia la derecha o hacia la izquierda y todas las operaciones  
anteriormente descritas tendrán lugar de igual forma.

30 En esta primera parte de la descripción se ha explica  
do una disposición de entrada y cambio de datos con referencia  
a un almacenamiento magnético que comprende 16 columnas y 4 -



30 5239

1 hileras.

5 Seguidamente se describirá la anterior disposición aplicada a un dispositivo computador, útil para realizar las operaciones aritméticas elementales. Se introducirán diversas variaciones y adiciones, como es evidente a fin de instrumentar los medios para efectuar operaciones aritméticas y procesos electrónicos afines, sin introducir cambios sustanciales en el concepto inventivo.

10 Con ulterior referencia a los dibujos, y particularmente a la figura 7, la máquina computadora de acuerdo con la presente invención incluye una unidad de memoria M del tipo de coincidencia, subdividida en cuatro memorias indicadas por A, B, C y D respectivamente. Las memorias A, B y C son respectivamente la memoria de entrada de datos magnéticos, una memoria magnética que tiene una función totalizadora y una memoria magnética que tiene una función contadora.

15 La memoria D es una memoria magnética auxiliar empleada para almacenar posibles resultados de operaciones o como segundo totalizador, pero como su función no es esencial para el funcionamiento del dispositivo computador de acuerdo con la presente invención, esta memoria D no se describirá con detalle.

20 La citada memoria magnética M incluye un dispositivo ortogonal de cables de hileras y columnas, en cuyos cruces van enlazados unos núcleos magnéticos con una voluta de histéresis rectangular, como es bien sabido en el arte.

25 En la particular versión aquí mostrada y como anteriormente se describe, hay 16 cables de columna a cada uno de los cuales corresponde un dígito decimal en el dispositivo de exhibición (y de hecho a cada columna corresponden 4 dígitos -

30



30 3239

1       decimales), es decir la capacidad de la memoria M y por con-  
siguiente de las memorias aisladas A, B, C y D, es de 16 dí-  
gitos. Estos 16 cables de columnas están dirigidos al bloque  
5       CC de los circuitos de columnas que como se describirá mas a  
delante, exploran secuencialmente durante la lectura y otras  
operaciones del funcionamiento, los cables de columnas de iz-  
quierda a derecha. El bloque CC está provisto de 16 salidas  
que son dirigidas hacia un dispositivo de exhibición UP pro-  
visto de adecuados dispositivos exhibidores, particularmente  
10       previstos de dispositivos de exhibición numérica de dígitos  
agrupados del tipo de descarga de gas, cuya energización es  
controlada por los circuitos de columna CC y por una matriz  
descodificadora indicada en MD, en forma repetidora, es de-  
cir los dispositivos exhibidores son secuencialmente energi-  
15       zados en coincidencia con la habilitación de las columnas ais-  
ladas de la memoria nuclear magnética, y con un ritmo de re-  
petición tal que se produzca, debido a la persistencia de las  
imágenes en la retina del observador, la impresión de una ex-  
hibición simultánea.

20               Cada una de las citadas unidades de memoria aisla-  
das A; B, C y D que tienen 16 cables de columnas, incluye 4  
cables de hileras a fin de poder almacenar cualquier dígito  
decimal en la codificación binaria 1-2-4-8. Los 4 cables de  
hileras correspondientes a cada una de dichas memorias se di-  
25       rigen a una o dos memorias auxiliares de tipo electrónico, es  
decir del tipo que incluye circuitos de conducción alternati-  
va e indicados por D(A1), D(A2), acoplados a la memoria A;  
D(B) acoplado a la memoria B; D(C1) y D(C2) acoplados a la  
memoria C; y D(D) acoplado a la memoria D, respectivamente.

30               Estas memorias auxiliares de tipo electrónico son ca

1 paces de memorizar una palabra contenida en una columna cuan  
do esta última es leída y aquella entre las 4 memorias que  
tiene una señal habilitadora envía esta información a la ma  
trix descodificadora MD para la exhibición en la unidad nu-  
5 mérica UP y para la subsiguiente reescritura en la columna  
de la que había sido tomada la información, manteniendo sin  
embargo los datos hasta una cancelación que se efectúa antes  
de una lectura siguiente. Algunas de las citadas memorias -  
auxiliares puede funcionar como contadores de décadas y con-  
cretamente pueden funcionar de esta manera las memorias D(A1)  
10 la memoria D(B), la memoria D(C2) y la memoria D(D). Las sa-  
lidas de estas memorias, las salidas de términos, significan-  
do en este caso las salidas verdaderas de los circuitos de  
conducción alternativa componentes simples, son llevadas res-  
pectivamente a los circuitos P, Q y P' y Q' que selectivamen-  
te realizan la conmutación en la matriz descodificadora MD a  
15 fin de seleccionar la lectura en una determinada memoria mag-  
nética.

Los circuitos de columnas CC como anteriormente se in-  
20 dica son también accionados por un circuito de exploración SC  
que genera la señal de control de la exploración de las colum-  
nas de memorias magnéticas. El circuito SC es controlado por  
un generador de impulso GP que suministra el ritmo de repeti-  
ción, reescritura e impulsos de exhibición para las unidades  
anteriormente descritas.  
25

Las memorias auxiliares de tipo electrónico, el circui-  
to de exploración SC y el circuito generador de impulsos GP  
están entrelazados con una unidad operativa indicada por OP.  
En la figura 7, dentro del bloque OP se muestran un bloque  
que ilustra las unidades de suma y sustracción, otro bloque  
30 que muestra los circuitos de control de cambio y otro bloque



30 5239

1 que muestra los circuitos de programación de multiplicación y división.

5 La unidad operativa OP es controlada por un teclado de control que sirve para preajustar e iniciar las operaciones computadoras del dispositivo. El teclado de control está acoplado también a dispositivos para transferir el contenido de las memorias magnéticas mostradas en la figura 7 por T, T' y T. La unidad operativa OP y la memoria electrónica d(A1) están acopladas al teclado para la elaboración de la  
10 entrada de los datos numéricos.

15 Para una mejor comprensión de la disposición y funcionamiento de la unidad computadora de acuerdo con la presente invención, se considera conveniente describir primero los circuitos auxiliares y describir luego la unidad operativa de hecho.

20 La figura 15A muestra el esquema en bloques del generador de impulsos GP que proporciona una secuencia de sincronización e impulsos de control para la lectura, escritura, sincronización del comienzo de cambios u operaciones y los impulsos para el avance de exploración.

25 A la entrada de aquel llegan los impulsos 6.OSC generados desde la salida 1 de un oscilador y que llegan desde un circuito-válvula Y5 como se describirá mas adelante. Estos impulsos llegan sobre un divisor de frecuencia que incluye a los circuitos de conducción alternativa FF1 y FF2. Las salidas verdaderas y falsas de dichos circuitos de conducción alternativa se combinan con los circuitos-válvula de coincidencia Y GP1 e Y PG2, llevándose luego a los circuitos formadores de impulsos, PFL, PF3, PFS y PF1.

30 Los impulsos aparecen en la secuencia como se muestra



3 5239

1 en la figura 15c y concretamente en la secuencia P1, PL, P3 y  
PS, impulso de avance de exploración (P1 av) e impulso de can-  
celación de los contenidos de las memorias auxiliares de tipo  
electrónico (P1 cl), impulso de control de lectura, impulso  
5 de sincronización para el comienzo de cambios y operaciones  
aritméticas, e impulso de control para la escritura de los  
contenidos de las memorias auxiliares en la memoria magnética.

Este circuito se describe aquí solo generalmente, y  
para mayores detalles deberá hacerse referencia a otra soli-  
10 citud pendiente a nombre del mismo solicitante.

La figura 15b muestra el circuito de exploración SC.  
Como queda dicho, este circuito controla a los circuitos de co-  
lumna CC para habilitar secuencialmente las columnas de la me-  
15 moria magnética. El circuito SC consta de un contador de 16 po-  
siciones de tipo reversible. Este contador incluye a los cir-  
cuitos de conducción alternativa FFa, FFb, FFc y FFd, que es-  
tán conectados como contador y accionados por las salidas fal-  
sas o verdaderas, respectivamente, del precedente circuito de  
conducción alternativa de la serie, dependiendo de que sean  
20 habilitados los circuitos-válvula 1,3,5 o 2,4,6 efectuándose  
esta acción habilitadora por las señales SH1 y SHd que proce-  
den del circuito de control de cambio (figura 11).

Este contador es accionado por los impulsos P1 av,  
combinados a través del circuito-válvula Y SC con la salida  
25 falsa del circuito de conducción alternativa FF12. Las sali-  
das falsas y verdaderas de los circuitos de conducción alter-  
nativa aislados del contador son llevadas a una matriz desco-  
dificadora que tiene 16 salidas, sobre la que llegan los im-  
pulsos 1p, 2p, 3p ... 15p, 16p, que son conectados a los co-  
30 rrespondientes terminales de los circuitos de columna (fig. 14a).



3 5239

Las formas de ondas representativas de este circuito se muestran en la figura 15d.

Seguidamente se describirán los circuitos de las memorias auxiliares de tipo electrónico pues son algo diferentes de los ya descritos.

Con referencia a la figura 9, se ha mostrado el esquema en bloques detallado de las memorias auxiliares D(A1) y D(A2). Solo se describirán con detalle estas dos memorias auxiliares, considerándose innecesaria la detallada descripción de las otras memorias auxiliares, puesto que se constituyen sustancialmente de igual manera, aparte de algunos detalles menores que cláramente aparecerán mas adelante.

A los terminales A1, A2, A3 y A4 van conectados los conductores de hileras de la memoria matriz A. A los terminales A1, A2, A3 y A4 llegan también las salidas de generadores de corriente indicados por GC1, GC2, GC3, y GC4, respectivamente. Estos generadores de corriente son accionados por la salida de circuitos-válvula de coincidencia acoplados a través de los circuitos-válvula O.

Los citados generadores de corriente suministran una de las dos semicorrientes de escritura para los núcleos magnéticos de la memoria matriz A y dichos generadores son energizados cuando entra un impulso de escritura PS, mientras que el correspondiente circuito de conducción alternativa conectado al circuito-válvula de coincidencia se encuentra en su estado verdadero, y se halla presente una tercera señal habilitadora en el mismo circuito de coincidencia.

La otra semicorriente de escritura es suministrada por los circuitos de columna, por medio de un generador de corriente que es accionado por el impulso PS y por otro impulso



30 5239

1 suministrado por el generador de exploración SC que selecciona la particular columna a habilitar o canalizar en la secuencia de exploración.

5 Cuando llega el impulso PL, es decir llega un impulso de control de lectura para el circuito de columna habilitado por el asociado impulso de la secuencia lp ... l6 p, se inducirá un voltaje en los conductores de hileras, que será producido en correspondencia con la inversión de magnetización de los núcleos magnéticos que fueron magnetizados en dirección opuesta y enlazados con los conductores de hileras interesados.

10 Este voltaje se lleva a la entrada de los amplificadores K y a través de los circuitos-válvula 30 o circuito-válvula 31, dependiendo de la presencia de las señales habilitadoras GA1 ó GA2, llega a las entradas de ajuste S' de los circuitos de conducción alternativa FF1A1, FF2A1, FF3A1, FF4A1 ó a las entradas de ajuste S de los circuitos de conducción alternativa FF1A2, FF2A2, FF3A2 y FF4A2. La finalidad de esta doble memoria de tipo electrónico ha sido descrita ya anteriormente con detalle.

20 Las salidas verdaderas de los circuitos de conducción alternativa de la memoria D(A1), señaladas "1", se llevan respectivamente a las entradas de los circuitos-válvula de coincidencia A1.1, A2.1, A3.1, y A4.1, acoplándose sus salidas a los circuitos O que accionan a los generadores de corriente GC1, etc.

25 También las salidas verdaderas de los circuitos de conducción alternativa de la memoria D(A2) son llevadas a las correspondientes entradas de los circuitos-válvula de coincidencia A1.2, A2.2, A3.2 y A4.2, cuyas salidas son respectivamente  
30 acopladas a los mencionados circuitos O.

30 5239



1 A las otras entradas de estos circuitos-válvula se lle-  
van también las señales habilitadoras para las memorias auxi-  
liares GA1 y GA2, y los impulsos de control de escritura PS  
respectivamente.

5 Los terminales T1, T2, T3 y T4 conectados a las sali-  
das verdaderas de los circuitos de conducción alternativa de  
la memoria auxiliar D(A1) están conectados a los circuitos de  
transferencia T mostrados en la figura 7 y a las entradas del  
circuito-válvula O4, cuya finalidad resultará evidente mas ade-  
10 lante.

A las salidas verdaderas de los circuitos de conducción  
alternativa de la memoria D(A1) y de la memoria D(A2) se co-  
nectan los diodos d1.1, d2.1, d3.1, d4.1, y los diodos d2.1,  
d2.2, d3.2, y d4.2, respectivamente conectados a los inverso-  
res IA1 e IA2, a cuyas entradas llegan los impulsos P1(c1) que  
15 sirven para la cancelación de los contenidos de esas memorias  
auxiliares D(A1) y D(A2) después de que el impulso PS ha con-  
trolado la escritura de sus contenidos dentro de los núcleos  
de la memoria magnética. Los inversores IA1 e IA2 son respec-  
tivamente canalizados por las señales GA1 y GA2.  
20

En la memoria D(A2) las salidas falsas de los circui-  
tos de conducción alternativa, mostradas por "0" están conecta-  
das respectivamente a los diodos di en los terminales de entra-  
da de datos, a su vez conectados a una matriz para la conver-  
25 sión de los dígitos decimales en los dígitos decimales codifi-  
cados en el código binario del tipo 1-2-4-8 accionado por un  
teclado de entrada de datos de un tipo reducido. Esto se mues-  
tra esquemáticamente en la figura 11.

En la figura 9 puede observarse que una parte del esque-  
30 ma de conexiones de la memoria D(A1) ha sido trazada con una -



3 5239

1 línea más marcada. Esta porción de circuito hace a la memoria  
D(A1) diferente de la correspondiente memoria electrónica an  
teriormente descrita, mediante esta modificación la memoria  
D(A1) puede funcionar como contador de décadas, es decir de  
5 10 posiciones, y puede cambiar su contenido debido a la apli  
cación de impulsos de avance de cómputo a la entrada IND(A1).

La modificación consiste en que las entradas S y R  
del circuito de conducción alternativa FF4A1 están conectadas  
al citado terminal de entrada IND(A1) de los impulsos de avan  
10 ce de cómputo. La salida verdadera del circuito de conducción  
alternativa FF4A1 está conectada a una de las dos entradas -  
del circuito-válvula de coincidencia D, a cuya otra entrada  
está conectada la salida falsa del circuito de conducción al  
ternativa FF1A1; la salida del circuito-válvula de coinciden  
15 cia D es llevada a las entradas S y R del circuito de conduc  
ción alternativa FF3A1, cuya salida verdadera está conectada  
a las entradas S y R del circuito de conducción alternativa  
FF2A1. La salida verdadera del circuito de conducción alterna  
tiva FF2A1 está a su vez conectada al terminal S del circuito  
20 de conducción alternativa FF1A1. La entrada de reajuste del -  
circuito de conducción alternativa FF1A1 está conectada, dife  
rentemente respecto a las otras entradas de reajuste de los  
otros circuitos de conducción alternativa, singularmente a la  
salida verdadera del primer circuito de conducción alternati  
25 va de la cadena contadora, es decir a la salida 1 del circui  
to de conducción alternativa FF4A1.

El diagrama en bloques del contador de décadas o de  
30 cimal solo, se muestra con detalle en las figuras 23a, 23b y  
23c, junto con sus típicas formas de onda, que se describirá  
mas adelante.

3 5239



1 Las salidas operantes de la memoria auxiliar o década D(A1)  
alcanzan los terminales U1, conectados a las salidas verdade  
ras de los circuitos de conducción alternativa de dicha déca  
da, y las salidas operantes de la memoria D(A2) alcanzan los  
5 terminales U2 conectados a las salidas verdaderas de los cir  
cuitos de conducción alternativa de la memoria D(A2).

Respecto a las memorias auxiliares de tipo electró  
nico, se ha dicho que es necesario cancelar sus contenidos  
inmediatamente después de que tal contenido ha sido registra  
10 do dentro de la correspondiente columna de la asociada memoria  
magnética. Si ha de obtenerse la cancelación del contenido de  
las memorias magnéticas matrices aisladas, será necesario y  
suficiente evitar que los circuitos de conducción alternativa  
de las memorias auxiliares puedan ajustarse verdaderamente.  
15 Así, la energización del generador de sémicorriente de escri  
tura será evitada y, como las memorias magnéticas matrices  
nucleares son memorias de lectura destructiva, será suficiente  
"explorar" todas las columnas de la memoria magnética mediante  
las corrientes de lectura a fin de reajustar todos los núcleos  
20 magnéticos en su posición 0.

Sin embargo, si se desea la cancelación de una sola  
memoria magnética, es decir de cualquiera de las memorias A:  
B, C ó D, el estado falso continuado y forzado de los circui  
tos de conducción alternativa de la memoria electrónica se -  
25 efectuará solamente sobre la memoria que esté enlazada a la  
memoria nuclear que se desea cancelar.

En el caso particular de la memoria auxiliar D(A1),  
D(A2) mostrada en la figura 9, se obtendrá la cancelación de  
la memoria magnética A oprimiendo una tecla, concretamente la  
30 tecla TC1 (figura 10) que conecta a tierra las salidas de los

30 5239

20



1 inversores IA1 ó IA2 que controlan la cancelación periódica  
de los contenidos de los circuitos de conducción alternativa  
en los intervalos entre la llegada de los impulsos PS y la  
de los impulsos PL.

5 Como queda dicho, las salidas de las memorias auxi-  
liares D(A1) y D(A2) se llevan al bloque P y las columnas de  
la memoria magnética A son llevadas al bloque CC de los cir-  
cuitos de columnas.

10 Ahora, con referencia a las figuras 14a y 14c, se  
describirán los bloques CC y P mostrados en la figura 7.

15 El bloque CC incluye 16 circuitos de columna ccl,  
cc2, ... ccl6, que están sin embargo conectados respectiva-  
mente a los conductores de columnas de la memoria magnética  
y a los conductores accionadores up de la unidad exhibidora  
UP. Cada uno de los bloques ccl, etc. es alimentado con im-  
pulsos de control de lectura PL e impulsos de control de es-  
critura PS. Cada uno de estos circuitos ccl, etc., incluye  
20 dos generadores de corriente, uno de los cuales suministra  
una corriente positiva y el otro una corriente negativa, y -  
circuitos-válvula como se describe con referencia a las memo-  
rias auxiliares. Los circuitos ccl, cc2, etc. están en corres-  
pondencia de dos direcciones con los circuitos 1p, 2p ... 16p,  
que llevan los impulsos de exploración para la selección de  
columnas.

25 En la figura 14c se ha mostrado el bloque P que in-  
cluye 4 circuitos-válvula O a los que se llevan las salidas U1  
U2 de cada una de las memorias asiladas D(A1) y D(A2), y los  
circuitos-válvula de coincidencia Y P1, Y P2, Y P3 e Y P4 a  
los que se lleva una señal habilitadora que controla la selec-  
30 ción de lectura de una memoria particular, es decir una de las

30 523920



1 memorias A, B, C y D. Las salidas m1, m2, m3 y m4 están conec-  
tadas a través de diodos que forman parte de un circuito mez-  
clador O, con las entradas de la matriz descodificadora MD.

5 La figura 14b muestra el bloque Q correspondiente a  
la memoria auxiliar D(B), cuyo bloque está simplificado pues-  
to que no incluye a los circuitos-válvula O que en este caso  
son necesarios, pues la memoria auxiliar D(B), consta de una  
sola década. Este circuito incluye en efecto a los circuitos  
de coincidencia Y Q1, Y Q2, Y Q3 e Y Q4, cuyas salidas están  
10 conectadas, a través de diodos que forman parte de un circui-  
to mezclador O, a las entradas del circuito descodificador -  
MD. Los circuitos P' y Q' mostrados en la figura 7 son exac-  
tamente idénticos a los circuitos P y Q anteriormente descri-  
tos.

15 Volviendo de nuevo a la descripción de las memorias  
auxiliares, es de destacar que la memoria auxiliar D(B) se -  
constituye esencialmente de igual manera que las unidades de  
memorias auxiliares D(A1), consistiendo la única diferencia en  
la ausencia de ambos circuitos O, y los circuitos-válvula de  
20 transmisión 30 y 31, pues los generadores de corriente GC y  
los amplificadores K son accionados respectivamente y accionan  
a una simple memoria de década.

La memoria auxiliar consistente en las décadas D(C1)  
y D(C2) corresponden a las décadas D(A1) y D(A2), respectiva-  
mente, con la única diferencia de que la década D(C1) no po-  
see la conexión para la entrada de datos desde el teclado.

25 La memoria auxiliar D(D) corresponde a la memoria  
D(B).

El control externo manual por un operario se lleva  
30 a cabo por medio de un teclado de control, que sirve para con

30 5239



1 trolar las diversas operaciones de preajuste y realización,  
la entrada de factores, la cancelación, la lectura total y  
la lectura de los contenidos de las memorias magnéticas ais-  
ladas.

5 Seguidamente se describirá con detalle el teclado  
de control con referencia a la figura 10.

10 El funcionamiento del teclado se controla por una  
serie de teclas o botones pulsadores que conectan a tierra  
el ramal del circuito al que están conectados; respectivamen-  
te.

Con referencia a la figura, es de destacar que se  
establecen 12 teclas indicadas por TC1, TC2 TC3 .. TC12.

15 La tecla T1 está conectada al grupo de diodos del  
que están conectados a las entradas de cancelación de las dé-  
cadas D(A1), D(A2), D(C1), D(C2), D(B). La tecla TC1 que efec-  
túa la cancelación de los contenidos de las memorias magnéti-  
cas proporciona el citado despeje o reajuste de los circuitos  
de conducción alternativa de las memorias auxiliares durante  
20 el intervalo de una exploración completa de todas las colum-  
nas. Incluso si no se establece ningún circuito particular a  
fin de establecer un intervalo de conmutación que tenga tal  
duración, se obtiene la cobertura de este intervalo con segu-  
ridad mediante la inercia "mecánica" del operario que acciona  
la tecla.

25 La tecla TC1 está conectada también al circuito-vál-  
vula ORC1. La salida del circuito ORC1 es llevada a la entra-  
da de ajuste S del circuito de conducción alternativa FF7 no  
mostrado en esta figura. La tecla TC2 está conectada al circui-  
to-válvula ORC2, al circuito-válvula ORC3, al circuito-válvula  
30 ORC4 y al circuito-válvula ORC5; estos circuitos-válvula con-



321239

1 trolan el ajuste a un estado verdadero o el reajuste de los  
circuitos de conducción alternativa FF3, FF8, FF7, no mos-  
trados en esta figura.

5 La salida del circuito-válvula ORC4 está conectada  
a un circuito formador de impulsos PC4 que se dispara cuan-  
do la tecla (o teclas) a la que está conectado el circuito-  
válvula ORC4 es (o son) liberado, efectuando el reajuste de  
la década D(A1) y de la década D(A2). La tecla TC3 está co-  
nectada a los circuitos-válvula ORC1, ORC2, ORC3 y ORC4.

10 La tecla TC4 está conectada al circuito-válvula ORC4  
y a los terminales TA y TB a través de dos diodos. Estos ter-  
minales controlan los circuitos de transferencia T y T' mos-  
trados en la figura 7. La tecla TC5 está conectada al circui-  
to-válvula ORC4 y a los terminales TA y TC a través de dos -  
15 diodos. Los terminales TA y TC controlan los circuitos de -  
transferencia T' y T'' mostrados en la figura 7. La tecla TC6  
está conectada al circuito-válvula ORC2, al circuito-válvula  
ORC5 y al terminal de ajuste del circuito de conducción al-  
ternativa FF21 no mostrado en la figura. La tecla TC6 está  
20 conectada también al diodo d41.

La tecla TC7 está conectada al circuito ORC2 y al -  
terminal de ajuste del circuito de conducción alternativa  
FF16 no mostrado en la figura. La tecla TC7 está conectada  
también al diodo d42.

25 La tecla TC8 está conectada al diodo d44. La tecla  
TC1 está conectada también al diodo d40. Los diodos d40, d41  
d42 y d44 controlan un circuito de conmutación que incluye  
a los circuitos de conducción alternativa FFD1 y FFD2.

30 Los circuitos de conducción alternativa anteriormente  
citados FFD1 y FFD2 forman el miembro de conmutación a fin

20

305239



1 de obtener la exhibición de los contenidos de la memoria A, B  
C y D. Sus entradas de ajuste y reajuste se dejan libres. Sus  
salidas verdaderas y falsas están conectadas a las columnas  
de una matriz descodificadora consistente en los diodos dp.  
5 Las hileras de esta matriz descodificadora están conectadas  
a los diodos d40, d41, d42, y d44 conectadas a las teclas an  
tes citadas. La puesta a tierra temporal de las hileras de es  
ta matriz implica la conmutación de las condiciones ajustadas  
de los dos circuitos de conducción alternativa, elaborándose  
10 dicho ajuste mediante los circuitos-válvula Y GA, Y GB, Y GC  
e Y GD para la exhibición de los contenidos de las memorias  
A, B, C y D. Las salidas de los circuitos-válvula de coinci  
dencia últimamente citados están conectadas también a través  
de los inversores I a las lámparas EA, LB, LC y LD que mues  
15 tran la memoria que se está leyendo. El otro terminal de es  
tas lámparas está conectado a una fuente de voltaje negativo.

Como se observará en la figura 10, las teclas TC9,  
TC10, TC11 y TC12 controlan directamente el ajuste de los cir  
cuitos de conducción alternativa FFD1 y FFD2 para conmutar  
20 la lectura en las diversas memorias. Particularmente, la te  
cla TC9 controla la lectura de la memoria D, la tecla TC10  
controla la lectura de la memoria A, la tecla TC11 controla  
la lectura de la memoria C y finalmente la tecla TC12 contro  
la la lectura de la memoria B.

25 El teclado de control, según queda descrito, controla  
el funcionamiento de la unidad operante. Como se dijo con re  
ferencia a la figura 7, la unidad operante incluye un circui  
to de control de cambio, un circuito de suma y sustracción y  
el programador para la multiplicación y división.

30 Seguidamente se describirá el circuito de control de



30 239<sup>2</sup>

1 cambio, que se muestra en la figura 11. El funcionamiento -  
de este circuito ha sido mostrado con detalle anteriormente  
y ahora se describirá la modificación de este circuito en re  
lación con esta versión.

5 El circuito ilustrado en la figura 11 es un circuito  
de entrada y cambio de datos y un circuito de sincronización  
que además de llevar a cabo la función de cambio para la en-  
trada de los datos numéricos como se describe anteriormente,  
efectúa también otras funciones de cambio auxiliares durante  
10 las operaciones aritméticas del dispositivo de computación y  
sincroniza otras funciones lógicas de la máquina computadora,  
de acuerdo con las condiciones y controles que proceden de  
otros circuitos.

15 Este circuito está conectado a la memoria A y C para  
el cambio de los contenidos de las mismas y se conecta a la  
memoria A solamente para la entrada de datos numéricos. El  
circuito de cambio habilita las décadas de las memorias A y/o  
C, particularmente de la primera y segunda década de las me-  
morias auxiliares, a fin de hacer accesibles los dígitos con  
20 tenidos en las memorias magnéticas y colocados en cualquier  
orden de acuerdo con la solicitud de los circuitos computado  
res.

25 Este circuito tiene una salida presente en los termi  
nales GD(A1) y GD(A2) a fin de llevar a cabo el cambio en la  
memoria A, y GD(C1) y GD(C2) para el cambio en la memoria C.  
otra salida se encuentra en los terminales SHi y SHd que con  
trolan el cambio inverso <sup>o</sup> directo, respectivamente, a fin de  
controlar la dirección de exploración del circuito SC.

30 El funcionamiento del circuito de cambio se controla  
mediante el teclado de entradas numéricas TI en el caso de



30 5239

1 una entrada de dígitos en la máquina computadora, y mediante  
señales procedentes de otros circuitos que requieren cambios  
directos o inversos de los contenidos de las memorias A y C.

5 Describiendo ahora detalladamente el circuito, este  
incluye un teclado de entrada de datos TI provisto de las te  
clas de entrada de dígitos, y acoplado a una matriz descodi  
ficadora MTI cuyas columnas están conectadas a los terminales  
de entrada de datos de la memoria D(AI), y a través de un cir  
cuito-válvula OTI a un circuito disparador SH que envia una  
10 señal a la entrada ajustada de un primer circuito de conduc  
ción alternativa FF3 cada vez que se libera una tecla del te  
clado numérico TI. La entrada ajustada del circuito de conduc  
ción alternativa FF3 es controlada también por el teclado de  
control y su entrada reajustada R es controlada por la señal  
15 R4. La salida verdadera del circuito de conducción alternati  
va FF3 está conectada a la entrada ajustada S del circuito de  
conducción alternativa FF4 y al terminal de control a de un  
circuito-válvula PG4 que se cortará si se encuentra presente  
un voltaje en su terminal a. La entrada b del circuito-válvu  
20 la PG4 está conectada al conductor que lleva la señal R4 y  
su salida c está conectada a la entrada reajustada R del cir  
cuito de conducción alternativa FF4. La salida verdadera del  
circuito de conducción alternativa FF4 está conectada a la -  
entrada reajustada R del circuito de conducción alternativa  
25 FF8, a una de las entradas del circuito-válvula Y2, a una de  
las entradas del circuito-válvula Y3, a una de las entradas  
del circuito-válvula Y23 y a una de las entradas del circuito-  
válvula Y22.

30 La salida verdadera del circuito de conducción alter  
nativa FF4 es llevada también al terminal de salida 4 para su

20



30 50 39

1 utilización por otros circuitos. También su salida falsa es llevada al terminal 4.

5 La entrada ajustada S del circuito de conducción alternativa FF8 está conectada al terminal S8 conectado al teclado de control Su salida falsa está conectada a una de las entradas del circuito-válvula Y1. En la otra entrada del circuito-válvula Y1 se encuentra presente la señal  $\overline{GOP}$  que puede ser negativa o ligada a tierra de acuerdo con el estado de los circuitos de conducción alternativa FF15, FF16 y FF19.

10 La salida del circuito-válvula Y1 está conectada a una de las entradas del circuito-válvula Y2, cuya otra entrada está conectada como queda dicho a la salida verdadera del circuito de conducción alternativa FF4, y su tercera entrada está conectada al terminal P3 sobre el que llegan los impulsos P3.

15 La salida del circuito-válvula Y1 está conectada a la entrada del inversor I1, cuya salida está conectada a una de las entradas del circuito-válvula Y3. Otra entrada del circuito-válvula Y3 está conectada al terminal de entrada para los impulsos P3 y la tercera entrada está conectada a la salida verdadera del circuito de conducción alternativa FF4. La salida -  
20 del circuito-válvula Y3 está conectada al terminal de salida S6 que está conectado, como se describirá mas adelante, a la entrada ajustada S del circuito de conducción alternativa FF6.

25 En una de las entradas del circuito-válvula AND1 se encuentra presente la señal  $\overline{GOP}$  procedente del inversor I2, accionado por la salida del circuito-válvula Y11, en una de cuyas entradas se encuentra presente la señal  $\overline{15}$  mientras que en su otra entrada se encuentra presente la salida del circuito-válvula  
30 O3 que es accionado por las señales 19 y 16 procedentes de los circuitos de conducción alternativa FF19 y FF16, respectivamente.



30 239

1

5

10

15

20

25

30

La salida del circuito-válvula Y2 está conectada a las entradas ajustada y reajustada S y R, respectivamente, del circuito de conducción alternativa FF5. La salida verdadera del circuito de conducción alternativa FF5 está conectada a una de las entradas de los circuitos-válvula Y15, Y16, Y17 e Y18. Asimismo, la salida verdadera del circuito de conducción alternativa FF5 está conectada a la salida verdadera del circuito de conducción alternativa FF4 a través del diodo d4 a fin de asegurar que el circuito de conducción alternativa FF5 pase de nuevo a su estado inicial después de un cambio, y para asegurar el correcto estado de este circuito de conducción alternativa FF5 cuando la máquina computadora empiece las operaciones, pues este circuito de conducción alternativa que se usa como contador, podría asumir al azar su estado verdadero o falso.

Una de las entradas del circuito-válvula Y15 está conectada a la salida del circuito NI1 y a través de un inversor I4 a la otra entrada del circuito-válvula de coincidencia Y17. La salida del circuito-válvula Y15 está conectada al inversor I5, cuya salida está conectada a la entrada del circuito-válvula Y16 y al terminal de salida GD(A2). Las salidas de los circuitos-válvula Y16 y Y18 están conectadas a los terminales de salida GD(C1) y GD(A1), respectivamente.

El citado circuito NI1 es acondicionado por las salidas de los circuitos-válvula Y14 e Y13. El circuito-válvula Y13 tiene dos entradas por las que llegan las señales  $\overline{16}$  y  $\overline{14}$  procedentes de las salidas verdaderas y falsas de los circuitos de conducción alternativa FF16 y FF14, respectivamente, no mostrados en esta figura. El circuito-válvula Y14 tiene 3 entradas por las que llegan las señales  $\overline{16}$  (procedentes

30 5239



1 de la salida falsa del circuito de conducción alternativa -  
FF16) procediendo la señal 15 de la salida verdadera del cir-  
cuito de conducción alternativa FF15, y procediendo la señal  
5 14 de la salida verdadera del circuito de conducción alterna-  
tiva FF14. El circuito-válvula Y12 tiene dos entradas accio-  
nadas por las señales 14 y 15 procedentes de la salida falsa  
del circuito de conducción alternativa FF14 y de la salida  
verdadera del circuito de conducción alternativa FF15, respec-  
tivamente.

10 La salida del circuito-válvula Y12 es llevada al  
terminal de salida SH1, y a través del inversor I3, al termi-  
nal de salida SHd.

15 La señal R4 que llega a la entrada del circuito-  
válvula PG4 para reajustar el circuito de conducción alterna-  
tiva FF4 procede de un circuito diferenciador dr1 conectado  
a la salida del circuito-válvula Y21 a cuya entrada llega la  
salida del circuito NI2 y la salida verdadera del circuito de  
conducción alternativa FF2. La señal R4 "marca" el comienzo  
20 de una exploración por el circuito SC y constituye por consi-  
guiente la referencia para sincronizar el funcionamiento de la  
unidad operante con el comienzo de la exploración. La salida  
del circuito diferenciador dr1 está conectada también a la  
salida del circuito diferenciador dr2 que está conectado al  
terminal de entrada por el que llega la señal 16 procedente  
25 de la salida verdadera del circuito de conducción alternativa  
FF16, no mostrado en esta figura.

30 El circuito NI2 es controlado por la señal proce-  
dente de la salida verdadera del circuito de conducción alter-  
nativa FF19 y de las salidas de los circuitos--válvula Y22, Y23  
e Y24. El circuito-válvula Y22 está provisto de dos entradas



30 5239

1 conectadas a la salida verdadera del circuito de conducción  
alternativa FF16 (no mostrado en esta figura) y a la salida  
verdadera del circuito de conducción alternativa FF4, respec  
tivamente.

5 El circuito-válvula Y23 tiene sus entradas conecta  
das a la salida verdadera del circuito de conducción alterna  
tiva FF4 y a la salida verdadera del circuito de conducción  
alternativa FF21 no mostrado en esta figura. El circuito-vál  
vula Y24 tiene sus entradas conectadas a la salida verdadera  
10 del circuito de conducción alternativa FF15 y a la salida fal  
sa del circuito de conducción alternativa FF14, no mostrado  
en esta figura.

15 Como es sabido, tanto el circuito NI1 como el cir  
cuito NI2 tienen sus salidas al potencial de tierra si se en  
cuentra presente un voltaje negativo en cualquiera de sus -  
terminales de entrada, es decir en la salida del circuito NI1  
se encontrará presente un voltaje si simultáneamente son liga  
das a tierra las salidas de los circuitos-válvula Y14 e Y13;  
y en la salida del circuito NI2 se hallara presente un volta  
20 je si las salidas de los circuitos-válvula Y22, Y23 e Y24, son  
simultáneamente ligadas a tierra y si también el circuito de  
conducción alternativa FF19 se encuentra en su estado falso.

25 En el circuito de la figura 11 se muestra también un  
circuito de conducción alternativa FF12. Su entrada ajustada  
S está conectada al inversor I a su vez conectado al terminal  
de entrada para los impulsos lp procedentes del circuito de ex  
ploración SC cuando este último se encuentra en su primera po  
sición. La entrada reajustada R del circuito de conducción al  
30 ter  
nativa FF12 está conectada al terminal por el que llegan los  
impulsos de avance P1(av) procedentes del circuito GP genera



30 5239

1 dor de impulsos de control. La salida verdadera del circuito  
 de conducción alternativa FF12 es llevada a una de las entra  
 das del circuito-válvula Y21 como queda dicho y también a un  
 terminal de salida 12 para su utilización por otros circuitos.  
 5 La salida falsa del circuito de conducción alternativa úti-  
 mamente citado está conectada también a un terminal de entra  
 da  $\bar{12}$  para su utilización por otros circuitos.

10 El funcionamiento del circuito controlado por la sali  
 da del bloque NI1 y por la salida verdadera del circuito de  
 conducción alternativa FF5 es como sigue:

Si la salida del circuito NI1 tiene un potencial nega-  
 tivo, es decir si ambos circuitos-válvula Y13 e Y14 están in  
 habilitados, es decir sus salidas están a un voltaje cero, se  
 preparará la habilitación del circuito-válvula Y15 y, debido  
 15 a la presencia del inversor I4, el circuito-válvula Y17 será  
 inhabilitado. Por consiguiente, la salida del inversor I5 esta  
 rá a un potencial negativo y la salida del inversor I6 estára  
 a un potencial cero. Estos estados subsisten si el circuito  
 de conducción alternativa FF5 se encuentra en su estado verda  
 20 dero. La salida negativa del inversor I6 prepara la habilita-  
 ción del circuito-válvula Y18, a cuya otra entrada se lleva la  
 señal procedente de la salida verdadera del circuito de conduc  
 ción alternativa FF5. Por consiguiente, la salida del circuito-  
 válvula Y18, mostrada en GD(A1) tendrá la misma forma de onda  
 25 que la señal 5 y en la salida GD(A2) se obtendrá una forma de  
 onda complementaria, es decir correspondiente al inverso de la  
 señal 5, es decir  $\bar{5}$ . Se encontrará presente un voltaje negati  
 vo en la salida GD(C2) cuando esta salida esté conectada a la  
 salida del inversor 16. Bajo estas condiciones, es posible -  
 30 efectuar el cambio de los contenidos del almacenamiento de memo

30 5239



1 ria A, siempre que el circuito de conducción alternativa FF5  
sea controlado como se describe anteriormente. El voltaje ne  
gativo de la salida GD(C2) inhibe el funcionamiento de la de  
cada D(C2) puesto que, como se ha descrito anteriormente, un  
5 voltaje negativo en la entrada de control de las memorias au  
xiliares causa su corte. Estando la salida del circuito-válv  
la Y16 ligada a tierra, conecta a tierra la salida GD(C1) lo  
cual causa la habilitación de la memoria auxiliar D(C1) y por  
consiguiente dicha memoria recibirá el contenido del grupo de  
10 4 hileras de la memoria magnética C.

Si por el contrario la salida del circuito N11 se en  
cuentra a un voltaje cero, es decir si el circuito-válvula Y14  
o el circuito-válvula Y13 están habilitados, son válidas las  
mismas consideraciones, teniendo en cuenta las inversiones de  
15 signos, es decir:

La señal GD(A1) está siempre ligada a tierra.

La señal GD(A2) es siempre negativa.

La señal GD(C1) tiene una forma de onda correspondien  
te a la señal 5 de la salida verdadera del circuito de conduc  
ción alternativa FF5.  
20

La señal GD(C2) tiene una forma de onda correspondien  
te a la señal 5 de la salida falsa del circuito de conducción  
alternativa FF5 y en este caso será posible el cambio de la  
memoria C.

25 En la figura 11 se muestra también un circuito-válvula  
Y12, cuyas entradas están conectadas al terminal 14 conectado  
a la salida falsa del circuito de conducción alternativa FF14  
y al terminal 15 conectado a la salida verdadera del circui  
to de conducción alternativa FF15.

30 La salida del circuito-válvula Y12 está directamente



30 239

1 conectada al terminal SH1, y a través del inversor I3, al -  
terminal SHd.

5 De acuerdo con el estado de los circuitos de con-  
ducción alternativa FF14 y FF15, no mostrados en esta figura,  
el circuito-válvula Y12 será habilitado o inhabilitado y cuan-  
do el circuito-válvula está inhabilitado el terminal SHi es-  
tará con voltaje negativo y el terminal SHd estará con volta-  
je cero, debido a la presencia del inversor I3. Si se cumple  
10 con las condiciones habilitadoras del circuito-válvula Y12,  
que pueden establecerse mediante el producto lógico  $\overline{14.15}$ ,  
se tendrá la situación inversa, es decir la salida SHi esta-  
rá a un voltaje cero y la salida SHd estará a un voltaje ne-  
gativo.

15 Como anteriormente se describe con referencia al  
circuito de exploración SC, este produce el avance directo o inve  
so del circuito SC, es decir la inversión de la secuencia de  
los impulsos 1p, 2p ... 16p. Esta inversión hace que el cam-  
bio se efectúe en dirección inversa, es decir hacia la dere-  
cha, entendiéndose que el cambio directo es el que ocurre -  
20 cuando se introduce un dígito, es decir hacia la izquierda.  
La necesidad de esta particular disposición resultará eviden-  
te mas adelante, cuando se describan las operaciones de multi-  
plicación y división. Resumiendo, los circuitos hasta ahora  
descritos permiten, por medio de señales adecuadas, efectuar  
25 en un programa las cuatro funciones siguientes: Hacia la iz-  
quierda, cambio de A; hacia la derecha, cambio de A; hacia la  
izquierda, cambio de C y hacia la derecha cambio de C.

30 Habiendo descrito los circuitos accesorios del dig-  
positivo computador de acuerdo con esta invención, se descri-  
birá seguidamente la unidad aritmética propia de la unidad -

30 5239



1 operante, es decir los circuitos de adición y sustracción y el  
programador de multiplicación y división. Primero se descri-  
birán los circuitos de adición y los de sustracción y luego  
los circuitos para programar las operaciones de multiplica-  
5 ción y división. Con referencia a las figuras 8, 13, y 16, se  
describirán ahora los circuitos para efectuar las adiciones.  
La unidad aritmética incluye un oscilador OSC que suministra  
una secuencia de impulsos a sus salidas 1 y 0. La señal de sa-  
lida del terminal 0 es demorada en fase en  $180^\circ$  respecto a la  
10 señal procedente del terminal 1. Este oscilador es el reloj  
para el funcionamiento del dispositivo de computación y ex-  
hibición. Las señales procedentes de la salida 1 y de la sa-  
lida 0 del oscilador, respectivamente, se designarán en ade-  
lante por OSC y  $\overline{\text{OSC}}$  (figura 16). La señal OSC se lleva a una  
15 de las dos entradas del circuito-válvula Y5, que es habilita-  
da por un voltaje  $\bar{7}$  procedente de la salida falsa del circuito  
de conducción alternativa FF6. La señal  $\overline{\text{OSC}}$  se lleva a una de  
las dos entradas del circuito-válvula Y4 que es habilitada  
por un voltaje 6 procedente de la salida falsa del circuito  
20 de conducción alternativa FF6. Por consiguiente, el circuito  
de conducción alternativa FF6, cuando ajuste el ( $\bar{7}$ ) falso o  
(6) verdadero, canalizará la señal  $6.\overline{\text{OSC}}$  por la salida del  
circuito-válvula Y4 y la señal  $\bar{7}.\text{OSC}$  por la salida del cir-  
cuito-válvula Y5. La señal  $\bar{7}.\text{OSC}$  se lleva a la entrada del  
25 generador de impulsos GP, como anteriormente se describe, que  
genera la secuencia de impulso P1, PL, P3, PS, que tiene la  
función ya descrita.

Supongamos que en el registro A se han introducido  
datos numéricos de acuerdo con el proceso anteriormente des-  
30 crito, es decir se ha introducido un primer sumando. Antes



30 5239

1 de la introducción del dígito subsiguiente (la entrada impli  
ca siempre la introducción de dígitos en el registro A), la  
tecla TC3, figura 10, tendrá que ser oprimida; esta acción -  
5 determina la iniciación del funcionamiento de la unidad de  
adición operante. La opresión de la tecla TC3 hace que el cir  
cuito de conducción alternativa FF3 y el circuito de conduc  
ción alternativa FF8 (figura 11) se ajusten verdaderamente y  
asegura el estado verdadero del circuito de conducción alter  
nativa FF7 (figura 8).

10 El circuito de conducción alternativa FF3 cumple  
en este caso la finalidad de asegurar que la deseada opera  
ción empiece por el comienzo de un ciclo de exploración (es  
decir por el comienzo de la secuencia de impulsos 1p, 2p ..  
116p), es decir con el ajuste verdadero del circuito de con  
ducción alternativa FF4, y ha de evitar el proceso de cambio  
15 controlado por el circuito de conducción alternativa FF5, ob  
teniéndose esto mediante el circuito de conducción alternati  
va FF8 que será ajustado verdaderamente cuando se oprima la  
tecla TC3.

20 En efecto, cuando el circuito de conducción alterna  
tiva FF8 se ajuste verdaderamente, no se encontrará presente  
ningún voltaje negativo en su salida falsa (0) y este estado  
inhabilita al circuito-válvula de coincidencia Y1 (figura 11).  
La inhabilitación del circuito-válvula Y1 impide que el cir  
cuito-válvula Y2 sea habilitado, aun cuando lleguen la señal  
25 4 procedente de la salida verdadera del circuito de conduc  
ción alternativa FF4 y los impulsos P3. La salida del circui  
to-válvula Y1 está conectada a un inversor I1 que, cuando se  
inhabilita el circuito-válvula Y1, aplicará un voltaje habili  
tador al circuito-válvula Y3. Como puede advertirse en la fi  
30

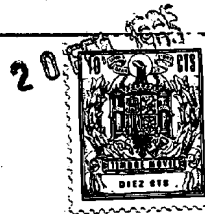


30 5239

1 gura 11, en las entradas del circuito-válvula Y3 se encuen-  
tran presentes también la señal 4 de la salida verdadera del  
circuito de conducción alternativa FF4 y los impulsos P3.  
La salida del circuito de coincidencia Y3 asume un voltaje  
5 negativo cuando se presenta un impulso P3 y causa el ajuste  
verdadero del circuito de conducción alternativa FF6, el re-  
ajuste del circuito de conducción alternativa FF9 y el ajuste  
verdadero del circuito de conducción alternativa FF11.

10 El ajuste verdadero del circuito de conducción al-  
ternativa FF6 causa la inhabilitación del circuito-válvula  
Y5, en virtud de lo cual los impulsos de control no alcanzan  
la entrada del generador de impulsos GP que serán bloqueados  
durante todo el tiempo en que dicho circuito de conducción  
alternativa esté ajustado verdaderamente. El ajuste verdadero  
15 del circuito de conducción alternativa FF6 causa la habilita-  
ción del circuito-válvula Y4 y en su salida se hallará presen-  
te la señal  $6.\overline{OSC}$  y conducirá a la entrada de un contador de  
décadas D(10) que suministrará un impulso de salida cada 10  
impulsos aplicados a su entrada. La salida de la década con-  
20 tadora D(10) está conectada a la entrada de reajuste R del  
circuito de conducción alternativa FF6. El resultado será que  
después de haberse emitido 10 impulsos de la secuencia  $6.\overline{OSC}$   
el circuito de conducción alternativa FF6 se ajusta falsamente  
inhabilitando al circuito-válvula Y4 y habilitando de nuevo  
25 al circuito-válvula Y5, que aplicará impulsos de control al  
generador de impulsos GP.

30 Cuando el circuito de conducción alternativa FF6  
sea ajustado verdaderamente de nuevo mediante un impulso su-  
ministrado por el circuito-válvula Y3 en coincidencia con un  
impulso P3, en la salida del circuito-válvula Y4 habrá de nue



30 5239

1 vo un tren de 10 impulsos de la secuencia  $6.\overline{0SC}$ . Este tren de 10 impulsos sirve para llevar a cabo la operación de adición como se describirá mas adelante.

5 La operación de adición se lleva a cabo entre las memorias A y B a través de las memorias auxiliares D(A1) y D(B) columna por columna, es decir transfiriendo los contenidos de las columnas i de los registros magnéticos A y B a las décadas D(A1) y D(B), efectuándose esta transferencia columna por columna mediante el impulso de lectura PL y mediante  
10 los impulsos de exbración de las columnas lp, 2p ... l6p, como se ha explicado ya anteriormente, y transfiriendo el contenido de la década D(A1) al contenido de la década D(B) y mediante la transferencia del nuevo contenido de la década D(B) y de la década D(A1) a las columnas i de los registros magnéticos B y A, respectivamente, en coincidencia con los impulsos de escritura PS.  
15

El transporte será almacenado en un adecuado circuito de conducción alternativa y concretamente en el FF10 a fin de descargar el transporte en la década D(B) cuando esta última sea habilitada por el circuito explorador para recibir -  
20 el contenido de la columna (i41) de la memoria B, sumándose a esta última.

Es de destacar, en efecto, que el ajuste verdadero del circuito de conducción alternativa FF6 impide que el generador de impulsos GP funcione, iniciando dicho generador de nuevo el funcionamiento en el momento en que el circuito de conducción alternativa FF6 sea reajustado por la salida de la década de cómputo D(10), transportando de nuevo para poner en funcionamiento al generador GP que generará un impulso PS,  
25 un impulso Pl (impulso de avance e impulso de cancelación de  
30



30 5239

1 los contenidos de las memorias auxiliares D(A1) y D(B) a fin  
de prepararlas para recibir siguientes dígitos puesto que su  
contenido ha sido escrito en los registros magnéticos por el  
impulso PS), un impulso PL que opera la lectura del contenido  
5 de la columna habilitada de las memorias magnéticas A y B  
en las correspondientes memorias A y finalmente un nuevo im-  
pulso P3 que ajustará falsamente al circuito de conducción al-  
ternativa FF6 a fin de producir el citado tren de 10 impulsos  
10 para la operación de adición, llevándose a cabo repetidamen-  
te el citado proceso hasta alcanzar la columna 16 en la que  
el circuito de conducción alternativa FF4 será reajustado por  
el impulso R4 discontinuándose el proceso.

Ahora se describirá con detalle la operación de adi-  
ción mediante un ejemplo numérico, con referencia a la repre-  
sentación gráfica de la figura 16.

Supongamos que ha de sumarse el dígito "24" al dígi-  
to "37". Las operaciones a realizar son normalmente,

- Opresión de la tecla TC1 a fin de cancelar los re-  
sultados de cualquier posible operación anterior;

20 - Introducción del dígito "24" mediante el teclado  
numérico, cuya operación pondrá en funcionamiento al mecanis-  
mo de entrada y cambio de datos como se describe en la soli-  
citud de patente anteriormente citada.

- Opresión de la tecla TC3;

25 - Introducción del dígito "37";

- Otra opresión de la tecla TC3, y para la exhibi-  
ción del resultado ("61") la opresión de la tecla TC8, que  
efectua la conmutación para exhibir el contenido del regis-  
tro magnético B.

30 Supongamos de momento que se encuentran presentes los



30 239

1

dos dígitos "24" y "37" en los registros B y A, respectivamente. Cuando se oprime la tecla TC3 después de la entrada del dígito "37", los circuitos de conducción alternativa FF3, FF7 y FF8 serán ajustados verdaderamente.

5

Mediante la llegada del impulso R4 que marca el comienzo de la exploración, el circuito de conducción alternativa FF4 se ajustará verdaderamente y el circuito de conducción alternativa FF3 se reajustará. Este proceso ha sido indicado por el carácter de referencia a en la figura 16.

10

El comienzo de la exploración corresponde a la llegada de los impulsos P1 y Ip con la consiguiente habilitación de la primera columna de los registros magnéticos A y B. Las décadas o memorias auxiliares D(A1) y D(B) están vacías pues el impulso P1 ha cancelado su contenido. Ahora llega el impulso PL, es decir el impulso que controla la lectura del contenido de la columna habilitada del registro magnético. El contenido de la primera columna del registro magnético A y de la primera columna del registro magnético B será leído en la década D(A1) y en la década D(B), respectivamente. En la figura 16 se ha indicado este tiempo mediante el carácter de referencia b.

15

20

25

30

Entonces llega el impulso P3. Este impulso pasa a través del circuito-válvula Y3 que es habilitado como anteriormente se describe y el circuito de conducción alternativa FF6 es ajustado verdaderamente. Se lleva la señal  $6.\overline{OSC}$  a la entrada de la memoria de década D(A1) (figura 8), que después de haber almacenado una serie de impulsos iguales a los complementarios de 10 del dígito contenido en dicha memoria, emitirá el impulso de salida UD(A1) en el tiempo c, que en este caso ocurre después de 3 impulsos  $6.\overline{OSC}$ , pues en la década



30 5239

1 D(A1) el dígito "7" ha sido transcrito desde el registro mag  
nético a A. Como la salida de la década D(A1) está conectada  
a la entrada ajustada S del circuito de conducción alternati  
va FF9, este último será ajustado verdaderamente.

5 El ajuste verdadero del circuito de conducción al  
ternativa FF9 habilita al circuito-válvula de coincidencia  
Y6, debido al hecho de que el circuito de conducción alterna  
tiva FF7 ha sido ajustado verdaderamente por la opresión de  
la tecla TC3 y el circuito de conducción alternativa FF11  
10 está en estado falso. Si es habilitado el circuito-válvula de  
coincidencia Y6, su salida pasa a través del circuito-válvula  
O1 y del circuito-válvula O2 para alcanzar una de las entra  
das habilitadoras del circuito-válvula de coincidencia Y10.  
En la otra entrada del circuito-válvula Y10 están presentes  
15 los impulsos  $6.O\overline{OSC}$  que debido al mecanismo descrito, son --  
siempre 10. En el tiempo  $q$  cuando el circuito-válvula Y10  
se abra, habrán sido tomados 3 impulsos de la secuencia  $6.O\overline{OSC}$   
por la década D(A1). En consecuencia, el resto de 7 impulsos  
de esta secuencia pasa a través del circuito-válvula Y10 -  
20 conectado a la entrada de la década D(B) que contiene al dí  
gito "4" transcrito desde la primera columna del registro B.  
Como la década D(B) funciona como contador decimal, sumará  
el dígito "7" al dígito "4".

25 Esta suma determina evidentemente el rebosamiento  
de la capacidad de la década D(B) y habrá por consiguiente  
una salida indicada por UD(B) en la figura 16 en el tiempo  
 $d$  cuando el contenido de esta década pase a cero. Esta sali  
da se utilizará para llevar o transportar lo que sigue: la  
salida de la década D(B) mostrada en UD(B) alcanza la entra  
30 da ajustada S del circuito de conducción alternativa FF10



30 5239

1 ajustandolo verdaderamente.

5 Mientras tanto, también la década D(A1) recibe el resto de los impulsos de la secuencia 6.05C hasta que vuelve a su condición inicial, es decir conteniendo el dígito "7", (figura 16).

10 Después de haber pasado a cero, la década D(B) recibe todavía un impulso, alcanzando así la posición "1". Así, la secuencia de los 10 impulsos 6.05C queda terminada. Por consiguiente, el circuito de conducción alternativa FF6 será reajustado y desde el circuito-válvula Y5 la secuencia de impulso 6.05C será disponible de nuevo, que como es evidente se llevará al generador de impulsos GP.

15 En la secuencia de los impulsos generados por el generador GP, después del impulso P3, se presenta un impulso P5 que controla la escritura del contenido de las décadas de las memorias auxiliares en la columna habilitada del registro magnético asociado. Luego se reescribirá el contenido de la década D(A1) en la primera columna del registro A y el dígito "1" se escribirá desde la década D(B) a la primera columna del registro B. Este constituye la cifra de orden mas bajo de la suma  $7 + 4 = 11$ .

20 Luego llega el impulso P1, que:

- a) Cancela el contenido de la década D(A1).
- b) Cancela el contenido de la década D(B).
- 25 c) Avanza en un paso la exploración, es decir el circuito SC se desplaza a la segunda posición (2p) habilitando la columna dos de los registros magnéticos (tiempo e).

30 En el tiempo señalado por f llega el impulso de lectura PL, efectuando la transcripción del contenido de las segundas columnas habilitadas de los registros magnéticos A y B,



305239

1 respectivamente, en las décadas D(A1) y D(B), es decir el dígito "3" en la década D(A1) y el dígito "2" en la década D(B).

5 Mediante el nuevo impulso P3, se ajusta verdaderamente el circuito de conducción alternativa FF1, debido al hecho de que su entrada de ajuste está conectada a la salida del circuito-válvula Y3, para reajustarse inmediatamente después por el primer impulso de la secuencia  $6.\overline{OSC}$  que habilita el circuito-válvula Y9 que había sido previamente preajustado por el estado verdadero del circuito de conducción alternativa FF10, siendo ajustado verdaderamente dicho circuito de conducción alternativa pues en la precedente suma fue necesario disponer un transporte determinado por la salida de la década - D(B).

15 Desde el circuito de coincidencia Y9 sale así un impulso  $6.\overline{OSC}$ , y solamente uno, que pasa a través del circuito-válvula O2 y del circuito-válvula Y10 para alcanzar la entrada de la década D(B) a fin de sumarse el contenido de esta década D(B), (tiempo g).

20 El impulso P3 que llega ahora, inicia la generación de 10 impulsos  $6.\overline{OSC}$  que a través del circuito anteriormente descrito pasan a la década D(A1) a fin de transferir a través del proceso anteriormente descrito 3 impulsos a la década D(B) siendo sumados dichos impulsos al contenido de la década últimamente citada, mientras la década D(A1) vuelve a sus condiciones iniciales.

25 El subsiguiente impulso PS lleva a cabo la transferencia de los contenidos de las décadas D(A1) y D(B) a las segundas columnas de los registros A y B, el subsiguiente impulso P1 hará que el circuito SC se desplace a su tercera posición y mediante la secuencia de operaciones descritas hasta alcanzar la posición decimosexta, reajustándose en ese momento el

30



30 239

1 circuito de conducción alternativa FF<sup>4</sup> mediante el impulso R<sup>4</sup> que llega al final del ciclo de exploración, interrumpiendo la operación de suma.

5 Todas estas operaciones se iniciarán en el momento en que se oprime la tecla TC<sub>3</sub> después de haberse introducido el segundo sumando, es decir el dígito "37" y resultará ahora evidente que el segundo registro B actúa de totalizador.

10 Se ha dicho anteriormente que los impulsos P controlan la reescritura de los contenidos de las memorias auxiliares de décadas D(A<sub>1</sub>), etc., dentro del registro magnético A; sin embargo, si ha de introducirse un nuevo sumando, el registro A ha de despejarse previamente. Esta finalidad es cumplida también por la tecla TC<sub>3</sub> que, a través del circuito-válvula O C<sub>4</sub> acciona un generador de impulso PC<sub>4</sub> que cancela el contenido del registro magnético A (veáse la figura 10). La salida del generador PC<sub>4</sub> del impulso de cancelación ocurre cuando la tecla TC<sub>3</sub> es liberada y dicha salida será demorada a través de un capacitor, por lo menos durante el intervalo de tiempo necesario para llevar a cabo la operación de adición pues durante este intervalo el contenido del registro magnético A ha de conservarse evidentemente a fin de poder - llevar a cabo esta operación.

15  
20  
25 Volviendo ahora de nuevo, después de este ejemplo, a la descripción general de la operación de adición, se observará que el resultado está contenido dentro del registro B y que el dispositivo exhibidor lee el contenido de la memoria de entrada A durante las subsiguientes introducciones de los sumandos. Si se desea leer en la unidad exhibidora UP el resultado (contenido dentro del registro magnético B), será necesario oprimir la tecla TC<sub>8</sub> que dispara al circuito de conducción

30



3 5 2 3 9

1 alternativa FFD1 (figura 10) ajustándolo fáltsamente y habilli  
tando el circuito-válvula de coincidencia Y GB y enviando el  
voltaje habilitador GB al circuito conmutador de exhibición  
mostrado en Q en la figura 7,

5 Se supuso al comienzo de la descripción del aparato  
de adición que los dos dígitos a añadir estaban de hecho pre  
sentes en el registro A y en el registro B. Tal es de hecho  
la situación que ocurre durante el desarrollo de la operacion  
de adición cuando la tecla TC3 sea oprimida por segunda vez.  
10 Cuando se oprima por primera vez la tecla TC3, es decir des  
pués de la introducción del primer sumando, y el registro B  
esté vacío, ocurre igualmente la suma, columna por columna, de  
los contenidos del registro A en el registro B, pero como en  
este caso el registro B está vacío, se obtendrá de hecho una  
15 transferencia simple, columna por columna, del contenido del  
registro A al registro B.

Es de destacar, finalmente, que con un posible rebo  
samiento UB(B) en la última columna, se destruirá un transpor  
te no utilizable debido a insuficiente capacidad de los regis  
tradores, por la conexión a través del diodo dal2 con la sali  
20 da l2 del circuito de conducción alternativa FF12, estando -  
siempre dicha salida al potencial de tierra cuando la explora  
ción pasa de nuevo a su primera posición (figura 8).

Ahora resultará evidente el proceso y la disposición  
25 de circuitos empleados para llevar a cabo las operaciones de  
adición.

Seguidamente se describirá el proceso y circuitos  
empleados cuando se efectúa una sustracción.

El proceso de sustracción es fundamentalmente simi  
30 lar al de adición; en efecto, a fin de sustraer un dígito con



305239

1 n cifras contenidas en el registro A de un número de m cifras  
contenido dentro del registro B, se añadirá al primer dígito  
el complemento del segundo a la potencia  $10^N$ , donde N es el  
número de columnas de la memoria, retirando la primera cifra  
5 del resultado de tal adición.

Como ejemplo ilustrativo, si las columnas del regis-  
tro son cinco, a fin de llevar a cabo una sustracción, tal co-  
mo "314 - 176", será necesario añadir al dígito "314" el com-  
plemento de  $10^5$ , es decir 100.000 del dígito "176", (es decir  
10 el dígito 99824) obteniéndose el resultado 100138, y retiran-  
do la primera cifra (1) que excede la capacidad de 5 cifras,  
se obtendrá el dígito "00138", es decir la diferencia "314 -  
176".

Después de esta premisa, en la máquina computadora de  
15 acuerdo con la invención, para llevar a cabo las operaciones  
de sustracción, se modificará el procedimiento descrito para  
la adición, a fin de enviar a la década contadora D(B) para  
su adición al minuendo el complemento de 10 del dígito conte-  
nido en la memoria auxiliar D(A1) cuando la operación ocurre  
20 en la primera columna, y el complemento de 9 cuando la opera-  
ción ocurre con columnas de orden superior.

A fin de llevar a cabo una sustracción, se oprimirá  
primeramente la tecla TC1 a fin de cancelar el contenido de  
los registros A y B (figura 10). Luego se introducirá el pri-  
mer dígito en el teclado y se oprimirá la tecla TC3. Como se  
25 explicó en relación con la adición, esta operación causa evi-  
dentemente la transferencia, columna por columna, del dígito  
introducido en el registro B con la consiguiente suma de su  
contenido; sin embargo, como se ha supuesto que esta introduc-  
30 ción es la primera, y por consiguiente el contenido del regis-



30 5239

1 tro B es cero, el resultado efectivo es el de transferir el  
dígito introducido al registro B.

5 Subsiguientemente se introducirá el dígito a sustraer  
del primero y se oprimirá la tecla TC2, y debido a esta ope-  
ración.

El circuito de conducción alternativa FF3 se ajusta  
verdaderamente.

El circuito de conducción alternativa FF8 se ajusta  
verdaderamente.

10 El circuito de conducción alternativa FF7 se reajus-  
tará.

El circuito PC4 será accionado.

15 Como el circuito de conducción alternativa FF7 se  
encuentra ahora en su estado falso, se cortará el circuito-  
válvula de coincidencia Y6. El circuito-válvula Y7 está conec-  
tado a la salida falsa del circuito de conducción alternati-  
va FF7, a la salida falsa del circuito de conducción alterna-  
tiva FF9 y a la salida falsa del circuito de conducción alter-  
nativa FF11. La salida del circuito-válvula estará por consi-  
20 guiente representada por el producto lógico  $\bar{7}.9.11$ .

25 Las entradas del circuito-válvula Y8 están conecta-  
das a la salida falsa del circuito de conducción alternativa  
FF7, a la salida verdadera del circuito de conducción alterna-  
tiva FF11 y al terminal del mismo se aplica el impulso  $p$  que  
marca la exploración en primera posición, es decir la habili-  
tación de la primera columna de los registros magnéticos. El  
circuito-válvula Y8 tiene por consiguiente una salida expre-  
sada por el producto lógico  $\bar{7}.11.lp$ .

30 Por consiguiente, cuando llega el impulso R4, que mar-  
ca el comienzo de la exploración, el circuito de conducción al



30 5239

1            ternativa FF4 se ajusta verdaderamente y se reajustará el cir  
cuito de conducción alternativa FF3. Con el primer impulso  
P3, el circuito de conducción alternativa FF6 se ajusta ver-  
daderamente y el anterior mecanismo empieza a funcionar, con  
5            lo cual a la salida del circuito-válvula Y4 hay 10 impulsos  
 $\overline{6.0SC}$  que se llevan a la entrada de la década D(A1) en la -  
que se contiene el primer dígito tomado del registro A por me  
dio del impulso PL que inmediatamente precede al impulso P3.

10            Bajo estas condiciones, llegará a la década D(B), a  
través de los circuitos-válvula Y7, O1, O2, e Y10, una secuen  
cia de impulsos  $\overline{7.9.11.6.0SC}$  correspondientes al complemento  
de 9 de la cifra contenida dentro de la correspondiente co-  
lumna habilitada del registro A presente en la memoria auxi-  
liar D(A1) y además, pero solo durante la primera operación  
15            de exploración, un impulso suplementario  $\overline{7.11.lp.6.0SC}$  a tra  
vés de los circuitos-válvula Y8, O1, O2 e Y10.

20            Este impulso adicional es el mismo que se utiliza  
para el posible transporte en correspondencia con las colum  
nas subsiguientes. Esto es posible debido al hecho de que evi  
dentemente en la primera columna no hay transporte.

25            La salida UD(B) de la primera columna, que está siem  
pre presente, debido a la lógica de la sustracción, será anu  
lada por la conexión a través del diodo dal2 conectado a la  
salida  $\overline{12}$  o salida falsa del circuito de conducción alternati  
va FF12, que está siempre a voltaje de tierra cuando la ex-  
ploración vuelve de nuevo a su primera posición.

30            La figura 17 ilustra gráficamente las formas de onda  
que se encuentran presentes en el circuito descrito cuando se  
efectúa la sustracción "68 - 37".

La operación es sustancialmente idéntica a la descri



30 5239

1 ta en el caso de la adición, con las diferencias que se describirán ahora detalladamente.

5 En efecto, en la figura 17 puede apreciarse que la entrada de los impulsos de avance en la década D(B) se efectuará simultáneamente con el envío de los impulsos de avance a la década D(A1), hasta que la capacidad de la década D(A1) sea "llenada", y esto corresponde naturalmente al complemento de 9 del dígito contenido dentro de la década D(A1). Sin embargo para la primera columna, como es necesario un impulso adicional para el complemento de 10, dicho impulso se introducirá a través de la unidad que incluye al circuito de conducción alternativa FF11.

10 La figura 17 ilustra la sustracción "68 - 37 = 31". Los dígitos "68" y "37" están contenidos en el registro B y en el registro A, respectivamente. Cuando se oprime la tecla TC2, (figura 10), los circuitos de conducción alternativa son conmutados para sustracción y la operación se iniciará como en el caso de la adición, con la diferencia de que el circuito de conducción alternativa FF7 se encuentra en su estado - falso. Luego, mediante el impulso PL, se tomará la cifra de orden mas bajo del dígito 37 del registro magnético A, es decir la cifra "7", que pasa a la década D(A1). Luego se bloqueará el generador de impulsos y se avanzará el contenido de la memoria auxiliar D(A1) en lo impulsos.

25 Simultáneamente, ha sido tomada del registro magnético B la cifra "8" del dígito "68". En la línea IND(B) de la figura 17 puede verse los tres impulsos que van a la década D(B) y correspondientes al complemento para 10 de la cifra "7", haciendo que esta década avance hasta contar "1". Este cómputo se escribe en el registro magnético B cuando llega el impul

30



30 5230

1 so PS. Simultáneamente también, se escribirá la cifra "7" -  
contenida en la década D(A1) en el registro magnético A.

5 Mediante el siguiente impulso P1, la exploración  
avanza sobre la columna 2 y las cifras "3" y "6" son trans-  
critas respectivamente en las décadas D(A1) y D(B) de los re-  
gistros magnéticos A y B.

10 Se repetirá el proceso anteriormente descrito, me-  
diante la inserción del complemento para 9 de la cifra "3"  
en la década D(B) haciendo que la misma avance hasta contar  
"3". Cuando entre el impulso PS, se escribirá esta cifra "3"  
en el registro magnético A y la cifra "3" en el registro mag-  
nético B.

15 Como las columnas de los registros magnéticos A y  
B no contienen otros dígitos, la operación avanza sin introdu-  
cir ninguna alteración hasta alcanzar la columna 16, y en es-  
te momento llega el impulso B4 terminando la operación. Opri-  
miendo la tecla TC8 será posible leer el resultado en la uni-  
dad de exhibición UP, conmutando la lectura en el registro B.

20 Habiendo descrito detalladamente las operaciones  
de adición y sustracción, será posible ahora pasar a descri-  
bir la organización y funcionamiento de los circuitos de pro-  
gramación para la multiplicación y división.

25 El programador para la multiplicación y división  
se muestra en el esquema en bloques de la figura 12 y se des-  
cribirá ahora detalladamente solo con relación a la operación  
de multiplicación, y las partes relativas a la operación de di-  
visión se describirán mas adelante con referencia a esta ope-  
ración.

30 El programador consta de un sistema de circuito que  
actuando sobre los circuitos de adición y sustracción y sobre

207



30 5239

1 el circuito de control de cambio, hace que se realice una se-  
cuencia de operaciones de adición y cambio, teniendo así el  
5 resultado de obtener el producto de dos dígitos introducidos  
en la máquina computadora de acuerdo con el proceso de compu-  
tación por adición repetida.

El programador controla la multiplicación de un mul-  
tiplicando contenido en el registro A por un multiplicador con-  
tenido en el registro C. El comienzo del funcionamiento del  
programador va precedido de unas operaciones preliminares -  
10 que han sido descritas ya en parte. Este circuito empieza a  
funcionar cuando se oprime la tecla TC7.

El programa destinado a efectuar una multiplicación  
consta de la repetición cíclica de operaciones elementales  
de acuerdo con el siguiente diagrama:

15 a) Adición repetida del multiplicando en un número  
de veces igual a la última cifra del multiplicador.

b) Cambio hacia la izquierda del multiplicando en  
una posición (correspondiendo esto a multiplicar dicho díg-  
ito por 10).

20 c) Cambio del multiplicador hacia la derecha a tra-  
vés de una posición, haciendo así accesible la penúltima ci-  
fra del multiplicador; esto no implica la pérdida de la últi-  
ma cifra, puesto que como se ha descrito anteriormente el cam-  
bio de los dígitos dentro de las memorias puede recircularse  
25 es decir la última cifra del dígito contenido dentro de las  
memorias, en este caso el multiplicador, pasa de la columna 1  
a la columna 16.

30 El ciclo de operaciones se repite una serie de veces  
correspondiente al número máximo de cifras que puede introdu-  
cirse en los registros magnéticos, es decir en esta versión

30 5239



1 particular se repetirá 16 veces.

5 Cuando se efectúa la introducción de los factores, después de la introducción del primer factor se oprimirá la tecla TC5, llevando a un potencial de tierra los terminales TA y TC mostrados en la figura 10, a fin de controlar la transferencia del factor insertado desde el registro A al registro C, a través de los circuitos de transferencia mostrados en la figura 7. La opresión de la tecla TC5 causa también el accionamiento del circuito-válvula O C4 que a su vez acciona al circuito PC4 formador de impulsos, que envía, cuando se suelta la tecla, un impulso de cancelación a los terminales C1(A1, A2) para cancelar el contenido del registro magnético de introducción. Como resultará evidente, el impulso se demora el tiempo necesario para efectuar la transcripción o volcamiento del contenido del registro A en el registro C. Esto corresponde a la introducción del multiplicador.

15 Después de esta operación, se introducirá el multiplicando en el teclado para su introducción en el registro magnético A.

20 Una vez que se han introducido el multiplicando y el multiplicador se oprimirá la tecla TC7. Como se muestra en la figura 10, la opresión de la tecla TC7 ajusta verdaderamente los circuitos de conducción alternativa FF3 y FF16, (veanse figuras 10, 11 y 12). Como se explicará mas adelante, el circuito de conducción alternativa FF16 controla operación se multiplicación y permanece en su estado verdadero a todo lo largo de la operación implicada.

25 Como anteriormente se describe, el circuito de conducción alternativa FF3 está enlazado al circuito de conducción alternativa FF4, de manera que al final de la exploración co

30

30 5239



1 rriente que será evidentemente una exploración de lectura,  
el circuito de conducción alternativa FF4 se ajustará verda-  
deramente y el circuito de conducción alternativa FF3 se ajus-  
tará de nuevo fálidamente. Esta acción se efectúa, como ha si-  
5 do descrito ya, a través de la señal R4. Estas condiciones -  
iniciales sirven para asegurar la sincronización de la opera-  
ción de multiplicación.

10 Para una mejor comprensión de los circuitos, es po-  
sible hacer referencia a las formas de onda de las figuras  
18a y 18b relativas a la operación de multiplicación.

15 Diferentemente de los casos de adición y sustracción  
el circuito de conducción alternativa FF8 ha de encontrarse  
en su estado falso. Este circuito de conducción alternativa que  
se ajustó verdaderamente al final mediante opresión de la te-  
cla TC3, será ajustado falsamente mediante la salida verdade-  
ra del circuito de conducción alternativa FF4 que está conec-  
tado a la entrada de reajuste R del circuito de conducción al-  
ternativa FF8. Esto implica el hecho de que el control de cam-  
20 bio será tomado por la señal  $\overline{GOP}$  que no funcionaba en el caso  
de adiciones y sustracciones. Cuando el terminal  $\overline{GOP}$  está al  
potencial de tierra, el dispositivo de cambio se bloquea debi-  
do al hecho de que el circuito-válvula de coincidencia Y1 es-  
tá cortado y en un primer terminal de entrada de dicho cir-  
cuito-válvula se encuentra presente la señal  $\overline{GOP}$  que se había  
25 supuesto estaba en el terminal de tierra, mientras que en la  
otra entrada de dicho circuito se encuentra presente el vol-  
taje negativo procedente de la salida falsa del circuito de  
conducción alternativa FF8. El programador para la operación  
de multiplicación consta básicamente de los circuitos de con-  
30 ducción alternativa FF14 y FF15 contrariamente conectados.

30 5239



1 En efecto, como se verá en la figura 12, las entradas de ajuste y reajuste del circuito de conducción alternativa FF14, S y R, respectivamente, están conectadas en paralelo, y son accionadas por varias señales, como se describirá mas adelante  
5 y las entradas de ajuste y reajuste del circuito de conducción alternativa FF15, S y R, respectivamente, están conectadas en paralelo y a la salida falsa del circuito de conducción alternativa FF14. Como resultará evidente, los dos circuitos de conducción alternativa pueden tener 4 configuraciones distintas,  
10 concretamente:

- I posición 0-0=( $\overline{14}, \overline{15}$ ).
- II posición 1-0=(14,  $\overline{15}$ ).
- III posición 0-1=( $\overline{14}, 15$ ).
- IV posición 1-1=(14, 15).

15 Estas posiciones serán controladas por las señales que llegan a la entrada del circuito de conducción alternativa FF14. Las entradas R y S del circuito de conducción alternativa FF14 están conectadas a la salida del circuito-válvula PG142, a la salida del dispositivo G141 formador de impulsos  
20 y a la salida del dispositivo G114 formador de impulsos.

El circuito-válvula PG 142 impide que pasen impulsos a través de su entrada a si se encuentra presente un voltaje diferente a cero en su terminal de control b. El terminal de control b está conectado a la salida del circuito-válvula de  
25 coincidencia Y33 cuyas entradas están conectadas a las salidas falsas del circuito de conducción alternativa FF14 y del circuito de conducción alternativa FF15, respectivamente. Por consiguiente, si estos circuitos de conducción alternativa se encuentran en su estado falso, los impulsos l2 que marcan  
30 el comienzo de la exploración y proceden de la salida verdadera

30 5239



1 ra del circuito de conducción alternativa FF12 (figura 11)  
llevada a la entrada a del circuito PG142, no pueden pasar.

5 Las entradas R y S del circuito de conducción alterna  
tiva FF14 son también controladas por la salida b del circui  
to G141 formador de impulsos a cuya entrada a llegan los im  
pulsos de salida UD(10') del contador de décadas D(10'), cu  
ya función se describirá mas adelante. También las entradas  
R y S del circuito de conducción alternativa FF14 están conec  
tadas a la salida B del circuito G140 formador de impulsos, -  
10 cuya entrada a está conectada a la salida del circuito-vál  
vula de coincidencia Y30.

El circuito-válvula Y30 está siempre inhabilitado duran  
te la operación de multiplicación y por consiguiente en esta  
etapa de la descripción su presencia puede despreciarse.

15 El contador de décadas D(10') es de tipo clásico, su en  
trada IND(10') es accionada por la salida del inversor I9 (fi  
gura 8), cuya entrada está conectada a la salida del circuito-  
válvula de coincidencia Y25.

20 El circuito-válvula Y25 está provisto de 5 entradas co  
nectadas a la salida verdadera del circuito de conducción al  
ternativa FF16, a la salida verdadera del circuito de conduc  
ción alternativa FF4, a la salida falsa del circuito de conduc  
ción alternativa FF14, a la salida falsa del circuito de  
conducción alternativa FF15 y a la salida verdadera del cir  
cuito de conducción alternativa FF12, respectivamente.

25 La expresión lógica de la salida del circuito-válvula  
Y25 es por consiguiente  $16.4.\overline{14}.\overline{15}.12.$

30 Como la década D(10') suministra una salida cada 10 im  
pulsos transportados a su entrada, su salida UD(10') ocurrirá  
después de 10 impulsos 12 procedentes de la salida verdadera



30 5239

1 del circuito de conducción alternativa FF12, si se ha cumplido  
con la condición  $16.4.\overline{14.15}$

5 Cuando el impulso UD(10') se encuentra presente, el  
circuito de conducción alternativa FF14 se ajustará verdadera-  
mente debido al efecto de la señal que pasa a través de la  
trayectoria que incluye el impulso que forma el circuito G141  
y por consiguiente la proposición  $16.4.\overline{14.15}$  será falsa y el  
circuito-válvula Y25 será cortado.

10 Los impulsos 12 no pueden pasar ahora hacia la déca-  
da D(10') sin embargo, dichos impulsos se mueven hacia las  
entradas R y S del circuito de conducción alternativa FF14 a  
través del circuito-válvula PG142 pues ~~ya~~ no existe la condición  
de corte  $\overline{15.14}$  que pasa a través del circuito-válvula de coin-  
cidencia Y33. Solo pueden pasar 3 impulsos 12 a través de la  
15 trayectoria ahora descrita, hasta que secuencialmente existan  
las condiciones  $14.\overline{15}$ ,  $\overline{14.15}$ ,  $14.15$ , después de la condición  
ultimamente citada, ocurre de nuevo la condición  $\overline{14.15}$ , se  
corta el circuito-válvula PG142 mediante la salida del circui-  
to de coincidencia Y33 que está ahora habilitado, y además -  
20 se habilitará el circuito-válvula Y25 a fin de efectuar de  
nuevo el proceso ahora descrito.

25 Seguidamente se describirán con detalle las opera-  
ciones realizadas por los circuitos durante las diversas posi-  
ciones del programador

Posición 0,0=( $\overline{14.15}$ )

30 Se encuentran presentes las señales 16 y  $\overline{15}$  y por  
consgiuente la señal  $\overline{GOP}$  estará al potencial de tierra pues  
el voltaje que llega de la salida verdadera del circuito de  
conducción/alternativa FF16 y el voltaje que llega de la sali-  
da falsa del circuito de conducción alternativa FF15 llegan

30 5239



1 ambos al circuito-válvula Y11 habilitándolo (figura 11) y el  
voltage de este último es invertido por el inversor I2, con  
el resultado de que en el terminal de salida de este inversor  
5 habrá un potencial de tierra. Por consiguiente, como se des-  
cribe en el caso de la adición, el dispositivo de cambio será  
bloqueado y el estado habilitador del circuito-válvula será  
predispuesto a través de la trayectoria que incluye al circui-  
to-válvula Y1 y al inversor I1. Al circuito-válvula de coinci-  
dencia Y3 llega también el voltage de salida verdadera de cir-  
10 cuito de conducción alternativa FF4. Por consiguiente, cuando  
llega un impulso P3, este pasaría hacia el circuito de conduc-  
ción alternativa FF6 ajustándolo verdaderamente e iniciando  
las operaciones de adición. Sin embargo, a la entrada ajusta-  
da del circuito de conducción alternativa FF6 está conectado  
15 un diodo d" cuyo otro lado está conectado a la salida del in-  
versor I7. Este inversor es accionado por el circuito-válvula  
Y19 al que llega la salida verdadera del circuito de conduc-  
ción alternativa FF16, que está ahora ajustado verdaderamente,  
y la salida falsa del circuito de conducción alternativa FF17.  
20 Por consiguiente, el circuito-válvula Y19 pasa el voltage a  
su salida y dicho voltage será invertido por el inversor I7  
y por consiguiente el diodo d3 será desviado hacia adelante po-  
niendo el corto circuito a la entrada ajustada del circuito  
de conducción alternativa FF6.

25 Por consiguiente, la unidad aritmética no puede efec-  
tuar adiciones durante todo el tiempo de esta condición.

Los impulsos procedentes de la salida verdadera -  
del circuito de conducción alternativa FF12 y que marcan la  
realización del ciclo de exploración, pasan a través del cir-  
30 cuito-válvula Y25 a la entrada de la década contadora D(10'),



30 5239

1 y a través del circuito-válvula Y31 a la década D(C2). En la  
década D(C2) está contenida la cifra del multiplicador, que  
establece el número de adiciones subsiguientes del multipli-  
cando. Mediante los subsiguientes avances determinados por  
5 los impulsos I2 sobre la década D(10') y la década D(C2), se  
alcanzarán los tiempos en que rebose la década D(C2). La sa-  
lida de la década D(C2) llega a la entrada ajustada S del cir-  
cuito de conducción alternativa FF17 ajustándolo verdaderamente  
(figura 8). Si el circuito de conducción alternativa  
10 FF17 es ajustado verdaderamente, el circuito-válvula de coinci-  
dencia Y19 será cortado y su salida pasa a potencial de tie-  
rra. El inversor I7 conectado a la salida del circuito-válvula  
la Y19 invierte la polaridad de este voltaje y corta al diodo  
d3 que retira el corto circuito de la entrada en ajuste S del  
15 circuito de conducción alternativa FF6.

Por consiguiente, el circuito de conducción alter-  
nativa FF6 podrá ajustarse verdaderamente a la llegada de un  
impulsos P3 al circuito-válvula de coincidencia Y3, cuya --  
condición habilitadora había sido predispuesta como queda di-  
20 cho iniciando una secuencia de sumas que se efectuará a tra-  
vés del tiempo que transcurre hasta la salida de la década  
D(10').

La salida de la década D(10') pasa a través del  
circuito G141 formador de impulsos y llega a las entradas -  
de control del circuito de conducción alternativa FF14, que  
25 por consiguiente dispara el paso a las siguientes operacio-  
nes del programador.

El número de sumas efectuadas corresponde a la ci-  
fra contenida en la década D(C2).

30 La unidad aritmética lleva a cabo adiciones y nin



30 5239

1 guna sustracción, debido al hecho de que el circuito de con-  
ducción alternativa FF7 se encuentra siempre en estado verda-  
2 dero a menos que se haya impuesto voluntariamente el estado  
contrario, y en este caso se efectuarán sustracciones y por  
5 consiguiente multiplicaciones negativas.

El disparo del circuito de conducción alternativa FF14  
determinado por la salida de la década D(10') hace que el pro-  
gramador de multiplicación pase a su posición subsiguiente,

Posición 1.0=(14.13)

10 Al ajustarse verdaderamente el circuito de conducción  
alternativa FF16 y permanecer todavía falsamente ajustado el  
circuito de conducción alternativa FF15, la señal  $\overline{GOF}$  perma-  
nece en su estado anterior, es decir se encuentra a voltaje  
de tierra, y la unidad aritmética lleva a cabo todavía una  
15 adición; sin embargo, esta etapa no se utiliza en la multipli-  
cación pues la década D(C2) contiene cero.

Mediante el subsiguiente impulso procedente del circui-  
to de conducción alternativa FF12, el circuito de conducción  
alternativa FF14 cambia de nuevo su estado y su ajuste falso  
20 hace que el circuito de conducción alternativa FF15 se ajuste  
verdaderamente.

Posiciones 0-1=(14.15).

Ahora se encuentran presentes la señal 16 de la sali-  
da verdadera del circuito de conducción alternativa FF16 y la  
25 señal 15 de la salida verdadera del circuito de conducción  
alternativa FF15. Por las razones anteriormente expuestas, la  
señal  $\overline{GOF}$  pasa a ser negativa inhabilitando por consiguiente  
a la unidad aritmética debido al hecho de que el circuito -  
de conducción alternativa FF8 está falsamente ajustado y por  
30 consiguiente el circuito-válvula de coincidencia Y2 será habi

30 5239



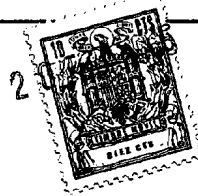
1 litado y el circuito-válvula de coincidencia Y3 será inhabilitado.

Como consecuencia, se habilitará el funcionamiento del circuito de cambio.

5 Como anteriormente se describe, puesto que las señales procedentes de la salida falsa del circuito de conducción alternativa FF14 y de la salida verdadera del circuito de conducción alternativa FF15 se encuentran presentes, se preajustará el circuito de exploración SC para la exploración inversa y por consiguiente el cambio inverso. También como queda  
10 dicho, puesto que la señal procedente de la salida del circuito-válvula NI1 se encuentra al potencial de tierra, debido al hecho de que el circuito-válvula Y13 está habilitado, estando el circuito de conducción alternativa FF14 falsamente ajustado y el circuito de conducción alternativa FF16 verdaderamente ajustado, la operación de cambio se efectuará en el registro C, es decir en el registro que contiene al multiplicador. El resultado será el de hacer accesible, si se encuentra presente, la siguiente cifra del orden superior del multiplicador, cuya cifra será transferida a la década D(C2). Al final  
15 de esta operación de cambio inverso, el impulso l2 que marca el final de la exploración se encontrará de nuevo presente, haciendo que se dispare de nuevo el circuito de conducción alternativa FF14 llevando el programador a su cuarta y última  
20 posición.

Posición 1-1=(14.15)

25 En esta posición, como el circuito de conducción alternativa FF16 está verdaderamente ajustado y el circuito de conducción alternativa FF15 está también verdaderamente ajustado, la señal  $\overline{GOP}$  se encuentra todavía a un voltaje negativo  
30



30 5239

1 y por consiguiente ocurre todavía una operación de cambio.

El producto de las señales procedentes de la salida -  
falsa del circuito de conducción alternativa FF14 y de la sa-  
lida verdadera del circuito de conducción alternativa FF15,  
5 efectuado a través del circuito-válvula Y12, lleva al voltaje  
de tierra la salida de este circuito de coincidencia y por -  
consiguiente el cambio será directo.

El cambio se efectuará en el registro A y será en un  
paso hacia la izquierda, correspondiendo esto a multiplicar  
10 por 10 el multiplicando contenido en dicha memoria.

Volviendo ahora de nuevo a la descripción general del  
circuito programador y con referencia a los circuitos auxilia-  
res mostrados en la figura 8, se indican en ella un circuito  
de conducción alternativa FF18, otro FF18, un circuito-válv-  
15 la de coincidencia Y32, los circuitos de coincidencia Y19 y  
Y20, los inversores I7, I8 e I12 y un circuito formador de im-  
pulsos P1.

El circuito de conducción alternativa FF17 cumple la  
finalidad de controlar la entrada de las adiciones en el re-  
20 gistro B. En efecto, el circuito de conducción alternativa -  
FF17 está conectado al circuito-válvula Y19, que es habilitado  
por la salida verdadera del circuito de conducción alternativa  
FF16 y por la salida falsa del circuito de conducción alterna-  
tiva FF17. La salida del circuito-válvula Y19 es invertida por  
25 el inverteor I7 y este inversor, a través del diodo db7, puede  
bloquear la entrada IND(B) de la memoria auxiliar D(B) asocia-  
da al registro magnético B a fin de evitar que se efectúen -  
adiciones cuando lo solicita el programador, es decir el in-  
tervalo entre el comienzo de la primera suma y la salida de la  
30 década D(C2), que elimina el cierre del circuito de conducción



30 5239

1 alternativa FF6.

5 La entrada ajustada S del circuito de conducción alternativa FF17 está conectada al terminal de salida UD(C2) de la década D(C2) y se ajusta verdaderamente cuando ocurre una salida de dicha década. El circuito de conducción alternativa FF17 será reajustado entonces cuando el circuito de conducción alternativa FF15 se ajuste verdaderamente. Los diodos dl70, dl71 y dl72 sirven para ajustar falsamente al circuito de conducción alternativa FF17 cuando no se está efectuando ninguna operación de multiplicación.

10 Las entradas del circuito-válvula Y20 están conectadas a la salida falsa del circuito de conducción alternativa FF15 a la salida falsa del circuito de conducción alternativa FF19 y a la salida verdadera del circuito de conducción alternativa FF18, respectivamente.

15 El inversor I12 es accionado por el circuito-válvula Y32 cuyas entradas están conectadas a la salida verdadera del circuito de conducción alternativa FF15, a la salida falsa del circuito de conducción alternativa FF16, y a la salida falsa del circuito de conducción alternativa FF19 y a la salida falsa del circuito de conducción alternativa FF14, respectivamente.

20 La salida del inversor I12 está también conectada a la entrada del circuito-válvula Y32 al que está conectada la salida falsa del circuito de conducción alternativa FF14 a través de un circuito diferenciador pd 32. La entrada ajustada S del circuito de conducción alternativa FF18 está conectada a la salida p del circuito-válvula PGPl, cuya entrada a está conectada a la salida verdadera del circuito de conducción alternativa FF12 y cuyo terminal de control c está conec

25

30

30 5235

1 tado a la salida verdadera del circuito de conducción alter  
nativa FF16. La entrada ajustada S del circuito de conducción  
alternativa FF18 está conectada también a la salida verdade-  
ra del circuito de conducción alternativa FF15. La entrada -  
5 reajustada R del circuito de conducción alternativa FF18 es-  
tá conectada también al terminal por el que llegan los impul-  
sos lp para exploración en primera posición.

10 El circuito de conducción alternativa FF18 sirve pa-  
ra enviar el contenido de la primera columna del registro C  
a la década D(C2). Cuando no está efectuando ninguna multi-  
plicación, se encuentra presente un voltaje de tierra en la  
salida verdadera del circuito de conducción alternativa FF16  
y en el terminal de control c del circuito-válvula PGPl y por  
consiguiente se permite el ajuste del circuito de conducción  
15 alternativa FF18 mediante la señal l2 procedente del circui-  
to de conducción alternativa FF12. Cuando se efectúa una ope-  
ración de multiplicación, para los dígitos subsiguientes del  
multiplicador, el circuito de conducción alternativa FF18  
se ajusta verdaderamente cada vez que el circuito de conduc-  
ción alternativa FF15 se ajusta verdaderamente, a fin de leer  
20 el contenido de la primera columna del registro C en la déca-  
da D(C2).

25 La figura 2 muestra también al circuito Pl formador  
de impulsos. Este circuito suministra un impulso de salida  
cuando el circuito de conducción alternativa FF19 está falsa-  
mente ajustado, es decir cuando no se está llevando a cabo  
ninguna división, cuando el circuito de conducción alternati-  
va FF14 está falsamente ajustado y cuando llega una salida -  
del inversor Il2. La salida de este circuito Pl sirve para can-  
30 celar el contenido de la década D(C2) cuando dicho contenido

3 523



1 no es ya necesario, y a fin de permitir la introducción de un  
nuevo dígito.

5 El inversor I12 es accionado por la salida del cir-  
cuito-válvula Y32 cuyas entradas están conectadas a las sali-  
das falsas del circuito de conducción alternativa FF14, a la  
salida verdadera del circuito de conducción alternativa FF15,  
a la salida falsa del circuito de conducción alternativa FF19  
y a la salida falsa del circuito de conducción alternativa  
FF16. La salida falsa del circuito de conducción alternativa  
10 FF14 está también conectada a la salida del inversor I12 a -  
través del citado circuito diferenciador pd32. Es de destacar  
que debido a la presencia del circuito diferenciador pd32, el  
circuito P1 formador de impulsos puede generar un impulso de  
cancelación C1D(C2) aun cuando el circuito de conducción al-  
15 ternativa FF14 se ajuste verdaderamente para llevar el progra-  
mador a su cuarta y última posición.

20 Volviendo ahora a la descripción de la figura 8, se  
ha mostrado en ella un contador C(N). Este contador tiene un  
número de posiciones igual al número de columnas de los regis-  
tradores magnéticos, que en la particular versión ilustrada  
corresponde a 16. Como las operaciones de adición han de efec-  
tuarse 16 veces, repetidas un número de veces correspondien-  
te a las cifras simples del multiplicador, es necesario deter-  
minar cuando se ha descrito el ciclo entero de 16 programas  
25 elementales.

30 Como queda dicho, el programa para efectuar la multi-  
plicación es controlado por los circuitos de conducción alter-  
nativa FF14 y FF15 y la realización de la multiplicación es con-  
trolada por la condición verdadera del circuito de conducción  
alternativa FF16, que como se ha dicho, se ajusta verdaderamen



305239

1 te cuando se oprime la tecla de iniciación TC7 de la unidad operante de multiplicación.

5 El contador de 16 posiciones C(N) es accionado por la salida c del circuito-válvula PGN2, a cuya entrada a se lleva la salida verdadera del circuito de conducción alternativa FF15.

El circuito-válvula PGN2 es controlado por el voltaje que llega a su terminal de control b.

10 Particularmente, si el voltaje en el terminal de control b es diferente a cero, el circuito-válvula será cortado. El circuito de conducción alternativa FF15 que forma parte del contador del programador se ajusta falsamente al final de un ciclo de 4 posiciones del programador al comienzo de un nuevo ciclo.

15 El paso desde el estado verdadero al estado falso suministra un impulso que se lleva a la entrada a del circuito-válvula PGN2 y si este circuito es habilitado por la ausencia de todo voltaje en el terminal de control b que está conectado a la salida falsa del circuito de conducción alternativa FF16, este impulso será avanzado a la entrada INC(N) de este contador de 16 posiciones, haciendo que la cuenta avance a través de una posición.

20 Mediante el completamiento de 16 ciclos de 4 posiciones del programador, habrá una salida del contador C(N), y dicha salida será llevada al terminal R16 de la figura 8, que está conectado a la entrada reajustada R del circuito de conducción alternativa FF16 (figura 12).

25 El reajuste del circuito de conducción alternativa FF16 implica, como es evidente, la terminación de la realización de la operación de multiplicación y por consiguiente el paso

30

30 5239

1 a lectura del resultado presente en el registro B. Esta con-  
mutación de la lectura en el registro B se lleva a cabo, co-  
mo queda dicho, por la misma tecla TC7 que adecuadamente con-  
muta los estados de los circuitos de conducción alternativa  
5 FFD1 y FFD2.

Habiendo descrito el funcionamiento general del circui-  
to programador para efectuar la operación de multiplicación,  
se describirá ahora detalladamente la realización efectiva  
de una operación de multiplicación con referencia a los dia-  
gramas gráficos de las figuras 18a y 18b y con referencia al  
10 diagrama numérico de la figura 19.

En consecuencia, con referencia a dichas figuras y par-  
ticularmente a la figura 19, en esta última se han mostrado  
esquemáticamente los registros magnéticos A, B y C.

15 Como se ha dicho ya previamente, durante la operación  
de multiplicación, el registro A contiene al multiplicando,  
el registro C al multiplicador mientras que al registro B lle-  
ga el resultado.

Supongamos que deseamos efectuar la multiplicación  
20 "823x12". El primer factor, es decir el número "823" se intro-  
ducirá en el registro A accionando el teclado para la intro-  
ducción de dígitos, subsiguientemente, por opresión de la te-  
cla TC5 (veáse figuras 7 y 10) este dígito será transferido  
al registro C y el contenido del registro A será cancelado -  
25 (el circuito de transferencia se describirá mas adelante).

La cancelación y la transferencia ocurren cuando se -  
oprime dicha tecla TC5; subsiguientemente, se introducirá  
el segundo factor, es decir el número "12".

La entrada del primer factor se indica por a en el dia-  
30 grama correspondiente al registro C (figura 19). Subsiguiente

20



3 5239

1 mente, se oprimirá la tecla TC7 que ajusta verdaderamente al  
circuito de conducción alternativa FF16 iniciándose la reali-  
zación de la operación de multiplicación. Con referencia a  
la figura 18a, el tiempo durante el cual se oprime la tecla  
5 TC7 se indica por t1. Es de destacar que el circuito de con-  
ducción alternativa FF16 se ajusta verdaderamente junto con  
el circuito de conducción alternativa FF3 que será reajustado  
por la señal R4 de iniciación de exploración en el tiempo t2.  
Simultáneamente también, se ajustará verdaderamente el cir-  
10 cuito de conducción alternativa FF4. En este tiempo se ini-  
ciará la operación de exploración para el avance de la cuenta  
de la década D(10') y de la década D(C2). La década D(10') em-  
pieza por el cómputo cero y la década D(C2) empieza por el  
cómputo "3", siendo esta cifra la última del multiplicador  
15 que ha sido tomada por la primera columna del registro magnéti-  
co C. Las señales procedentes del circuito-válvula Y25 hacen que  
la cuenta de esta década avance hasta que la década D(C2) que  
de saturada, pasando a través de cero y emitiendo un impulso  
de salida que será elaborado como queda dicho a fin de hacer -  
20 que la unidad aritmética de adición inicie las repetidas adi-  
ciones del multiplicando. Como queda dicho, este será deter-  
minado por el paso al estado verdadero del circuito de conduc-  
ción alternativa FF17, que corta al diodo d3, poniendo en cor-  
tocircuito a la entrada ajustada del circuito de conducción  
25 alternativa FF6. Este tiempo se muestra en t3 en la figura 18a.  
Se efectuará entonces adiciones y, como se observará, los in-  
tervalos de tiempo entre las subsiguientes llegadas de los im-  
pulsos l2 que marcan el final de la exploración, tendrán una  
mayor duración; en efecto, el impulso subsiguiente l2 estará  
30 presente en el tiempo t4 después de una adición del contenido



3 0 2 3 9

1 del registro A al registro B. En la figura 19 se observará  
que el factor 12 será añadido una vez en el tiempo t4, un se  
gundo tiempo en coincidencia con el tiempo t5 y un tercer -  
tiempo en coincidencia con el tiempo t6 (figuras 18a y 18b).

5 Como se muestra en la figura 19 en el esquema del  
registro B, estas adiciones repetidas del multiplicando con  
ducen al resultado "36". En correspondencia con la salida -  
de la década D(10') en el tiempo t6, el circuito de conduc-  
ción alternativa FF14 será ajustado verdaderamente y empeza-  
rán las conmutaciones del contador programador. Las represen-  
taciones gráficas de las figuras 18a y 18b han sido disconti-  
nuadas a fin de no requerir un excesivo espacio y a fin de  
facilitar su trazado.

15 Entre el tiempo t6 y el tiempo t7 se muestra la se-  
gunda posición del programador (no utilizado). Entre el tiem-  
po t7 y el tiempo t8 se muestra la tercera posición del pro-  
gramador y se efectuará un cambio inverso, es decir hacia la  
derecha en el registro C, como podrá observarse en la figura  
18b, indicado por "sol" e indicado por SH1 I en la figura 19.  
20 En correspondencia con este cambio la cifra "3" del multipli-  
cador será transferida a la posición 16. Entre el tiempo t8  
y el tiempo t9 se obtendrá la cuarta posición del programador  
y habrá otro cambio que, sin embargo será directo y se efec-  
tuará en el registro A a fin de transformar el factor "12" en  
25 el factor "120". Esta operación se indica por SHd I en la fi-  
gura 19. Después del tiempo t9 ocurre de nuevo la operación  
previamente descrita, es decir por el avance del contenido -  
de la década D(10') y de la década D(C2) que contendrán ahora  
la cifra "2" del multiplicador. En el esquema de la figura 19  
30 puede observarse que el dígito "120" será añadido 2 veces al



305239

1 contenido previo del registro B.

5 En la continuación de la operación de multiplicación hay otro cambio inverso en el registro C, indicado por SHi II a fin de hacer accesible esa cifra, que en este caso es la última cifra del multiplicador, y un cambio directo SHd II en el registro A a fin de transformar el dígito "120" en el dígito "1200". Como la cifra accesible del multiplicador es "8" el dígito "1200" se añadirá 8 veces al contenido previamente existente en el registro B hasta obtener el resultado "9876".  
10 Ahora no es accesible ninguna cifra diferente a cero por el registro C, en virtud de lo cual no ocurre ninguna salida de la década D(C2) capaz de hacer que la unidad aritmética de adición empiece a funcionar. Sin embargo, el circuito del programador continúa describiendo los mencionados ciclos de cambio directos e inversos y cada vez que el circuito de conducción alternativa FF15 se ajuste falsamente desde el estado verdadero, se  
15 avanzará el cómputo del contador de 16 posiciones C(N).

20 En la figura 19 esta secuencia de cambios se indica desde SHi III hasta SHi XVI para el registro C y desde SHd III hasta SHd XVI para el registro A, respectivamente. Este proceso de los cambios cumple la finalidad de llevar los factores a las posiciones iniciales dentro de los registros A y C. Después de estas 16 operaciones de cambio, ocurrirá la salida del contador C(N) y como queda dicho causará el reajuste del  
25 circuito de conducción alternativa FF16, causando la discontinuidad de la operación de multiplicación. Como se ha indicado, el resultado se encuentra dentro del registro magnético B y la lectura será conmutada al mismo por medio de la unidad exhibidora UP.

30 Aun cuando la multiplicación se ha descrito ahora con

30 5239



1 referencia a dos factores particulares, se comprenderá que el desarrollo y la realización serán sustancialmente idénticos para cualquier dígito a multiplicar, siempre que no sea superada la capacidad máxima de los registros magnéticos.

5 Ahora se describirán los circuitos que efectúan la operación de división,

Con referencia a la figura 12, el programador para la operación de división utiliza en parte los mismos circuitos que se emplean para la operación de multiplicación.

10 El programador para la división controla dicha operación respecto a un dividendo contenido dentro del registro B por una división contenida dentro del registro A.

Si la división va a ser preajustada como operación por sí misma, las operaciones a realizar son:

15 a) Introducción del dividendo en el registro A.  
b) Transferencia del dividendo del registro A al registro B, lo cual puede efectuarse mediante el dispositivo de transferencia controlado por la tecla TC4 en el teclado de control;

20 c) Introducción del divisor en el registro A;  
d) Oposición de la tecla TC6 a fin de iniciar al programador;

25 El programador, a fin de efectuar una división, empieza una operación de cambio directo preliminar, es decir un cambio hacia la izquierda, del divisor y por consiguiente el divisor será cambiado a través de una serie de columnas correspondiente al complemento hasta 16 del número de cifras incluidas en el divisor enteramente (dígito hacia la izquierda) y después de dicha operación se colocará la primera cifra del divisor en la columna 16 del registro A al que, como

30



30 5239

1 se sabe, corresponde la posición extrema izquierda de la unidad exhibidora.

Después de esta operación preliminar sigue el programa de división propiamente dicho, que consiste en la repetición cíclica de las siguientes operaciones elementales.

5 a) Repetida sustracción del divisor respecto al dividendo, con el divisor en su posición presente, a través del número de veces necesario para obtener el primer resultado negativo; el número de sustracciones efectuadas con un resultado positivo será contado en la década D(C2).

10 b) Adición del divisor al resultado de la operación precedente, a fin de reconstituir en el registro B el último resultado positivo de la citada secuencia de sustracciones.

15 c) Cambio a través de un paso hacia la izquierda del contenido del registro C, de manera que la cifra contenida dentro de la década D(C2) pueda pasar a la primera columna de la memoria C.

d) Cambio a través de un paso hacia la derecha del contenido de la memoria A.

20 El ciclo así descrito de operaciones se repetirá una serie de veces correspondiente al número de cambios efectuados en la etapa preliminar de cambio hacia la izquierda, más 1. En correspondencia con el último ciclo del programa, un circuito discontinua la operación de cambio inverso del contenido del registro A de manera que al final del programa el divisor está de nuevo en la posición inicial.

25 Como ejemplo general del proceso de división por sustracciones repetidas, se expondrá ahora el programa relativo a la operación "62 : 5", en una máquina computadora que, a efectos de simplificación, se supondrá consta solamente de

30



30 5239

1 tres columnas de memoria.

Al lado de los dígitos que se expondrán seguidamente se hará una referencia literal, mostrando el registro magnético donde están contenidos dichos dígitos.

5 1. Posición inicial:

B 0 6 2  
A 0 0 5  
C 0 0 0

2. Cambio completo hacia la izquierda del contenido del registro A:

10 B 0 6 2  
A 5 0 0  
C 0 0 0

3. Se sustraerá "500" de "062" y, siendo negativo el resultado, la década D(C2) contará cero.

15 4. Se añadirá "500" al resultado de la sustracción anterior, a fin de volver de nuevo a la situación precedente.

5. El contenido del registro A se cambia hacia la derecha a través de un paso alcanzando la situación:

B 0 6 2  
A 0 5 0  
C 0 0 0

20 6. Se sustraerá "050" de "062" y el primer resultado será "12", un resultado positivo; mientras que el segundo resultado será negativo, en virtud de lo cual la década D(C2) cuenta uno.

25 7. Se sumará "050" al resultado de la última sustracción a fin de alcanzar la posición:

B 0 1 2  
A 0 5 0  
C 0 0 0

30 8. Cambio hacia la derecha del contenido del registro A y cambio hacia la izquierda a través de un paso del contenido del registro C, con la consiguiente transferencia del



30 5239

1 contenido de la década D(C2) a la primera columna del registro C:

B 0 1 2  
A 0 0 5  
C 0 0 1

5 9. Sustracción del dígito "005" respecto al dígito "012". El primer resultado será "007", un resultado positivo el segundo resultado será "002", un resultado también positivo; el tercer resultado será negativo; la década D(C2) por consiguiente contará dos.

10 10. Se sumará el dígito "005" al resultado de la última sustracción, alcanzado la posición:

B 0 0 2  
A 0 0 5  
C 0 0 1

15 11. Se efectúa un cambio hacia la izquierda para el contenido del registro C con la consiguiente transcripción del contenido de la década D(C2) a la primera columna del registro C y la transferencia a la segunda columna del contenido anterior de la primera columna. El cambio en el registro A se impide como se explicará mas adelante. La posición final es:

20 B 0 0 2  
A 0 0 5  
C 0 1 2

Al final de la operación de división, el cociente se almacenará dentro del registro C y el resto consiste en el contenido residual del registro B.

25 Si se oprímiese en este momento la tecla TC7, se efectuará una multiplicación del contenido del registro A, es decir el divisor, por el contenido del registro C, es decir el cociente; y el resultado se almacenaría en el registro B, sumándose automáticamente al posible resto ya presente en aquel.  
30 Así, sería posible obtener la reconstitución del dividendo.

30 5239



1

Volviendo ahora a la descripción detallada de la operación de división, y con referencia a las figuras 8, 10, 11 y 12, será posible observar que la opresión de la tecla TC6 causa las siguientes operaciones:

5

El circuito de conducción alternativa FF3 se ajusta verdaderamente y por consiguiente al final de la exploración que se está efectuando, el circuito de conducción alternativa FF4 se ajusta verdaderamente habilitando la operación de cambio (para las formas de onda) veanse las figuras 20a y 20b.

10

El circuito de conducción alternativa FF21 se ajusta verdadera y simultáneamente con la opresión de la tecla TC6; este circuito de conducción alternativa inicia la operación preliminar del cambio hacia la izquierda "entero" del divisor y de cómputo del complemento para (16-1) del número de cambios a que se somete el divisor durante esta operación. Asimismo, será reajustando el circuito de conducción alternativa FF7, en virtud de lo cual la unidad de adición y sustracción quedará predispuesta para efectuar las sustracciones de la primera etapa del programa.

15

20

La parte del programador exclusivamente relacionada con la operación de división incluye principalmente los circuitos de conducción alternativa FF20, FF21, FF22 y FF19.

25

La entrada ajustada S del circuito de conducción alternativa FF20 está conectada a un circuito-válvula PG20 cuya entrada a está conectada al terminal de salida de la década computadora D(B), (figura 8); este circuito-válvula PG20 está provisto de una entrada de control c conectada a la salida de un inversor I9 accionada por la salida del circuito-válvula de coincidencia Y26 a cuyas entradas llegan los impulsos de exploración 16p en la última posición, el voltaje

30

30 5239 20



1 de salida verdadera del circuito de conducción alternativa  
FF15 y la salida verdadera del circuito de conducción alter  
nativa FF19. La otra entrada reajustada R del circuito de -  
conducción alternativa FF20 está conectada a la salida ver-  
5 dadera del circuito de conducción alternativa FF12 conectada  
al terminal 12 de la figura 12.

La entrada ajustada S del circuito de conducción alter  
nativa FF21 está conectada a la citada tecla TC6 de la figu-  
ra 10, y su entrada reajustada R está conectada a la salida  
del inversor I10 accionada por el circuito-válvula Y27, a cuyas  
10 entradas llegan los impulsos 16p que marcan la última posi-  
ción de exploración, y la salida del circuito-válvula O4. Las  
entradas del circuito-válvula O4 están conectadas a las sali-  
das verdaderas de los circuitos de conducción alternativa de  
15 la memoria auxiliar D(A1) (figura 9). El circuito-válvula  
O4 sirve, junto con el impulso 16p, para determinar cuando  
una cifra diferente a cero ha alcanzado la posición extrema  
izquierda del registro A, es decir la columna 16.

La entrada ajustada S del circuito de conducción al-  
20 ternativa FF22 está conectada a la salida B del circuito-vál-  
vula PG 220 cuya entrada a está conectada a la salida falsa  
del circuito de conducción alternativa FF4 llevada al termi-  
nal 4 de la figura 12 y su terminal de control c está conec-  
tado a la salida falsa del circuito de conducción alternati-  
25 va FF21. La entrada reajustada R del circuito de conducción  
alternativa FF22 está conectada al terminal de salida del -  
contador de 16 posiciones C(N'). La salida falsa del circui-  
to de conducción alternativa FF22 se lleva a través del cir-  
cuito diferenciador PD220 a la entrada del contador C(N').  
30 Este contador se muestra en la figura 8.

30 5238



1

El circuito de conducción alternativa FF19 tiene su entrada ajustada S conectada a la salida verdadera del circuito de conducción alternativa FF22 y la entrada reajustada R del circuito de conducción alternativa FF19 está conectada al terminal de salida del contador de 16 posiciones C(N).

5

La salida verdadera del circuito de conducción alternativa FF19 está conectada como queda dicho al circuito-válvula Y26 y es llevada también al terminal de salida 19 a fin de aplicarse a otros circuitos.

10

La salida falsa del circuito de conducción alternativa FF19 está igualmente conectada a un terminal de salida 19 para su aplicación a otros circuitos, estando también conectada a través de un diodo d19 a una de las entradas del circuito-válvula Y28, estando dicha entrada conectada también al terminal de salida falsa del circuito de conducción alternativa FF4 mostrado en 4.

15

20

La otra entrada del circuito-válvula de coincidencia Y28 últimamente citada, está conectada a la salida del circuito-válvula de coincidencia Y29 en una de cuyas entradas se encuentra presente la salida verdadera del circuito de conducción alternativa FF22, mientras que en su otra entrada se encuentra presente la salida verdadera del circuito de conducción alternativa FF12. La salida del circuito-válvula Y29 está conectada como queda dicho a la otra entrada del circuito-válvula Y28, cuya salida se lleva al circuito inversor Ill, que a través del circuito diferenciador PD110, está conectado al terminal de entrada del circuito contador C(N) mostrado en la figura 8. La salida del circuito-válvula Y19 está conectada también a través de un circuito diferenciador PD240 al terminal de entrada del circuito contador C(N').

25

30

30 5239



1 Durante la operación, el circuito de conducción al  
ternativa FF22 permanece en su estado verdadero a través de  
un tiempo correspondiente a (16-1) exploraciones, debido al  
hecho de que su reajuste se controla mediante la señal proce  
5 dente del contador de 16 posiciones C(N') que recibe un impul  
so tan pronto como la salida falsa del circuito de conducción  
alternativa FF22 pasa al voltaje de tierra, y recibe también  
otros impulsos en el número de (16-1) producido por la salida  
del circuito de coincidencia Y29, que efectúa el producto 12.  
10 22.

Durante las (16-1) exploraciones que ocurren bajo  
el control del circuito de conducción alternativa FF22, y -  
mientras el circuito de conducción alternativa FF4 permanece  
en su estado verdadero, el divisor será desviado o cambiado  
15 hacia la izquierda a través de un paso por cada exploración  
y por consiguiente la primera cifra del dígito del divisor  
alcanzará ciertamente la columna 16 del registro A antes de la  
terminación de las (16-1) exploraciones o, a lo sumo, si el  
divisor consta de una sola cifra, cuando es efectuada la de  
20 cimosexta exploración.

El cambio hacia la izquierda del divisor termina  
en el registro A cuando el circuito de conducción alternati  
va FF21 se ajusta falsamente, es decir cuando recibe en su  
entrada reajustada R un impulso procedente del inversor I10,  
suponiendo que ambas señales estén presentes en la entrada  
25 del circuito-válvula Y27, es decir si la exploración se efec  
tua en su última posición (y por consiguiente el impulso 16p  
está presente), y en este caso, si el contenido de la década  
D(A1) asociada a la memoria A es diferente a 0, es decir si  
30 uno de los circuitos de conducción alternativa de esta década

30 5239



1 se encuentra en su estado verdadero, el correspondiente voltaje que pasa a través del circuito-válvula O4.

5 Cuando se reajusta el circuito de conducción alternativa FF21, el voltaje de salida del circuito-válvula Y23 pasa a voltaje de tierra y por consiguiente será negativa la salida del circuito-válvula NI2 (figura 11). Por consiguiente, con el primer ajuste verdadero del circuito de conducción alternativa FF12 después de haberse reajustado el circuito de conducción alternativa FF21, habrá una salida del circuito-válvula Y21 debido al hecho de que en su otra entrada se encuentra presente un voltaje habilitador, procedente del circuito-válvula NI2. La salida del circuito-válvula Y21 está conectada al diferenciador drl que emitirá un impulso R4 que hace que el circuito de conducción alternativa FF4 se ajuste falsamente y por consiguiente se cierre el circuito de cambio.

15 Cuando el circuito de conducción alternativa FF4 se ajusta falsamente, como se encuentra presente un voltaje en su salida falsa, entonces a través del circuito-válvula Y28, el inversor I11 y el siguiente circuito diferenciador PD110 se obtendrá una secuencia de impulsos, cuyo número corresponde al complemento para (16-1) del número de cambios efectuados en el divisor. La secuencia de impulsos se avanza hacia el contador C(N) que registra el número de exploraciones, menos uno, durante el intervalo en que el dispositivo de cambio está cerrado.

25 Cuando el circuito de conducción alternativa FF22 se ajusta falsamente, como causado por el impulso de salida del contador C(N') después de 16 impulsos llevados a su entrada INC(N'), hace que el circuito de conducción alternativa FF19 se ajuste verdaderamente. El circuito de conducción alternati

1

5

10

15

20

25

30

30 039



1 va FF19 controla el proceso de división llevando a cabo una  
función análoga a la del circuito de conducción alternativa  
FF16 en el caso del proceso de multiplicación. El ajuste ver  
5 dadero del circuito de conducción alternativa FF19 hace, a  
través del diodo dl9, que el circuito de conducción alterna  
tiva FF4 se ajuste verdaderamente como se requiere para obte  
ner el completamiento del programa y también, a través del ci  
cuito-válvula O3, el circuito-válvula Y11 y el inversor I2 -  
10 (figura 11) hace que la señal  $\overline{GOP}$  pase a voltaje de tierra,  
en virtud de lo cual, como el circuito de conducción alterna  
tiva FF7 está falsamente ajustado, la unidad aritmética efec  
tua una secuencia de sustracciones del contenido del registro  
A respecto al contenido del registro B, que contienen al di  
visor y al dividendo, respectivamente.

15 Las sustracciones efectuadas por la unidad aritmética  
son contadas por el circuito de conducción alternativa FF20  
que se ajusta verdaderamente al final de cada sustracción si  
el resultado es positivo. La discriminación del resultado po  
sitivo respecto al resultado negativo se debe al hecho de que  
20 en caso de un resultado positivo, hay siempre una salida de -  
la década D(B) en la posición 16 debido a la propia lógica de  
la sustracción.

25 La señal procedente de la salida verdadera del circui  
to de conducción alternativa FF15 y llevada a la entrada del  
circuito-válvula Y26 sirve para evitar que el circuito de  
conducción alternativa FF20 se dispare debido al transporte  
a la posición 16 que ocurre cuando se efectúa la adición en  
la subsiguiente etapa del programa para la reconstitución del  
último resultado no negativo.

30 Luego se fija de nuevo falsamente el circuito de con  
ducción alternativa en correspondencia con la primera operación

30 5239



1 de la subsiguiente exploración debido al ajuste falso del cir-  
cuito de conducción alternativa FF12. En efecto, la salida -  
verdadera del circuito de conducción alternativa FF12 está  
conectada, como queda dicho, a la entrada reajustada R del -  
5 circuito de conducción alternativa FF20.

El número de veces que el circuito de conducción al-  
ternativa FF20 se ajusta verdaderamente será registrado en  
la década D(C2) a través del circuito-válvula Y31 que está  
conectado a la salida falsa del circuito de conducción alter-  
10 nativa FF20 y a la salida del inversor I9 (figuras 8 y 12). El  
inversor I9 es accionado por la salida del circuito-válvula  
Y25 anteriormente descrito en el caso de multiplicación, y  
la salida de dicho inversor se lleva a la década contadora -  
D(10<sup>4</sup>).

15 Cuando el resultado de la sustracción es negativo falta  
la señal de salida de la década D(B) y en este caso el cir-  
cuito de conducción alternativa FF20 no será ajustado verda-  
deramente, de manera que no se contará la última sustracción.  
El primer impulso l2 procedente de la salida verdadera del -  
20 circuito de conducción alternativa FF12 subsiguiente a la sus-  
tracción con un resultado negativo (con el circuito de conduc-  
ción alternativa en su estado falso) hace que el circuito de  
conducción alternativa FF14 se ajuste verdaderamente a través  
del circuito-válvula Y30 y del circuito diferenciador G140,  
25 y por consiguiente se produzca el paso a la subsiguiente ope-  
ración del programa. Las operaciones del programa se contro-  
lan como en el caso de la multiplicación mediante el contador  
de 4 posiciones que consta de los circuitos de conducción alter-  
nativa FF14 y FF15. La secuencia de sustracción ahora descri-  
30 ta se efectuará con el programador en su posición 0-0, es de



3 1239

1 cir con el circuito de conducción alternativa FF14 y el FF15  
ajustados ambos falsamente.

Luego, mediante el subsiguiente impulso 12, el cir  
cuito de conducción alternativa FF14 se ajusta verdaderamente  
5 y el contador adopta su posición 1-0.

Posición 1-0=(14.15)

La señal  $\overline{GOP}$  permanece en su condición anterior;  
sin embargo, en esta etapa se efectuará una adición, es de-  
cir la adición que no se utilizó en el caso de la multiplica  
10 ción. Para controlar esta adición la disposición que incluye  
a los circuitos-válvula PG143 y PG150 empieza a funcionar.

El circuito-válvula PG143 tiene su entrada a conec-  
tada a la salida falsa del circuito de conducción alternativa  
FF14 y su salida b está conectada a la entrada ajustada S del  
15 circuito de conducción alternativa FF7. El circuito-válvula  
PG150 tiene su entrada a conectada a la salida verdadera del  
circuito de conducción alternativa FF15 y su salida b está  
conectada a la entrada reajustada R del circuito de conduc-  
ción alternativa FF7. Estos dos circuitos-válvula tienen sus  
20 terminales de control c conectados entre si y a la salida fa  
sa del circuito de conducción alternativa FF19.

Este circuito, cuando el circuito de conducción al-  
ternativa FF14 se ajusta verdaderamente, emite un impulso que  
bloquea el ajuste verdadero del circuito de conducción alter-  
25 nativa FF7, permitiendo que la unidad aritmética lleve a ca-  
bo una operación de adición.

El circuito de conducción alternativa FF7 se ajusta  
de nuevo falsamente a fin de predisponer la unidad aritmética  
para llevar a cabo sustracciones despues de la última etapa  
30 del ciclo funcional del programa cuando el circuito de conduc



3 2 3 9

1 ción alternativa FF15 se ajusta falsamente. La salida de los  
circuitos-válvula PG143 y PG150 se encuentra evidentemente -  
presente si el circuito de conducción alternativa FF19 se en-  
cuentra en su estado falso, puesto que en este caso su salida  
5 falsa  $\overline{19}$  está al potencial de tierra, y como queda dicho los  
circuitos-válvula descritos en muchas ocasiones en esta paten-  
te son habilitados cuando sus entradas de control están al po-  
tencial de tierra.

10 El subsiguiente impulso 12, después de la citada  
operación de adición, dispara una vez mas al circuito de con-  
ducción alternativa FF14 y su ajuste falso ajusta verdadera-  
mente al circuito de conducción alternativa FF15.

Posición 0-1=( $\overline{14}$ ,15)

15 Las señales 19 y 15 se encuentran ahora presentes  
y por consiguiente la señal  $\overline{GOP}$  pasa a ser negativa, poniendo  
en condiciones de funcionamiento al dispositivo de cambio. A  
demás, como las señales  $\overline{14}$  y 15 están presentes y el circuito  
de exploración se encuentra predispuesto para el cambio inver-  
so, es decir hacia la derecha, y finalmente como la salida  
20 del circuito-válvula N11 está a un potencial negativo, pues  
sus dos terminales están al potencial de tierra, la operación  
de cambio se efectuará en la memoria A.

Después de este cambio del divisor, se generará  
un impulso mediante el nuevo disparo por el circuito de con-  
ducción alternativa FF12 del contador del programador.

Posición 1-1=(14,15)

25 La señal  $\overline{GOP}$  se encuentra todavía a un potencial -  
negativo y por consiguiente se efectuará otra operación de cam-  
bio, sin embargo, como el producto  $\overline{14}.15$  efectuado por el cir-  
cuito-válvula Y12 está al potencial de tierra, el cambio es  
30

3 2 5



1 un cambio directo, es decir hacia la izquierda, Además, la salida del circuito-válvula N11 se encuentra al potencial de tierra y por consiguiente el cambio se efectuará en la memoria C.

5 Al final de este ciclo el impulso precedente del circuito de conducción alternativa FF12 se encontrará presente de nuevo y los circuitos de conducción alternativa FF14 y FF15 estarán ambos falsamente ajustados, empezando el programador a describir el subsiguiente ciclo, en correspondencia  
10 con la primera etapa del cual, a partir del contenido residual de lo memoria B se sustraerá el divisor cambiado a través de una posición hacia la derecha, debido al anterior cambio inverso efectuado en la memoria A.

15 El número de ciclos efectuados por el programador corresponden al complemento del contenido del contador C(N) que se encontraba presente al comienzo de estos ciclos, y como este contenido es a su vez el complemento para (16-1) del número de cambios efectuados a fin de llevar al divisor totalmente hacia la izquierda, se repetirá el programa tantas veces  
20 como sean los cambios inversos necesarios para llevar de nuevo el divisor a su posición inicial, mas uno.

En el último ciclo el cambio inverso del contenido del registro A no será ya efectuado debido al hecho de que el circuito del inversor bloquea al circuito de conducción alternativa FF5 en la tercera operación del programa.  
25

El circuito de conducción alternativa FF19 pasa de nuevo a su estado falso con la salida del contador C(N) que se presenta al comienzo de la penúltima exploración de la operación de división.

30 La operación de división ha sido ilustrada detalla

3 5239



1 damente con relación al funcionamiento de los circuitos com  
putadores. La figura 21 muestra esquemáticamente el proceso  
de división bajo el punto de vista numérico. En este figura  
se han mostrado el registro A, el registro B y el registro C.  
5 En el registro B, se contiene el dividendo y en el registro A  
el divisor. Supongamos que hay que dividir el número "6, 834  
519" por el número "4572".

En el registro A se efectuará primeramente el cam-  
bio "todo hacia la izquierda" como se muestra por al y la pri  
10 mera sustracción se iniciará mostrando de una vez un resulta  
do negativo. Como queda dicho, un resultado negativo implica  
una nueva suma a fin de reconstituir el último resultado no  
negativo y un cambio hacia la derecha a través de una posición  
en el registro A. La secuencia de estas etapas se indica por a2.  
15 Las sustracciones y cambios se continuan hasta obtenerse el  
primer resultado no negativo. La primera sustracción muestra  
un resultado no negativo y por consiguiente la década B(C2)  
cuenta una sustracción positiva que será registrada en el re  
gistro C. Etapas b1 y c1. La subsiguiente sustracción no será  
20 contada por ser negativa, se volverá a sumar este dígito y el  
subsiguiente cambio hacia la derecha se efectuará en la memo  
ria A empezando de nuevo las sustracciones. En el registro  
A esta etapa ha sido indicada por a3 y en el registro B por  
b2.

25 El registro C cuenta estas 4 sustracciones no nega  
tivas y las registra (etapa c2). Esto continúa a través de la  
etapa a4, a5, a través de la etapa b3 y b4 y c3 y c4, hasta  
que se encuentra presente otra salida del contador C(N') de  
16 posiciones. Al final de este proceso en el registro A per  
30 manecerá el divisor cambiado de nuevo a su posición inicial,

3 5239



1 en el registro C se contiene el cociente y en el registro B  
se contiene el resto.

5 Si en este punto es oprimida la tecla TC7 de control  
de multiplicación, se efectuaría la multiplicación del dividen  
do por el divisor y el resultado se formaría en el registro B  
que contiene al resto, reconstituyéndose así los dos factores.

10 Seguidamente se describirá el funcionamiento de los  
contadores de décadas de las memorias de tipo electrónico ase  
ciados a los registros magnéticos matrices. En las figuras  
23a, 23b, y 23c se han mostrado las formas de onda y el dia  
grama en bloques de un contador de décadas. Los circuitos de  
conducción alternativa FFN1, FFN2 y FFN4 están conectados al  
contador y el circuito de conducción alternativa FFN8 es ac  
15 cionado en su entrada ajustada S mediante la salida verdadera  
del circuito de conducción alternativa FFN4 y en su entrada  
reajustada R mediante la salida verdadera del circuito de con  
ducción alternativa FFN1. La salida verdadera del circuito  
de conducción alternativa FFN1 es llevada también al circuito  
20 válvula de coincidencia D cuya otra entrada está conectada a  
la salida falsa del circuito de conducción alternativa FFN8.  
Estas conexiones son típicas de un contador binario del tipo  
de realimentación. En la figura 23b se han mostrado con deta  
lle las señales presentes en las entradas y en las salidas -  
falsas de los 4 circuitos de conducción alternativa.

25 La figura 23b muestra la situación que ocurre cuando  
se introducen impulsos de avance en este contador de década,  
en el que algunos de los circuitos de conducción alternativa  
habían sido ya directamente ajustados mediante la inserción  
del dígito "6". La operación es intuitiva y no requiere nin  
30 guna exposición detallada.

30 5239



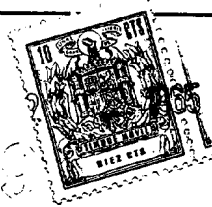
1 La figura 24a muestra el esquema en bloques de un  
contador de 16 posiciones tal como podría ser el contador -  
C(N) o el contador C(N'). Los circuitos de conducción alterna  
5 tiva que forman este contador están simplemente conectados a  
éste y son accionados por la salida verdadera del precedente  
circuito de conducción alternativa en la cadena.

La figura 24b muestra las formas de onda asociadas.  
El funcionamiento de este circuito es totalmente intuitivo y  
no resulta necesaria ninguna detallada exposición.

10 Seguidamente se describirán los circuitos destina  
dos a transcribir o transferir el contenido de los diversos  
registros de la memoria magnética.

Estos circuitos se describirán generalmente sin su  
poner una limitación en el número de registros magnéticos -  
15 aislados cuyos contenidos pueden transcribirse a otros.

Con referencia a la figura 25, se han mostrado en  
ella registros matrices de coincidencia, indicados por A, B,  
... K. En la versión particular aquí descrita, los registros  
A, B, ... K constan de secciones de un solo registro nuclear  
20 magnético, es decir los conductores de columnas de la estruc  
tura matriz son comunes a todas estas secciones del registro.  
Cada una de las secciones citadas del registro incluye 4 con  
ductores de hileras, usados para memorizar, respecto a cada  
columna, un dígito decimal en la codificación binaria del tipo  
25 1-2-4-8. A cada conductor de hilera van asociados unos cir  
cuitos de hilera que, en relación con la sección registrado  
ra A, se indica n por C, R1.1, CRL.2, CRL.3, CRL.4 y que cons  
tituyen una unidad de memoria auxiliar CRA. A cada uno de es  
tos circuitos de hilera van asociados los circuitos-válvula  
30 bidireccionales indicados generalmente por los bloques T1.1,



30 500 8

1 Tl.2, Tl.3, y Tl.4, que constituyen una unidad de transferen  
cia TRA. A los citados bloques va asociado un conductor TA  
que, como se explicará mas adelante, sirve para llevar un vol  
taje para su habilitación. En la disposición computadora an  
5 terriormente descrita, estos voltajes son proporcionados por  
el teclado de control (figura 10). A los otros registros y  
secciones registradoras B a K van asociados unos circuitos  
idénticos a los anteriormente descritos, indicados por corres  
pondientes símbolos, que no se describirán detalladamente. -  
10 Con referencia a la figura 26, los dos bloques CRL.L, y Tl.1  
que forman parte de la memoria auxiliar GRA y de la unidad  
de transferencia TRL se describirán seguidamente. El bloque  
CRL incluye un terminal crl conectado al primer conductor -  
de hilera del registro A. Este conductor está conectado a un  
15 generador de corriente Gc que suministra una de las semico  
rrientes de escritura. Este generador de corriente es contro  
lado por la salida de un circuito-válvula de coincidencia Y  
que tiene dos entradas, una de las cuales está conectado a  
un conductor gp asociado a un generador de impulsos GP (figu  
20 ra 25) que suministra impulsos de control de escritura. La  
otra entrada de este circuito-válvula de coincidencia Y está  
conectada a la salida verdadera de un circuito de conducción  
alternativa FF. La entrada ajustada de este circuito de con  
ducción alternativa está conectada a la salida de un amplifi  
25 cador A, cuya entrada está conectada al citado terminal crl.  
La salida verdadera del circuito de conducción alternativa  
FF está conectada por el conductor tt al circuito Tl.1, que  
forma parte de la unidad TRA. El circuito Tl.1 incluye dos  
circuitos-válvula indicados por PGL.1, que tiene una entra  
30 da y una salida b y un terminal de control c conectados al

30 52



1 terminal TA, al que puede llegar un voltaje habilitador a fin  
de permitir el paso de señales a una u otra dirección. El ter  
5 minal ta del bloque Tl.1 está conectado por los a los corres-  
pondientes terminales tb ... tk de los bloques T2.1 ...TK.1  
que forman los otros circuitos de transferencia asociados a las  
otras memorias de tipo electrónico.

Los conductores de columnas indicados por c1, c2  
... cn están asociados a circuitos indicados por CC1, CC2 ...  
CCN respectivamente, anteriormente descritos.

10 El funcionamiento del circuito es como sigue. Cuan-  
do ha de transcribirse el contenido de una sección determina-  
da del registro magnético a otra sección determinada del mis-  
mo registro, se enviará un voltaje habilitador a los termina-  
15 les de control de los circuitos-válvula bidireccionales, por  
ejemplo, al terminal TAB que controla la transferencia del con-  
tenido entre las secciones registradoras A y B. Este voltaje  
se aplica a los terminales TA y TB a través de los diodos d1  
y d2 (por medio del teclado descrito con referencia a la fi-  
20 gura 10). Esto causará la simultánea habilitación de los cir-  
cuitos-válvula anteriormente descritos que están incluidos  
en los bloques TRA y TRB asociados a las memorias auxiliares  
electrónicas CRA y CRB. Este voltaje habilitador aplicado al  
terminal TAB tendrá que continuar a través de un tiempo sufi-  
25 ciente para permitir la exploración secuencial de todos los  
conductores de columnas.

Por consiguiente, la habilitación de los circuitos-  
válvula bidireccionales, a fin de obtener la transcripción,  
corresponde a transferir el estado del contenido, determinado  
por el estado verdadero de ciertos circuitos de conducción al-  
30 ternativa de las memorias electrónicas, a otros circuitos de

3 5232

1 X conducción alternativa de las memorias electrónicas que no es-  
tuviesen ajustados debido al hecho de que en el registro mag-  
nético al que ha de transferirse el contenido del otro regis-  
tro no se hallaba previamente presente ninguna información.

5 Cuando se lleve a cabo prácticamente la operación de transfe-  
rencia, dicha operación seguirá a una operación de cancelación  
del contenido del registro magnético o sección del mismo a la  
que ha de transcribirse el contenido de otro registro magnéti-  
co o sección de registro magnético. En efecto, si no se lleva  
10 se a cabo tal operación de cancelación, ocurriría la superpo-  
sición del contenido en código binario, relativo a los dos re-  
gistros magnéticos o secciones de registros magnéticos.

La presente invención ha sido descrita con refe-  
rencia a una versión de la misma actualmente preferida y con  
15 referencia a ciertas convenciones, tales por ejemplo como que  
la salida verdadera de un circuito de conducción alternativa  
es un voltaje negativo, pero resultará evidente para un exper-  
to en la materia que un voltaje de este tipo podría ser tam-  
bién positivo sin alterar los principios establecidos. Asimis-  
20 mo, aun cuando se ha descrito con referencia a un registro -  
principal que incluye núcleos magnéticos, será posible emplear  
un registro principal de tipo electrónico como se describe en  
las solicitudes de patente primeras anteriormente citadas.

En resumen, la Patente de Invención que se solici-  
25 ta recaerá sobre las siguientes:

REIVINDICACIONES

1. Sistema de circuito para introducir datos nu-  
méricos en dispositivos de lectura de dispositivos exhibidores  
decimales acoplados a memorias magnéticas electrónicas y de  
30 coincidencia, caracterizado por incluir un teclado numérico pa-

30 5239



1 ra la entrada de los dígitos a introducir en los dispositivos  
una matriz de conversión de los números de base decimal a nú  
5 meros de base binaria, una primera disposición de memoria au  
xiliar de lectura no destructiva, en la que se memorizan los  
datos numéricos a introducir, un sistema de circuito para lle  
var a cabo un cambio a fin de crear espacio para los nuevos da  
tos numéricos a introducir, una segunda memoria auxiliar fun  
cionalmente conectada a la primera memoria auxiliar menciona  
10 da, estando dichas dos memorias a su vez funcionalmente conec  
tadas a la memoria principal a fin de obtener la entrada y el  
cambio de los datos numéricos, habilitando alternativamente  
la primera y la segunda memorias auxiliares citadas y los aso  
ciados circuitos de lectura y escritura, de los datos de dichas  
memorias auxiliares a la memoria principal.

15 2. Sistema de circuito según la reivindicación 1,  
caracterizado porque el referido teclado numérico, además de  
estar asociado a la citada matriz de conversión de la base de  
cimal a la base binaria, está acoplado al referido circuito  
de cambio que permite la periódica habilitación alternante de  
20 las dos memorias auxiliares antes mencionadas, incluyendo un -  
circuito de disparo, un circuito de sincronización y un cir  
cuito de conducción alternativa que efectúa alternativamente  
la habilitación de una u otra memoria axiliar en sincroniza  
ción con las operaciones de lectura, exhibición y reescritura  
25 del contenido de la memoria principal.

30 3. Sistema de circuito según las reivindicaciones  
1 y 2, caracterizado porque dicha matriz de conversión es una  
matriz diodo para el paso de los números de base decimal a los  
números de base binaria en el código 1-2-4-8; estando acopla  
da dicha matriz de conversión a la memoria auxiliar primera-



3 0 5 2 3 9

1 mente citada, y a través de un circuito 0 y un circuito de  
constante temporal, al mencionado circuito de disparo de la  
disposición de sincronización y cambio.

5 4. Sistema de circuito según las anteriores reivin-  
dicaciones, caracterizado porque dicho circuito de sincroni-  
zación incluye un primer circuito de conducción alternativa,  
un segundo y un tercer circuitos de conducción alternativa,  
estando acoplado el primero al referido circuito de disparo  
y al mencionado segundo circuito de conducción alternativa,  
10 que está acoplado a los circuitos de exploración que contro-  
lan las operaciones secuenciales de lectura, cancelación y  
reescritura de los contenidos de la memoria principal dentro  
de la memoria o memorias auxiliares, y estando conectado el  
tercer circuito de conducción alternativa al primero y al se-  
15 gundo de tales circuitos, obteniéndose la referida conexión  
con el segundo circuito de conducción alternativa a través  
de dispositivos de circuito-válvula a fin de obtener el paso  
del estado verdadero de dicho tercer circuito de conducción -  
alternativa al comienzo de una secuencia de exploración.

20 5. Sistema de circuito según las reivindicaciones  
2, 3 y 4, caracterizado porque el referido circuito de con-  
ducción alternativa que efectúa la habilitación de una u otra  
memoria auxiliar de lectura no destructiva en sincronización  
con las operaciones de lectura, exhibición y reescritura del  
25 contenido de la memoria principal, está conectado a un circui-  
to-válvula de coincidencia a accionar mediante el paso al es-  
tado verdadero del tercer circuito mencionado de conducción  
alternativa y por impulsos de control de la operación de cam-  
bio.

30 6. Sistema de circuito según las anteriores reivin

30 523



1 dicaciones caracterizado porque cada una de dichas memoria, au-  
xiliares primera y segunda de lectura no destructiva incluye  
una serie de 4 elementos de codificación binaria memorizadores  
de circuito de conducción alternativa con valor de 1,2,4 y 8  
5 de acuerdo con los datos numéricos contenidos en la memoria  
principal estando funcionalmente conectados dichos circuitos  
de conducción alternativa de la primera memoria no destructi-  
va a la memoria principal a través de dispositivos de circui-  
to-válvula controlados por el citado circuito de conducción -  
10 alternativa habilitador de las memorias auxiliares, estando  
acoplados dichos circuitos de conducción alternativa de la se-  
gunda memoria de lectura no destructiva a la memoria princi-  
pal a través de dispositivos de circuito-válvula que pueden ac-  
cionarse mediante el citado circuito de conducción alternativa  
15 que habilita a las memorias auxiliares, y acoplados con las  
columnas que tienen un valor correspondiente al peso de la ma-  
triz de conversión a los números de base decimal de los núme-  
ros de base binaria acoplados al teclado citado para la entra-  
da de datos numéricos.

20 7. Sistema de circuito según la reivindicación 6, ca-  
racterizado porque dicho acoplamiento del circuito de conduc-  
ción alternativa de las memorias auxiliares de lectura no des-  
tructivas con la memoria principal se obtiene por medios de  
transducción y medios de reescritura para el contenido de los  
25 circuitos de conducción alternativa de las memorias auxilia-  
res en la memoria principal.

30 8. Sistema de circuito según la anterior reivindica-  
ción, caracterizado porque dichos medios de transducción in-  
cluyen amplificadores y dos conductores entrelazados con ele-  
mentos magnéticos de memoria con voluta de histéresis rectan-

30 5239



1 gular, a fin de transferir a los circuitos de conducción al-  
ternativa la información obtenida por la posible inversión de  
remanencia de los elementos de memoria magnética, siendo con-  
trollada dicha inversión de remanencia por circuitos de colum-  
5 na que incluyen generadores de corriente acoplados a los res-  
pectivos conductores de columna, estando acoplados también  
dichos circuitos de columna a circuitos de exploración, inclu-  
yendo los citados medios de escritura generadores para una pri-  
mera semicorriente de escritura para los contenidos de los cir-  
10 cuitos de conducción alternativa en los elementos magnéticos  
de memoria y segundos generadores de una segunda semicorien-  
te de escritura situados en los circuitos de columna.

15 9. Sistema de circuito según las anteriores reivin-  
dicaciones, caracterizado porque la citada memoria principal  
con elementos de memorias magnéticas consta de una memoria  
matriz de lectura destructiva del tipo de coincidencia de co-  
rriente, que tiene solamente la instalación eléctrica de hile-  
ras y columnas.

20 10. Sistema de circuito según las anteriores reivin-  
dicaciones, caracterizado porque los medios de exploración de  
las unidades de memorias simples que forman la memoria princi-  
pal de lectura destructiva comprenden un circuito contador que  
tienen una serie de posiciones separadas correspondientes al  
número de columnas de la memoria magnética.

25 11. Sistema de circuito según la anterior reivin-  
dicación, caracterizado porque el circuito contador del circui-  
to de exploración es un contador de tipo reversible, cuyo sen-  
tido computador puede cambiarse a fin de obtener un cambio di-  
recto o inverso.

30 12. Sistema de circuito según las anteriores reivin-



30 5 1958

1 dicaciones, caracterizado porque incluye medios que permiten  
el cambio cíclico.

5 13. Sistema de circuito para llevar a cabo opera-  
ciones aritméticas, particularmente en relación con disposi-  
tivos de lectura de datos en registradores matrices o regis-  
tradores de coincidencia de tipo magnético o registradores  
electrónicos, caracterizado porque incluye un primer registro  
un segundo registro y un tercer registro funcional y selecti-  
vamente acoplados a dicha disposición de lectura en disposi-  
10 tivos de exhibición decimal, estando dicho primer registro  
funcionalmente conectado a una disposición de introducción  
de datos numéricos, y a circuitos para llevar a cabo operacio-  
nes aritméticas, estando acoplado el segundo registro mencio-  
nado a la mencionada disposición exhibidora y a los menciona-  
15 dos circuitos para llevar a cabo operaciones aritméticas y  
que funcionan como totalizador, estando el citado tercer re-  
gistro selectivamente acoplado a la mencionada disposición ex-  
hibidora y a los referidos circuitos para llevar a cabo ope-  
raciones numéricas y que funcionen como contador.

20 14. Sistema de circuito según la reivindicación 13,  
caracterizado porque cada registro está acoplado a memorias  
auxiliares de tipo electrónico dispuestas en circuitos a fin  
de funcionar también como décadas contadoras, incluyéndose  
unos circuitos para la conmutación secuencial en las columnas  
25 de los registros matrices, que permiten la realización de ope-  
raciones de adición mediante la adición, columna por columna,  
del contenido de la primera memoria al contenido de la segun-  
da memoria.

30 15. Sistema de circuito según la reivindicación 13,  
caracterizado porque cada uno de los registro magnéticos está



30 5239

1 acoplado a memorias auxiliares de tipo electrónico incluidas  
en circuito a fin de funcionar también como décadas contado-  
ras, incluyéndose también circuitos de conmutación secuencial  
5 en las columnas de los registros matrices que permiten la re-  
alización de operaciones de sustracción mediante la adición  
columna por columna, del complemento del sustraendo.

10 16. Sistema de circuito según las anteriores reivin-  
dicaciones, caracterizado porque incluye medios para conmutar  
la lectura a los registros simples, incluyendo circuitos de  
conducción alternativa que controlan la conmutación y son con-  
trolados por medio de teclas que controlan la realización de  
las operaciones.

15 17. Sistema de circuito según las anteriores reivin-  
dicaciones, caracterizado porque los medios de circuitos des-  
tinados a efectuar la adición, columna por columna, de los  
contenidos de los registros magnéticos, incluyen medios para  
generar una secuencia de 10 impulsos a fin de sumar, columna  
por columna, las cifras del dígito contenido en los registros  
magnéticos, a través de las memorias auxiliares de tipo elec-  
trónico conectadas para funcionar también como contadores de  
20 décadas.

25 18. Sistema de circuito según las anteriores reivin-  
dicaciones, caracterizado porque para efectuar la operación  
de adición los medios de circuitos incluyen circuitos-válvula  
que permiten sumar en la memoria electrónica contadora del  
registro magnético que funciona como totalizador, una serie  
de impulsos de la secuencia de 10 impulsos igual al valor nu-  
mérico de la cifra contenida en la correspondiente columna del  
primer registro magnético y presente en el contador de memo-  
ria electrónica conectado y asociado a dicho primer registro  
30



30 5238

1

magnético.

5

19. Sistema de circuito según las reivindicaciones 13 a 17, caracterizado porque para efectuar la operación de sustracción, los medios de circuitos de la reivindicación 18 incluyen circuitos-válvula que permiten el envío de una serie de impulsos de la secuencia de 10 impulsos correspondiente al complemento para 10 en el caso de la primera columna y al complemento para 9 en el caso de las columnas subsiguientes.

10

15

20

25

20. Sistema de circuito según las reivindicaciones 13 y 14, caracterizado porque para efectuar la operación de multiplicación se incluyen circuitos que permiten tomar las cifras simples del multiplicador contenido en el citado tercer registro magnético y su transferencia a la memoria auxiliar de tipo electrónico conectada como contador, estableciéndose medios para efectuar repetidas adiciones del multiplicando un número de veces correspondiente al valor de la cifra tomada del registro magnético que contiene al multiplicador y presente en la memoria auxiliar de tipo electrónico medios para reintroducir la cifra tomada del registro magnético y para tomar la subsiguiente cifra de orden superior e introducirla en la memoria auxiliar de tipo electrónico del tercer registro magnético citado, y para repetir el ciclo de adiciones hasta agotar el contenido numérico de la tercera memoria que funciona como contador.

30

21. Sistema de circuito según la anterior reivindicación, caracterizado porque incluye medios contadores funcionalmente conectados para contar el número de veces en que se ha efectuado la transferencia de una cifra del dígito contenido en el tercer registro magnético, y que tienen tantas posiciones como columnas tienen las memorias magnéticas, están

30 5439

1 do dichos medios contadores funcionalmente conectados a fin de determinar la discontinuación de la operación de multiplicación al final de la exploración del contenido en todas las columnas de los registros magnéticos interesados.

5 22.. Sistema de circuito según las anteriores reivindicaciones, caracterizado porque incluye medios de circuitos que forman un programador para la operación de multiplicación, incluyendo dicho programador medios funcionalmente conectados a los mencionados medios contadores, transferidores y conmutadores, a fin de obtener la realización del ciclo -  
10 de operaciones elementales para llevar a cabo la operación de multiplicación mediante las repetidas adiciones de un factor contenido dentro del primer registro magnético.

15 23. Sistema de circuito según la anterior reivindicación, caracterizado porque dicho programador contiene un circuito contador que tiene una serie de posiciones correspondiente a las etapas elementales del programa, estándole dicho programador funcionalmente conectado al citado circuito contador con una capacidad igual al número de columnas de los registros magnéticos a fin de determinar la discontinuación de  
20 la operación de multiplicación.

24. Sistema de circuito según las anteriores reivindicaciones, caracterizado porque incluye medios para conmutar la lectura de la disposición de elementos exhibidores decimales al segundo registro magnético que contiene el resultado  
25 de la operación de multiplicación.

25. Sistema de circuito según las reivindicaciones 13 a 19, caracterizado porque para efectuar la operación de división se incluyen unos medios de circuito que efectúan el  
30 cambio del divisor hasta llevar su cifra mas importante a la

30 5239



1 posición del mas elevado orden en el registro matriz que la  
contiene; medios para efectuar sustracciones secuenciales del  
divisor respecto al dividendo hasta obtener un resultado nega  
5 tivo; medios para efectuar una adición en correspondencia -  
con un resultado negativo y efectuar un cambio inverso en el  
divisor; medios para repetir las operaciones de sustracción;  
adición y cambio a través de un número K de veces hasta lle  
10 var de nuevo el divisor a su posición inicial; medios para con  
tar los cambios directos efectuados en el divisor y para repe  
tir dichas operaciones tantas veces como fuesen las posicio  
15 nes cambiadas por el divisor, y medios para contar las opera  
ciones de sustracción que tienen un resultado no negativo --  
en una de las memorias de tipo electrónico y para cambiar el  
contenido de dicha memoria auxiliar en un registro principal  
20 en correspondencia con los cambios inversos del divisor a fin  
de obtener el cociente contando dichas sustracciones repeti  
das con un resultado no negativo.

26. Sistema de circuito según la reivindicación 26  
20 caracterizado porque los citados medios para llevar a cabo la  
sustracción, adiciones de las sustracciones con un resultado  
negativo, y operación de cambios directos e inversos, inclu  
yen un circuito programador que comprende un contador que tie  
ne posiciones separadas para cada una de estas operaciones -  
elementales, repitiéndose la descripción de las posiciones de  
25 dicho contador tantas veces como sean las posiciones cambia  
das del divisor durante el cambio hasta alcanzar la posición  
de orden mas elevado.

27. Sistema de circuito según las anteriores reivin  
dicaciones, caracterizado porque comprende medios conmutado  
30 res para la lectura del contenido de las memorias en la memo

30 5239<sup>20</sup>



1       ria magnética que contiene al cociente.

5               28. Sistema de circuito según la reivindicación 13, ca  
racterizado porque dichas memorias del tipo de coincidencia -  
incluyen una disposición ortogonal de conductores en hileras  
8       y columnas, en cuyos cruces están entrelazados los núcleos  
magnéticos que tienen volutas de histéresis rectangulares, a  
fin de memorizar dígitos decimales en el código o clave 1-2-  
4-8, siendo explorados dichos conductores de columnas secuen-  
cialmente por corrientes de lectura, estando acoplados los men-  
10       cionados conductores de hileras por grupos de 4 a los registros  
de lectura no destructivos, incluyendo cada uno de ellos 4 cir-  
cuitos de conducción alternativa, los cuales están conectados  
a amplificadores de los voltajes inducidos por las inversio-  
nes de magnetización de los núcleos magnéticos que fueron mag-  
15       netizados en dirección inversa cuando se aplicó la corriente  
de lectura a los conductores de columnas, estando dichos cir-  
cuitos de conducción alternativa acoplados también a generado-  
res de corriente para reescribir el contenido de la columna  
habilitada del registro magnético.

20               29. Sistema de circuito según la reivindicación 28,  
caracterizado porque los mencionados circuitos de conducción  
alternativa que forman las memorias auxiliares no destructi-  
vas están funcionalmente conectados a medios para la exhibi-  
ción secuencial del contenido de las columnas del registro -  
25       magnéticos.

30               30. Sistema de circuito según las reivindicaciones 29  
y 28, caracterizado porque los citados circuitos de conduc-  
ción alternativa que constituyen las memorias auxiliares de  
lectura no destructivas están conectados como contadores de  
décadas de manera que pueden cambiar el contenido numérico de

30 5239

1 las columnas simples de las memorias magnéticas mediante la aplicación de impulsos de avance del cómputo de décadas.

5 31. Sistema de circuito según las reivindicaciones 28 a 30, caracterizado porque por lo menos algunos de los registros magnéticos de lectura no destructivos están acoplados a dos memorias de lectura no destructivas auxiliares, estando acoplada también una de dichas memorias auxiliares a un teclado para la introducción de los mencionados datos numéricos, cuyas dos memorias auxiliares están funcionalmente acopladas a medios de circuitos que permiten el cambio de los posibles 10 datos numéricos ya memorizados a fin de crear el lugar para los nuevos datos introducidos en una de tales memorias auxiliares.

15 32. Sistema de circuito según las reivindicaciones 13 a 27 y 29 a 31, caracterizado porque los citados medios destinados a efectuar el cambio del contenido de los registros de lectura destructivos incluyen medios para efectuar un cambio independientemente de la operación de introducción.

20 33. Sistema de circuito según la reivindicación 32 caracterizado porque los citados medios destinados a efectuar el cambio incluyen un circuito de exploración para las columnas de los registros magnéticos, estando conectados dichos medios de exploración a circuitos que controlan la dirección de exploración en dirección directa o inversa a fin de poder - 25 efectuar un cambio directo o inverso.

30 34. Sistema de circuito según las anteriores reivindicaciones, caracterizado porque incluye medios para generar 10 impulsos para efectuar las operaciones de adición columna por columna a través de las memorias auxiliares conectadas como décadas; incluyendo dichos medios un oscilador para pro-

3 0239



1 ducir impulsos de avance, una década contadora funcionalmente  
conectada al citado oscilador, a circuitos de conducción al-  
ternativa y a circuitos-válvula de coincidencia; disponiéndose  
5 dichos circuitos últimamente citados de manera que desde  
dichos circuitos de coincidencia se emiten grupos de 10 im-  
pulsos del tren de impulsos producido por el oscilador, sien-  
do producido dichos grupos de 10 impulsos un número de veces  
igual al número de columnas de los registros cuyo contenido  
numérico ha de sumarse.

10 35. Sistema de circuito según la reivindicación 34  
caracterizado porque para la operación de adición columna -  
por columna, se establecen medios para tomar columna por co-  
lumna el contenido de los dos registros magnéticos que contie-  
nen los sumandos y para efectuar la respectiva transferencia  
15 a las memorias auxiliares de décadas, medios para aplicar  
la citada secuencia de 10 impulsos a una primera década has-  
ta su saturación; medios de circuitos conectados a la sali-  
da de rebosamiento de dicha década a fin de enviar el núme-  
ro restante de la secuencia de 10 impulsos correspondiente al  
20 dígito que estaba contenido en la citada década a sumar den-  
tro de la segunda memoria auxiliar, de décadas, a fin de ob-  
tener la adición de los contenidos de la primera y de la se-  
gunda década, y medios para escribir el contenido de las -  
mencionadas memorias de décadas auxiliares dentro de las co-  
25 lumnas de los registros magnéticos de los cuales habían si-  
do extraídos los dígitos de los sumandos.

30 36. Sistema de circuito según la reivindicación  
35, caracterizado porque comprende medios para acumular el  
posible transporte determinado por la salida de rebosamien-  
to de la segunda memoria auxiliar de décadas y para transfe-

30 5239



1 rirlo a dicha segunda memoria auxiliar de décadas inmediata-  
mente después de la lectura en la citada segunda memoria del  
contenido de la siguiente columna de orden superior del re-  
gistro magnético.

5 37. Sistema de circuito según las anteriores reivindi-  
caciones, caracterizado porque para la operación de sustrac-  
ción se establecen medios para introducir en la segunda memo-  
ria auxiliar de décadas un número de impulsos de la secuen-  
cia de 10 impulsos correspondiente al complemento para 10 pa-  
10 ra la cifra correspondiente a la primera columna, y al comple-  
mento para 9 para las cifras de orden superior.

15 38. Sistema de circuito según la reivindicación 37,  
caracterizado porque dichos medios para formar el complemen-  
to para 9 incluyen circuitos que permiten la introducción -  
de un número de impulsos de 10 avances a ambas memorias de  
décadas auxiliares, cuyos impulsos son enviados a la segunda  
memoria de década hasta que la primera década presenta un re-  
bosamiento; obteniéndose el complemento para 10 por medios  
de circuitos que producen un impulso aditivo en corresponden-  
20 cia con la elaboración del contenido de la primera columna y  
para introducir dicho impulso en la segunda memoria auxiliar  
de décadas.

25 39. Sistema de circuito según las anteriores reivindi-  
caciones, caracterizado porque para la operación de multipli-  
cación se disponen medios para la realización secuencial de  
operaciones elementales, incluyendo dichos medios un conta-  
dor de 4 posiciones, utilizándose tres de dichas posiciones,  
incluyendo el citado contador dos circuitos de conducción -  
alternativa conectados para asumir 4 configuraciones, cuyos  
30 circuitos, en correspondencia con la primera configuración,



3 5239

1 controlan la realización de las adiciones repetidas del multi  
plicando una serie de veces igual al dígito del multiplicador  
contenido en la memoria auxiliar de décadas asociada al regis  
tro magnético que contiene este factor, circuitos que en co-  
5 rrespondencia con la tercera configuración realizan un cambio  
inverso del contenido del registro que contiene al multipli-  
cador para la reintroducción de las cifras contenidas en la  
memoria de décadas y para introducir en dicha década la si-  
guiente cifra de orden superior del multiplicador; circuitos  
10 que en correspondencia con la cuarta configuración realizarán  
un cambio directo en el registro que contiene al multiplicando  
a través de una posición.

15 40. Sistema de circuito según la reivindicación 39  
caracterizado porque comprende medios de circuitos para repe-  
tir los cuatro ciclos de posiciones del contador de progra-  
mas, incluyendo dichos medios de circuitos un contador que  
tiene una capacidad igual al número de las columnas de los  
registros magnéticos, haciéndose avanzar el cómputo de dicho  
contador por las repeticiones cíclicas de los programas ele-  
20 mentales.

25 41. Sistema de circuito según las anteriores reivin-  
dicaciones, caracterizado porque para efectuar las operacio-  
nes de división se establecen medios de circuitos para el  
cambio hacia la izquierda del divisor, cuyos medios incluyen  
un circuito de conducción alternativa conectado para energiz-  
zar los circuitos de cambio solo cuando el circuito de con-  
ducción alternativa se encuentra en un estado determinado, dis-  
30 continuándose dichas operaciones de cambio mediante el cambio  
de estado del citado circuito de conducción alternativa me-  
diante circuitos de coincidencia conectados a los medios de

3 - 5239



1 exploración y a la memoria auxiliar asociada al registro mag  
nético que contiene al divisor, cuyos circuitos de coinciden  
cia son habilitados mediante la presencia de una significati  
va señal numérica y mediante la presencia de una señal de ex  
5 ploración en la última posición.

42. Sistema de circuito según la reivindicación 41,  
caracterizado porque comprende medios contadores para contar  
las posiciones cambiadas por el divisor durante la etapa de  
cambio hacia la posición de orden mas elevado en el registro  
10 magnético que contiene a dicho divisor, cuyo contador está  
funcionalmente conectado a circuitos programadores para llevar  
a cabo repetidas sustracciones, adición, cambios directos e  
inversos, para repetir dichas operaciones tantas veces como  
sean las posiciones cambiadas por el divisor en la primera  
15 etapa de cambio citada.

43. Sistema de circuito según la reivindicación 42,  
caracterizado porque los referidos circuitos de programas in  
cluyen un circuito contador de 4 posiciones, consistente en  
dos circuitos de conducción alternativa y capaces de asumir  
20 4 configuraciones separadas, medios que en correspondencia  
con la primera configuración efectuarán repetidas sustraccio  
nes del divisor respecto al dividendo hasta obtener una sus  
tracción cuyo resultado sea negativo, medios para conmutar  
el contador programador a su segunda posición en correspon  
dencia con dicho resultado negativo, medios de circuitos que  
25 en correspondencia con la citada segunda posición llevan a  
cabo una adición del divisor sobre el dividendo a fin de re  
constituir el último resultado no negativo; medios para pa  
sar a la tercera configuración, medios de circuitos que en co  
30 rrespondencia con dicha tercera configuración realizan un cam

30 523



1 bio inverso en la memoria que contiene al divisor, medios para  
conmutar el contador de programas a su cuarta posición, medios  
que en correspondencia con la citada cuarta posición efectúan  
un cambio directo en el registro asociado a la memoria auxi  
5 liar de décadas que cuenta las repetidas sustracciones con un  
resultado no negativo en el que se forma el cociente.

44. Sistema de circuito según la anterior reivindicación, caracterizado porque comprende medios para conmutar la  
lectura y para exhibir en el registro magnético que contiene  
10 el resultado de una particular operación; incluyendo dichos me  
dios un circuito conmutador que consta de dos circuitos de -  
conducción alternativa a fin de adoptar tantas condiciones -  
separadas como sean los registros matrices cuya exhibición -  
pueda ser solicitada, estando conectados los citados circui  
15 tos de conducción alternativa a miembros de control para efec  
tuar las operaciones aritméticas a fin de conmutar la lectura  
al registro particular que contenga el resultado de tal opera  
ción particular que haya sido llevada a cabo.

45. Sistema de circuito para llevar a cabo operacio  
20 nes aritméticas, particularmente en relación con dispositivos  
de lectura para datos en registros de tipo magnético o elec  
trónico, sustancialmente como queda descrito y mostrado en  
los adjuntos dibujos.

46. Circuito para transcribir el contenido de un re  
25 gistro de coincidencia nuclear magnético a otro registro del  
mismo tipo, en el que dichos registros de coincidencia de lec  
tura destructiva están asociados a memorias de tipo electróni  
co de lectura no destructiva, incluyendo las mencionadas me  
morias de lectura no destructiva unos circuitos de conducción  
30 alternativa dispuestos para memorizar secuencialmente datos



30 5239

1 tomados de columnas de los registros matrices, acoplándose  
a circuitos de escritura de su contenido en las respectivas  
columnas de los registros matrices, caracterizado porque para  
dicha operación de transcripción se establecen circuitos-vál  
5 vula bidireccionales, que están conectados para acoplar las  
salidas de consentimiento de escritura de los mencionados cir  
cuitos de conducción alternativa de las memorias de lectura  
no destructiva, respectivamente asociadas, a los registros -  
de lectura destructiva en uno de los cuales ha de transcribir  
10 se el contenido del otro.

15 47. Circuito según la reivindicación 46, caracterizado  
porque dichos registros de coincidencia constan de secciones  
de un mismo registro de coincidencia, cuyas secciones están  
respectivamente asociadas a las citadas memorias de lectura  
no destructiva.

20 48. Circuito según las reivindicaciones 46 y 47, carac  
terizado porque dichos circuitos-válvula bidireccionales están  
insertados en el circuito para su habilitación mediante volta  
jes simultáneamente aplicados para acoplar dos memorias elec  
trónicas preestablecidas, respectivamente asociadas a la sec  
ción de registro magnético a una de las cuales ha de transcri  
birse el contenido de la otra sección registradora.

25 49. Circuito según las reivindicaciones 46, 47 y 48,  
caracterizado porque los terminales destinados a aplicar los  
voltajes habilitadores de los circuitos-válvula bidirecciona  
les están acoplados por medio de elementos de circuitos que per  
miten la habilitación por pares de los grupos de dichos circui  
tos-válvula respectivamente asociados a las memorias electróni  
cas acopladas a las secciones del registro magnético entre las  
30 cuales ha de transcribirse el contenido, a fin de permitir la



30 5239

1

aplicación de dichos voltajes de control mediante el funcionamiento de los controles simples asociados a respectivos pares de circuitos-válvula bidireccionales.

5

50. Se reivindica por último como objeto sobre el que ha de recaer la Patente de Invención que se solicita "SISTEMA DE CIRCUITO PARA INTRODUCIR DATOS NUMERICOS EN DISPOSITIVOS DE LECTURA DE DISPOSITIVOS EXHIBIDORES DECIMALES ACOPLADOS A MEMORIAS MAGNETICAS ELECTRONICAS Y DE COINCIDENCIA".

10

Todo conforme queda descrito y reivindicado en la presente memoria descriptiva que consta de ciento veintiocho páginas mecanografiadas y dibujos adjuntos.

Madrid, 23 de octubre de 1.964

ALFONSO UNGRIA

p.p.

15

20

25

30

23 01

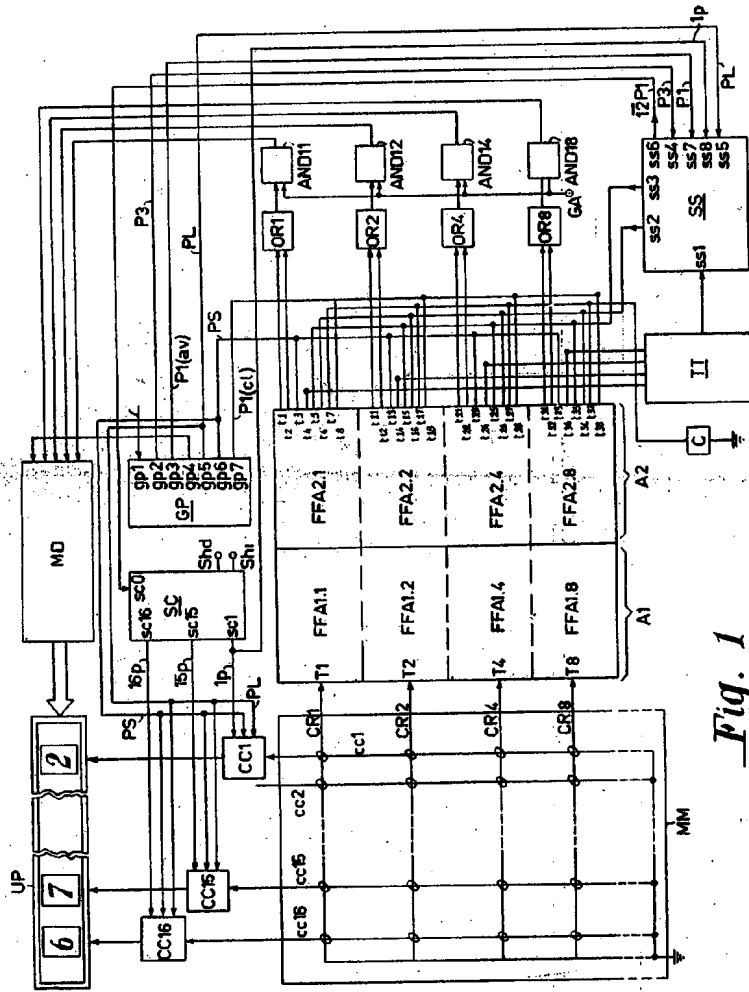


Fig. 1

ESCALA VARIABLE  
 MADRID, 23 DE Octubre DE 1961  
 HECTOR UNGRIA  
*R.R. P.D.*

305239

23 OCT 1968



*Fig. 5*

	P1	PL	P3	PS	P1	PL	P3	PS	P1	PL	P3	PS	P1	PL	P3	PS	P1	PL	P3	PS
A1	0	Y	Y	Y	Y	Y	Y	Y	Y	0	W	W	W	W	W	W	W	W	W	W
A2	X	X	X	X	0	Z	Z	Z	Z	Z	Z	Z	0	0	0	0	0	0	0	0
1	Y	0	0	X	X	X	X	X	X	X	X	X	X	X	X	X	X	X	X	X
" 2	Z	Z	Z	Z	Z	0	0	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y	Y
" 3	W	W	W	W	W	W	W	W	W	0	0	Z	Z	Z	Z	Z	Z	Z	Z	Z
" 4	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	W	W	W	W
" 5	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
" 6	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
" 7																				

	P1	PL	P3	PS	P1	PL	P3	PS	P1	(PL)	P3	PS	(P1)	PL	P3	PS
A1	0	X	X	X	X	X	X	X	X	0	0	0	0	0	0	0
A2	W	W	W	W	0	Y	Y	Y	Y	Y	Y	Y	0	0	0	
1	0	0	0	0	0	0	0	0	0	0	0	Y	Y	Y	Y	
" 15	X	0	0	W	W	W	W	W	W	W	W	W	W	W	W	
" 16	Y	Y	Y	Y	Y	0	0	X	X	X	X	X	X	X	X	

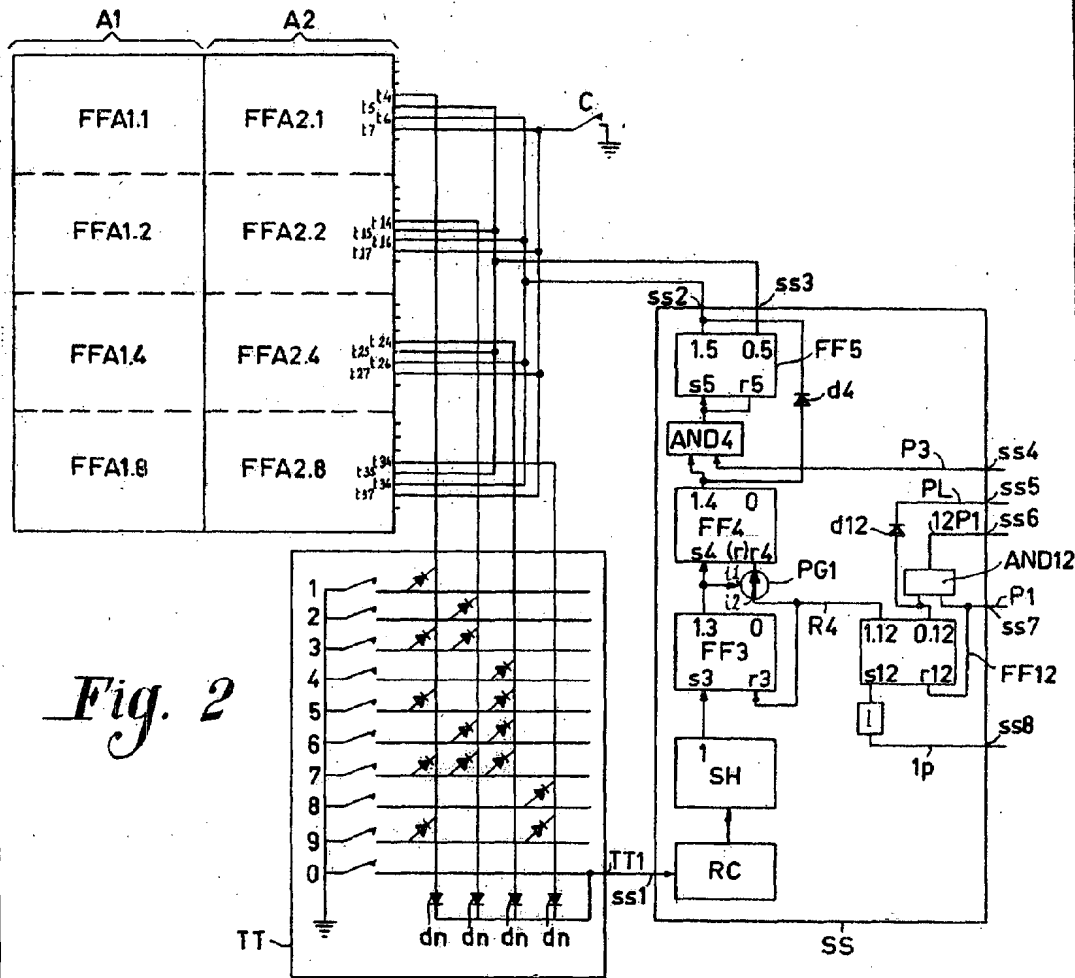
*Fig. 6*

ESCALA VARIABLE  
MADRID, 23 DE octubre DE 1968  
ALFONSO UMERIA

r.p.  
*[Signature]*

305239

23 OCT.



*Fig. 2*

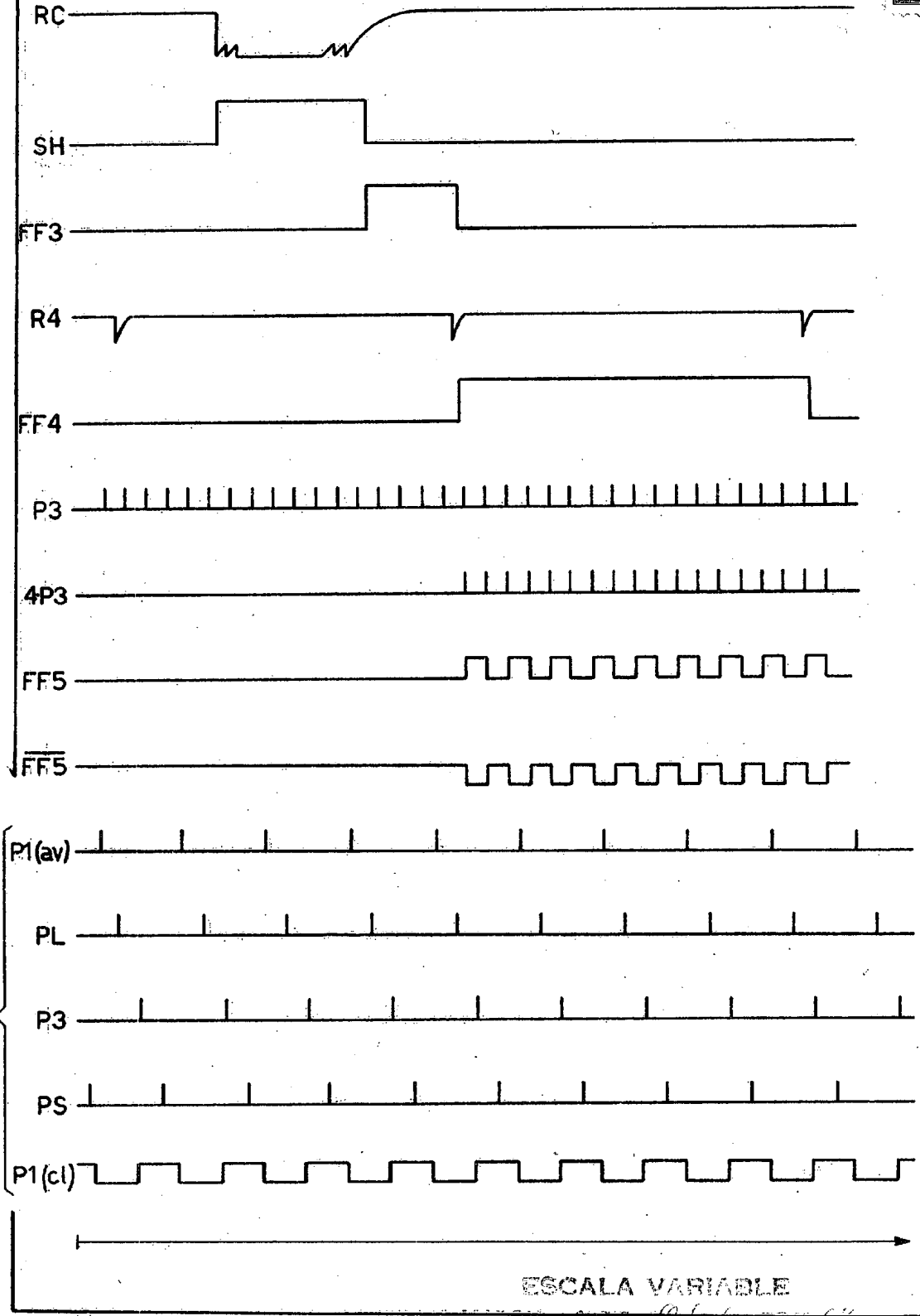
ESCALA VARIABLE  
MADRID, 23 DE octubre DE 1964  
ALFONSO UNGRÍA

P.P.  
*[Handwritten signature]*

305239

Fig. 4

23 00



MARTEL, S.A. DE *Colaba* 1964  
ALFONSO UNGRIA  
P.P. *[Signature]*

305239

23 OCT 1964

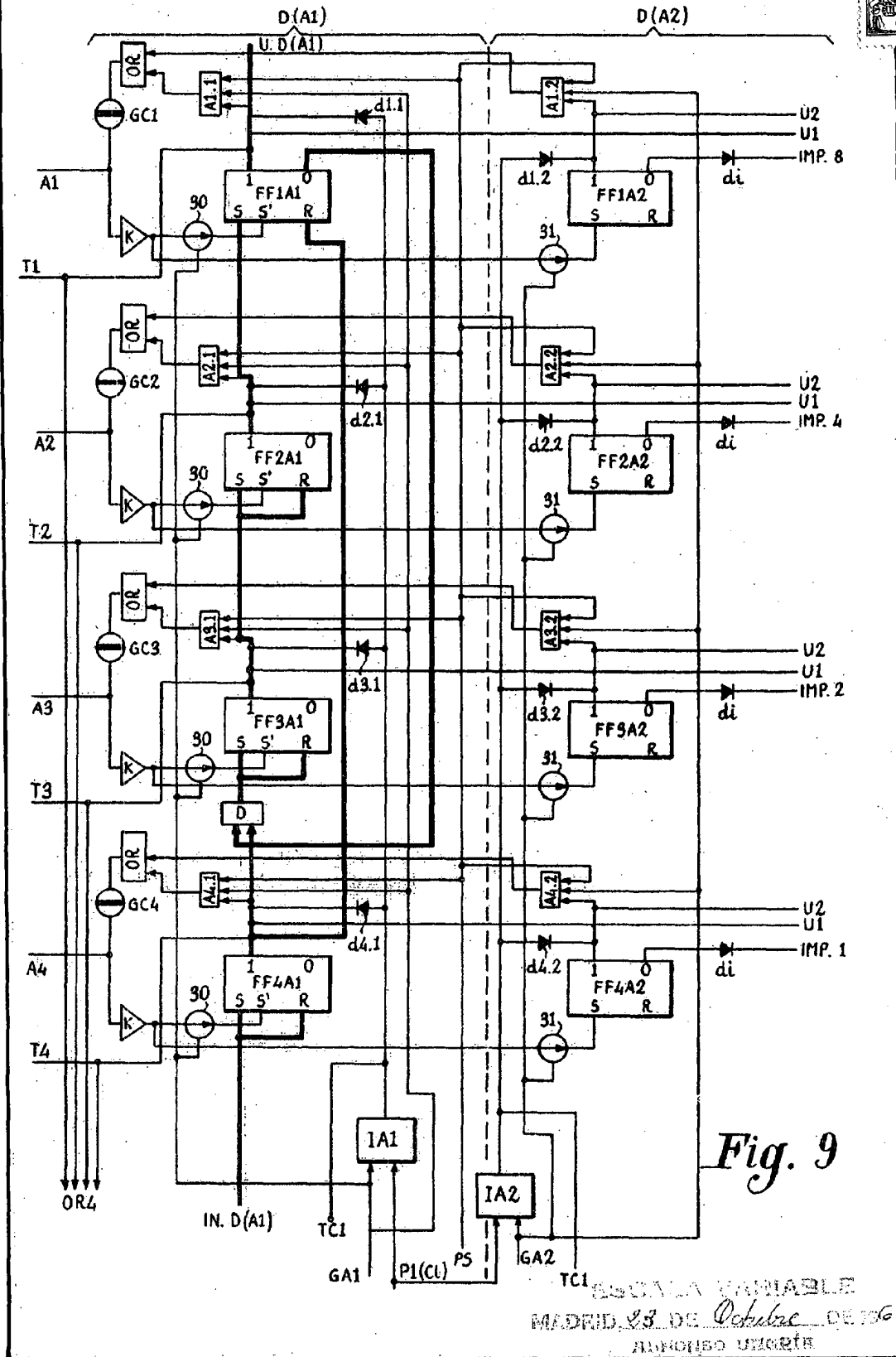
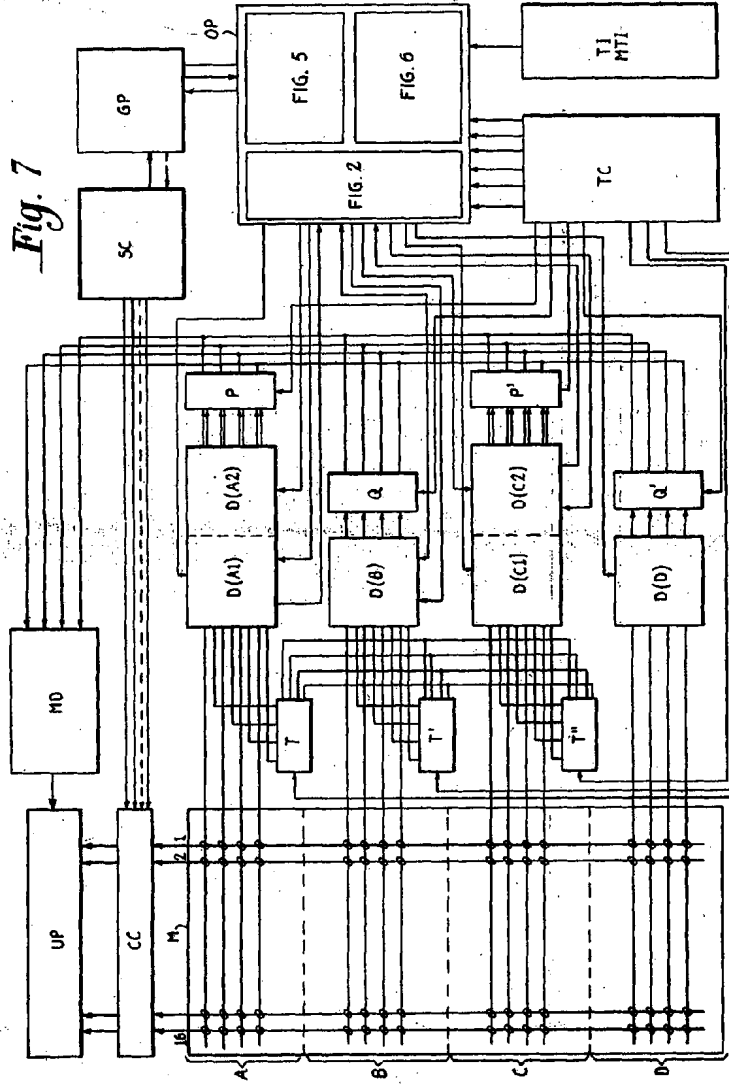


Fig. 9

ESCALA VARIABLE  
MADRID 23 DE Octubre DE 1964  
ALFONSO UNGER

*Handwritten signature and initials.*



SOCIETA' ITALIANA  
 S.p.A. - VIALE DELL'INDUSTRIA, 2  
 20139 - MILANO - ITALIA  
 TELEFONO 02/76001

AUTORE: E. DE LUCA  
 PROGETTO: V. V.

305239

23 OCT 1964

305239

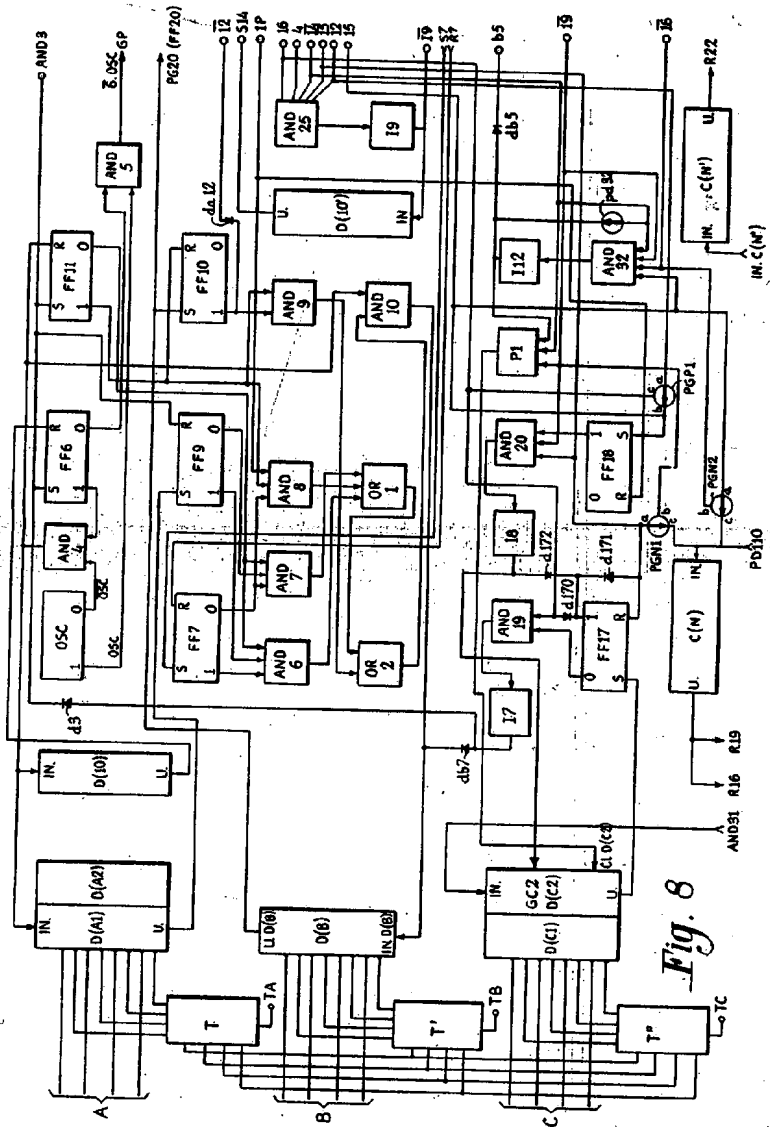


Fig. 8

REGALA VARIABLE  
 INDIRIZZO DE *De Luca & De Luca*  
 AIRFONES UNIVERSA  
*es. 42*

305239

23

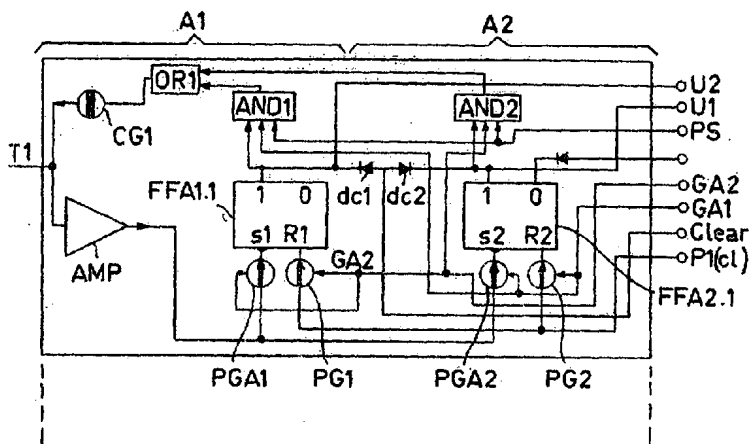


Fig. 3

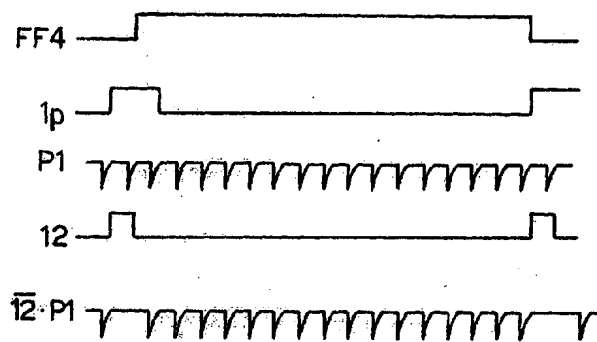


Fig. 4a

ESCALA VARIABLE  
MADRID, 23 DE Octubre DE 1968  
ALFONSO NEGRIA

R.P.

305230



305239 23

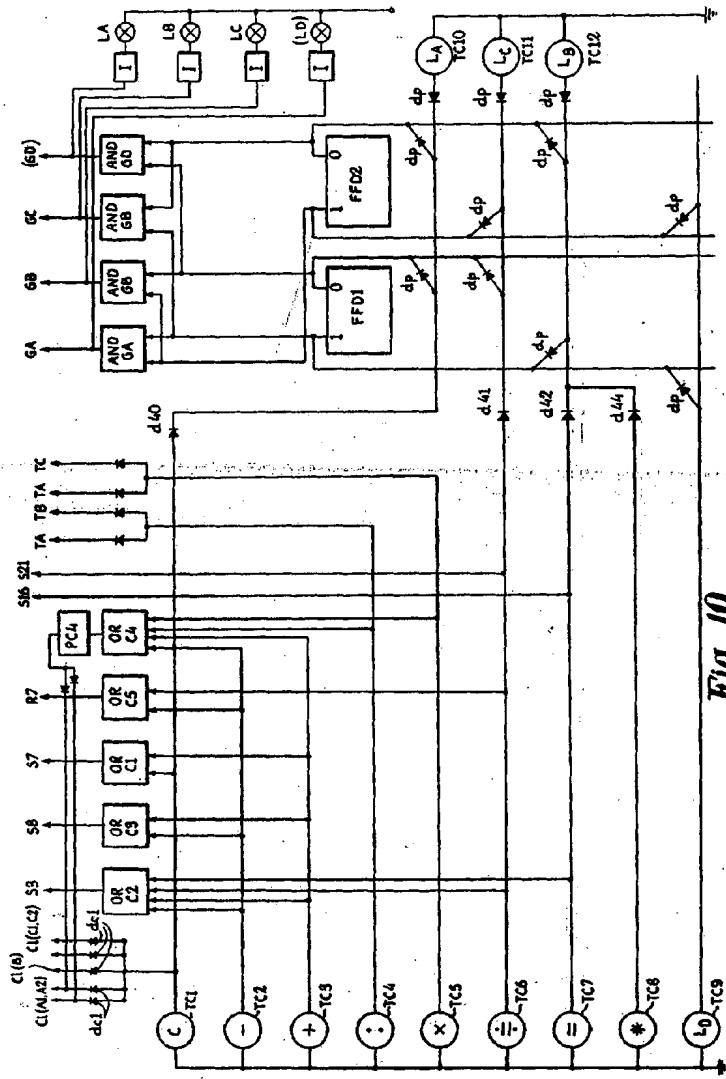


Fig. 10

ESCALA VARIABLE  
 MADRID, 22 DE OCTUBRE DE 1961  
 REFORSO URSZIN  
*R.F. Urszin*



305239 21

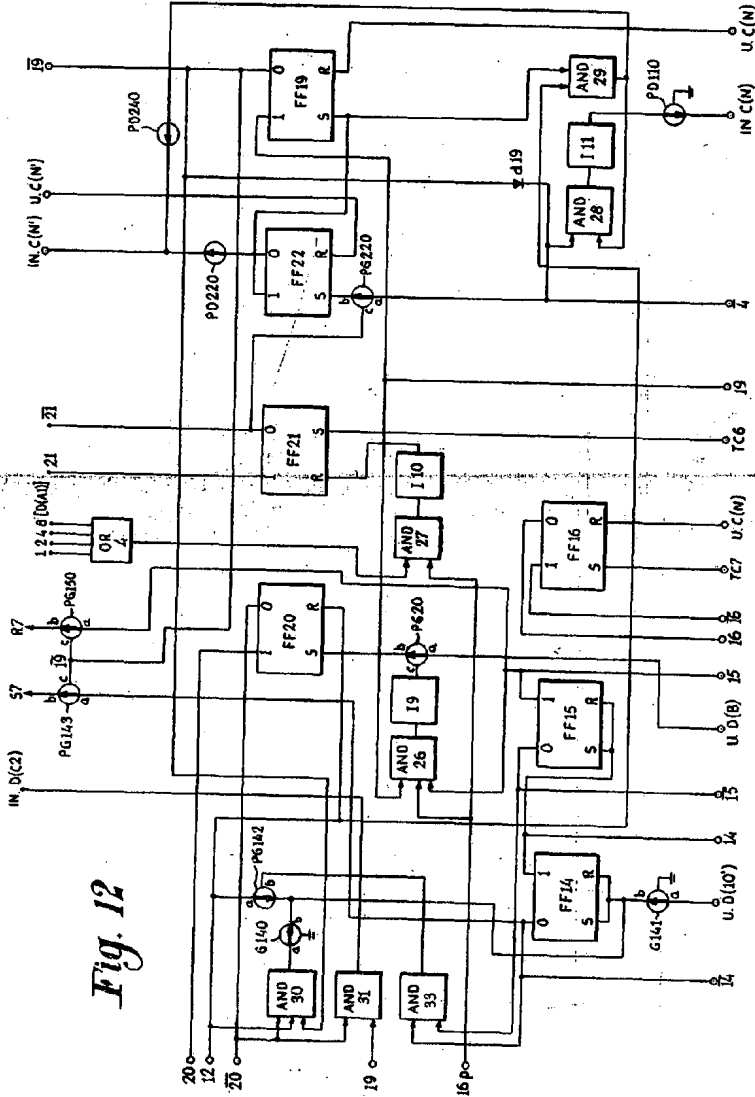


Fig. 12

ESCALA VARIABLE  
 LABORATORIO DE ELECTRONICA  
 BUENOS AIRES  
*[Signature]*

305239



305239

22

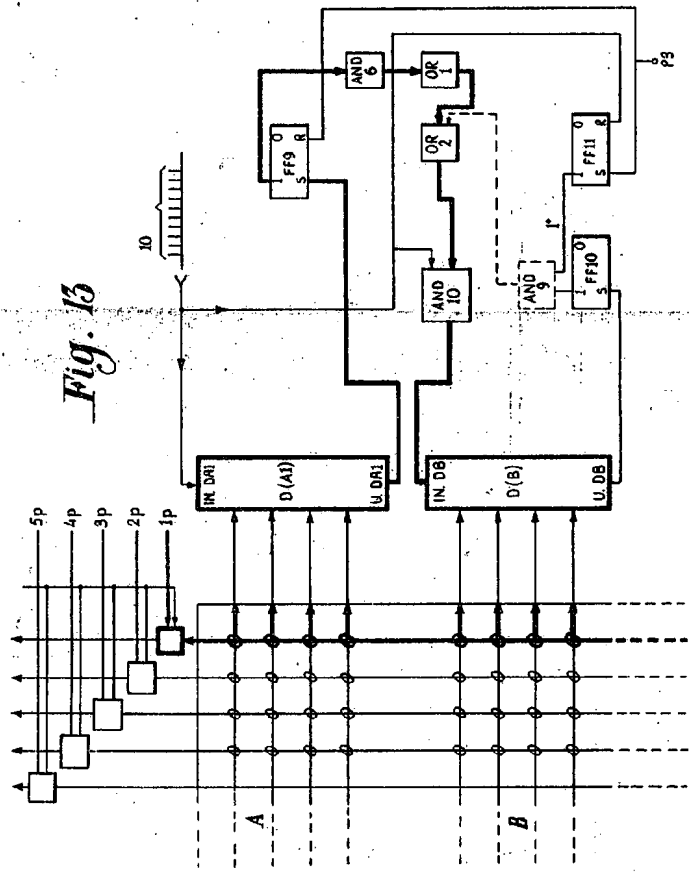
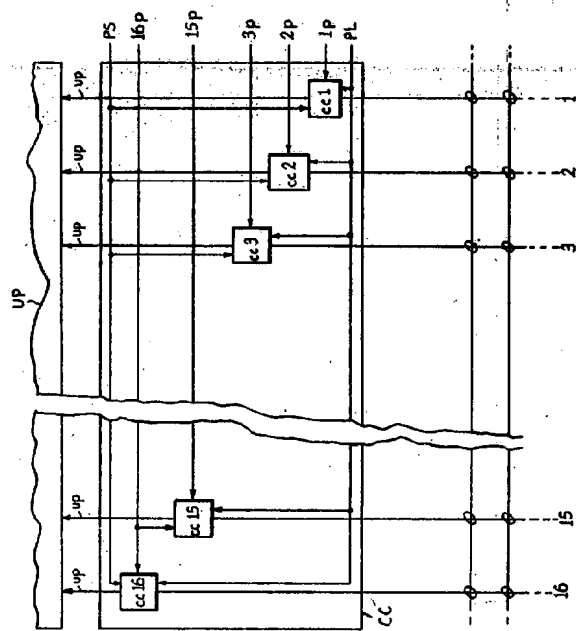
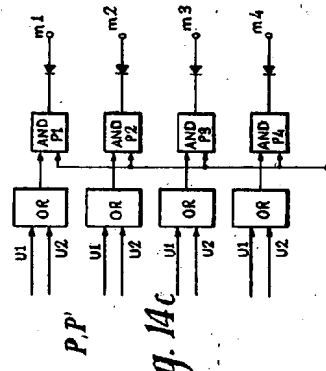
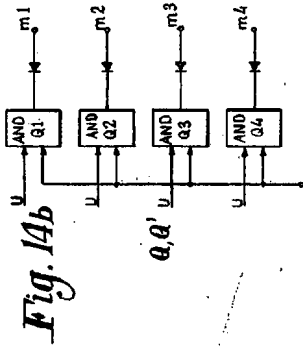


Fig. 13

ESCALA VARIABLE  
MADRID, 23 DE *Octubre* DE 1964  
ALFONSO UNGRIA

305239

305239



ESCOLA VARIADLE  
 MARINO SÁ DE *Bechler* DE M.C.Y  
 HUROSO QUENIA  
 P. 11

305239

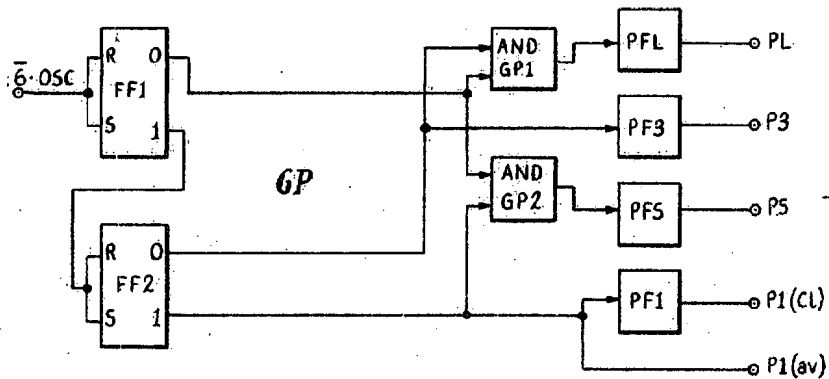


Fig. 15a

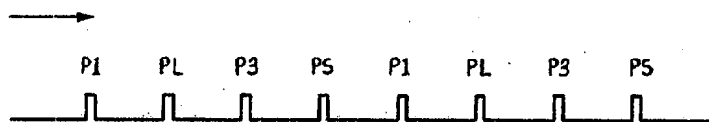


Fig. 15c

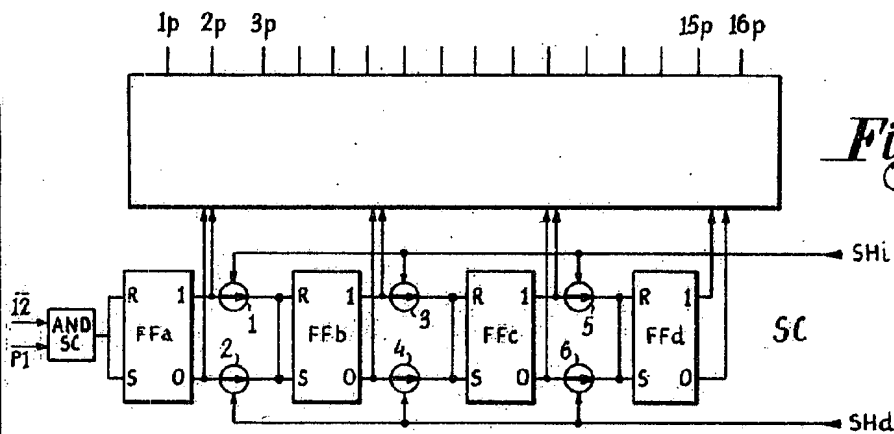


Fig. 15b

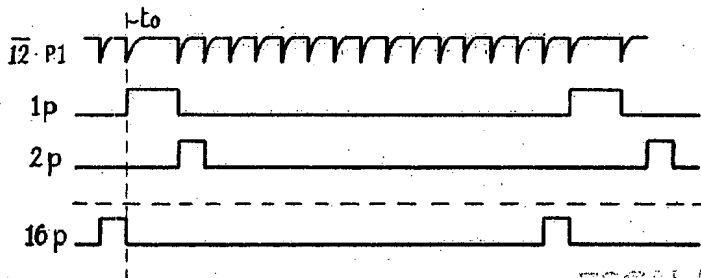
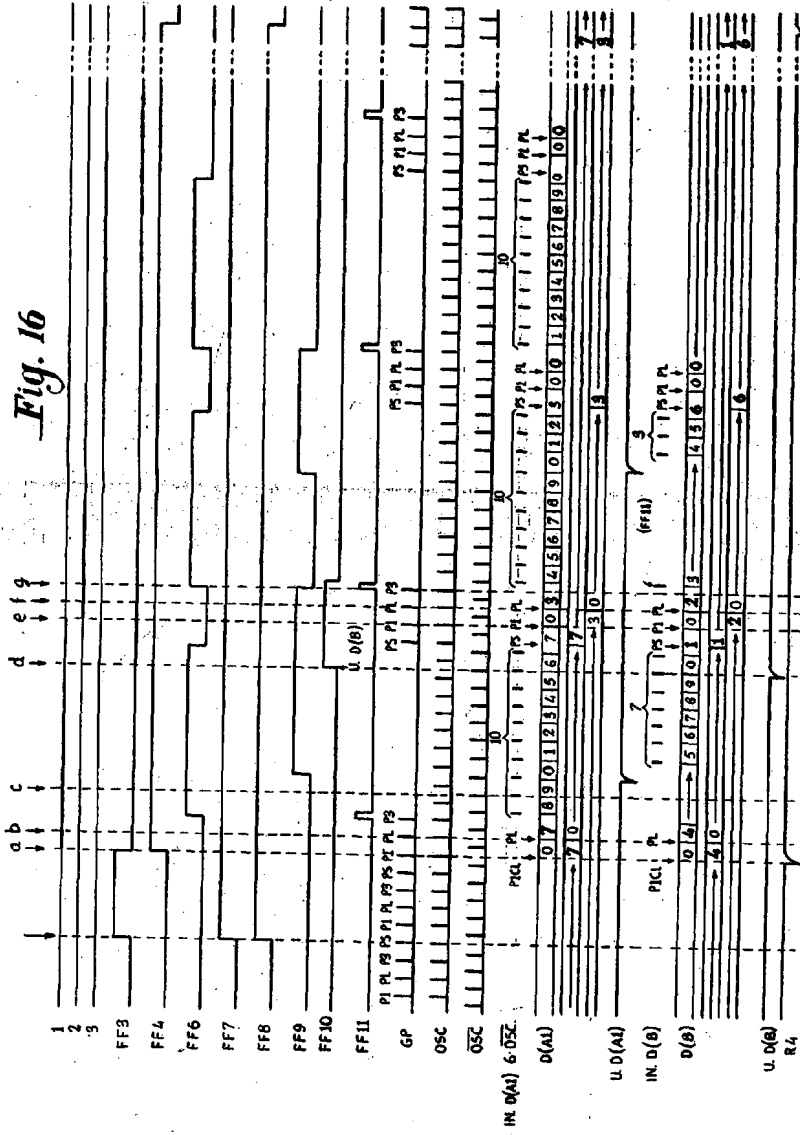


Fig. 15d

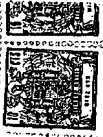
ESCALA VARIABLE  
MADRID, 23 DE Octubre DE 1962

ALONSO URGIA  
I.P.

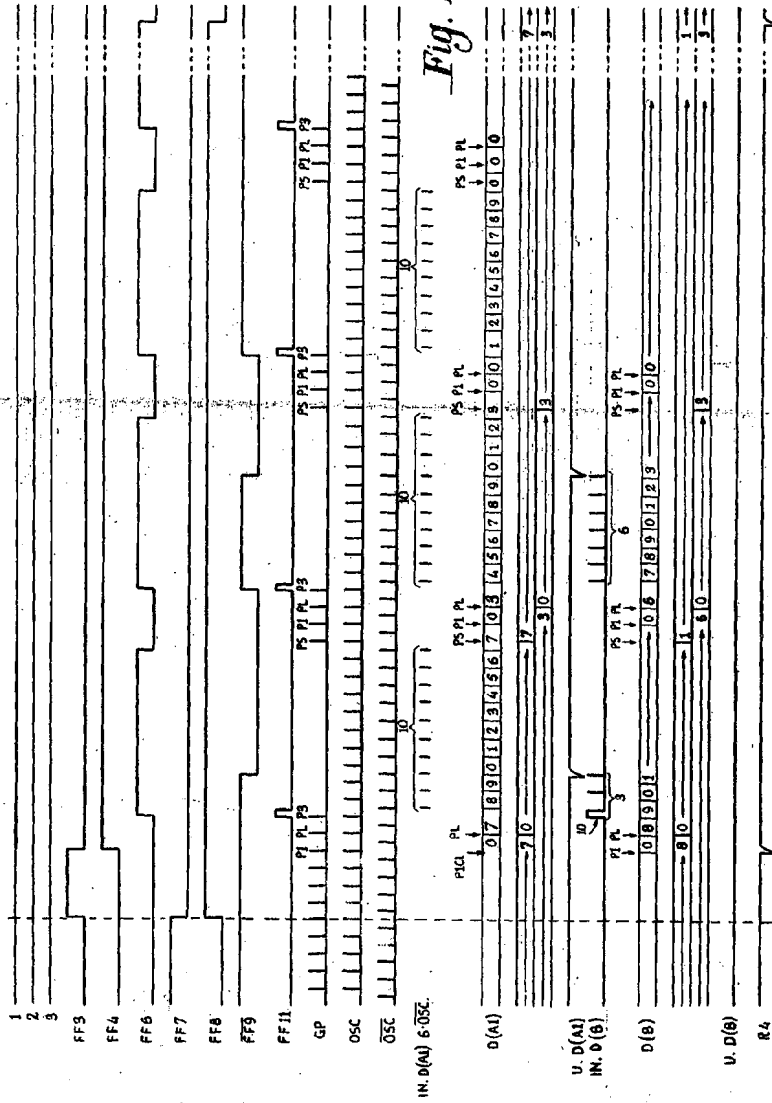
305239



ESCALA VARIABLE  
 MADRID 22 DE Octubre DE 1964  
 ALFONSO UGUELA



305239



ESCALA VERT. 3V  
 1 V. 10MS. DE. 10MS. DE. 10MS. DE. 10MS. DE.  
 INVENTOR: M. G. G.  
 DISEÑADOR: M. G. G.





305239

305239

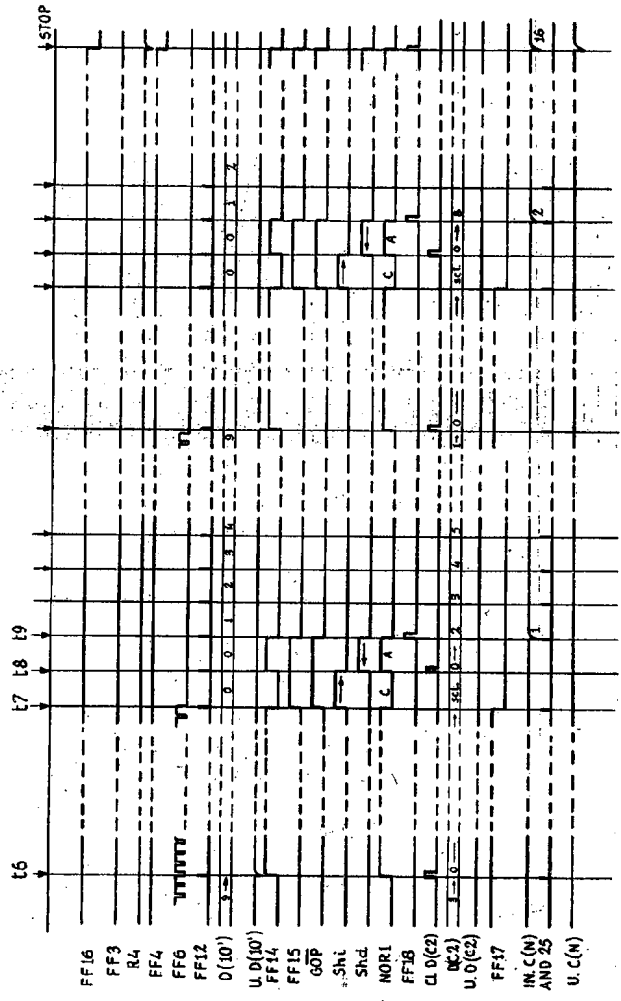


Fig. 18b

ESCALA VARIABLE  
 Modulo 23 de Octubre de 1962  
 R. P. *[Signature]*

375230

375230

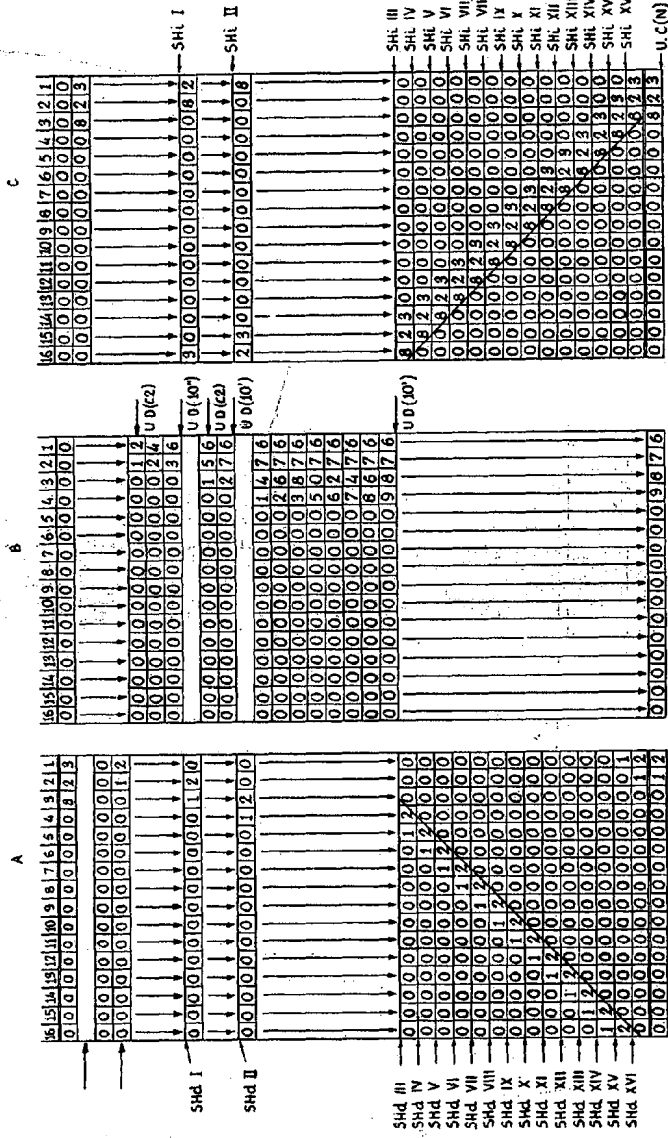


Fig. 19

ESCALA VARIABLE  
UNIDAD 23 DE *Debit...* DE 1961  
SARAGOZA

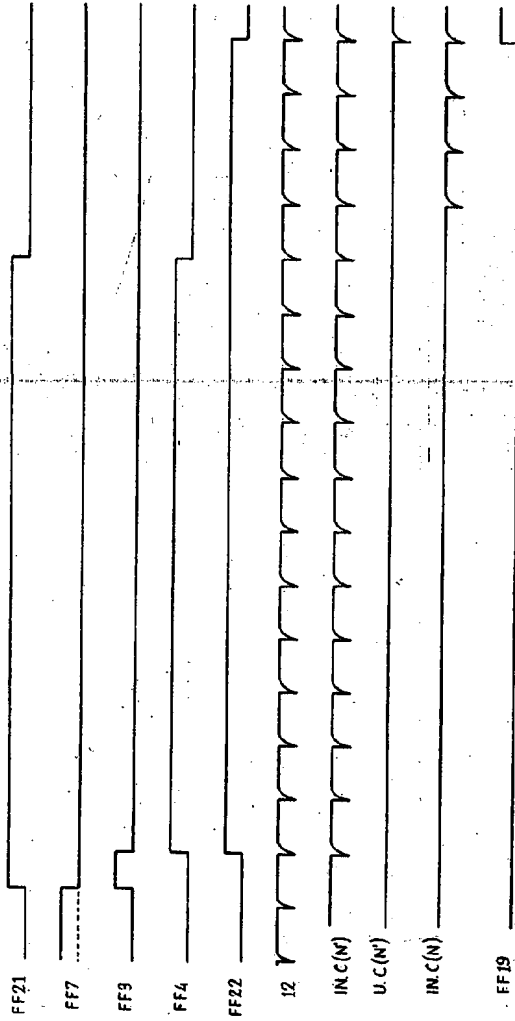
*[Handwritten signature]*

305239

305239



Fig. 20a



ESCALA VARIABLE  
MARCHIO 24 DE Ottobre 1969  
BONFONSO VICENZA

M. [Signature]

305239

28

1964

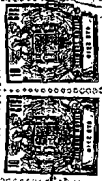
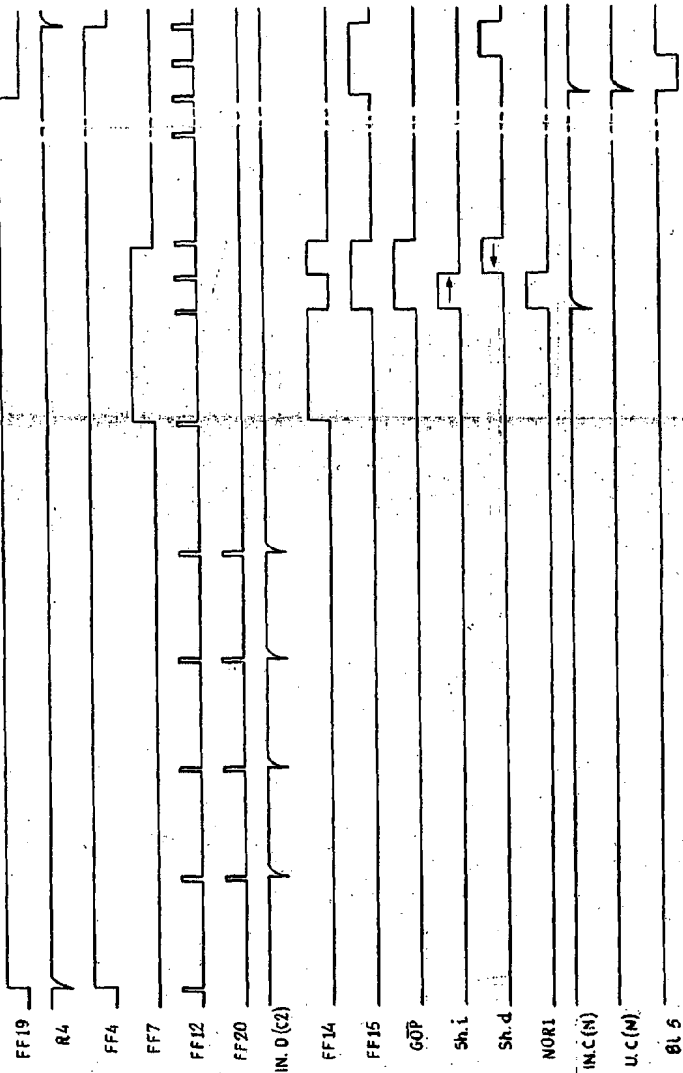


Fig. 20b



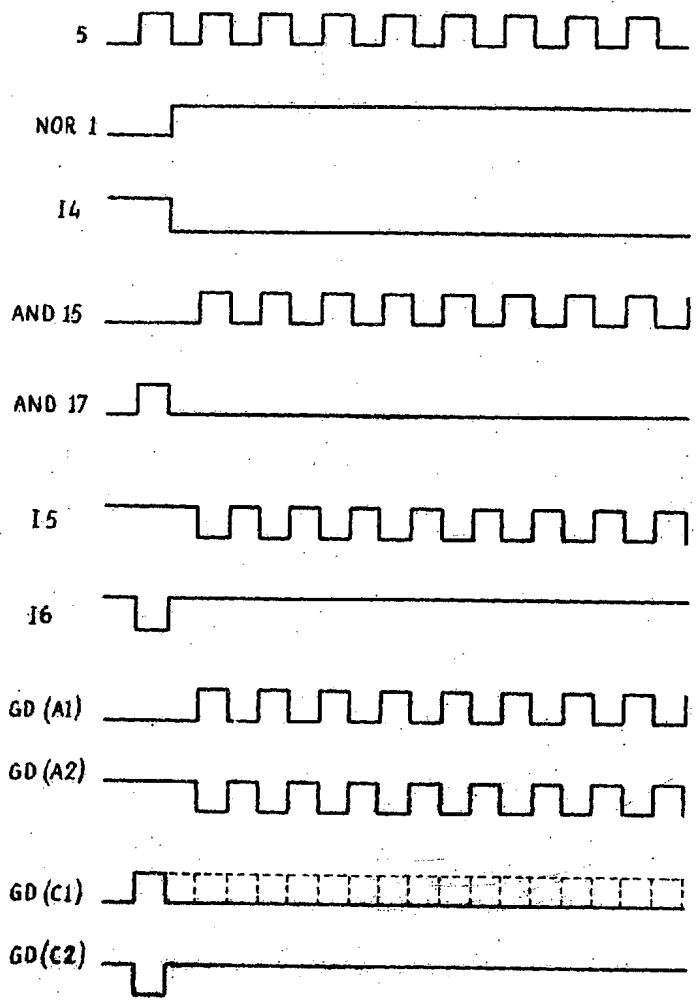
ESCALA VARIABLE  
MADRID 35 DE *Alfonso XIII*  
ALFONSO XIII 1964

*100*



305239

23



*Fig. 22*

ESCALA VARIABLE  
MADRID, 23 DE Octubre DE 1969  
ELECTRONICA I.M.E.S.p.A  
R.R. JB

305239

29 0

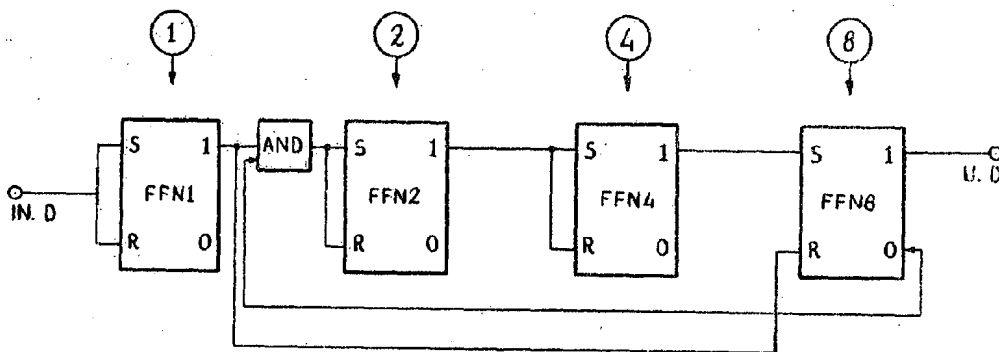


Fig. 23a

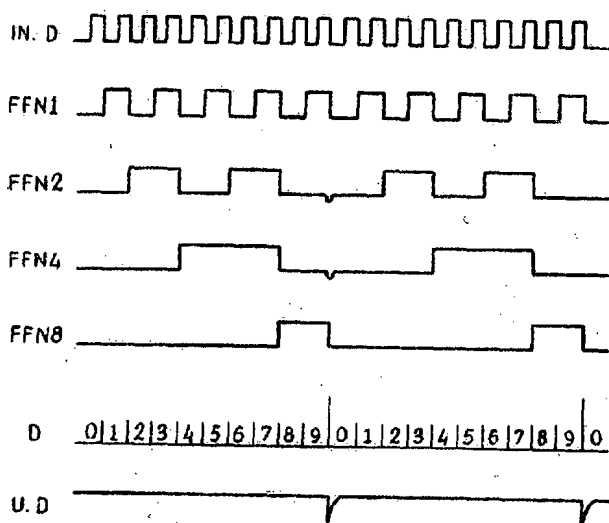


Fig. 23b

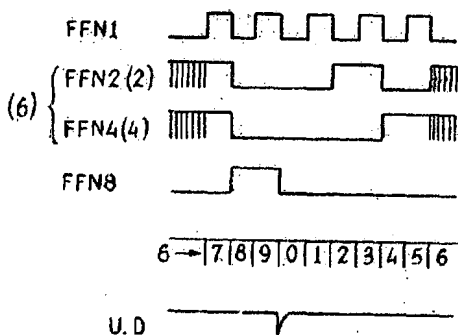
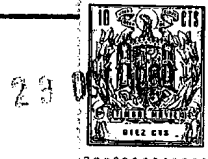


Fig. 23c

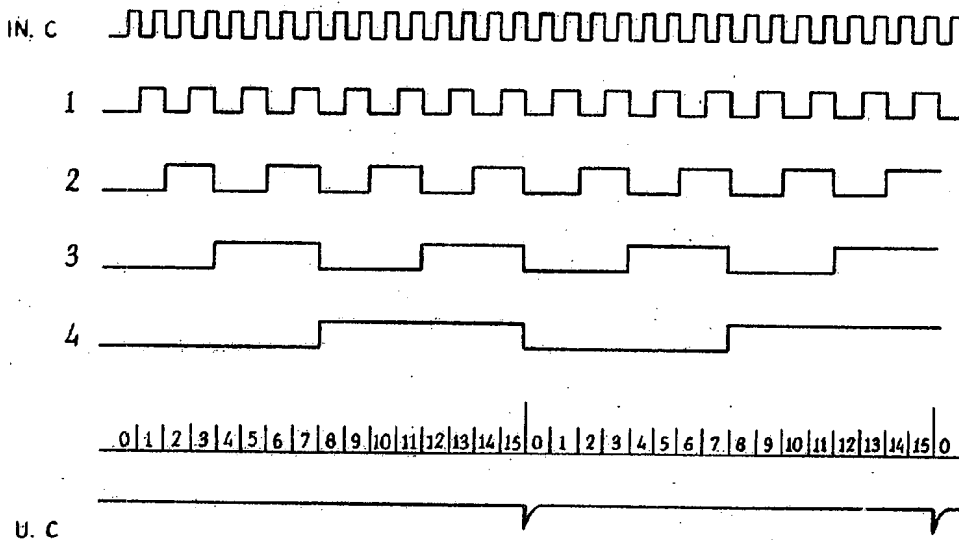
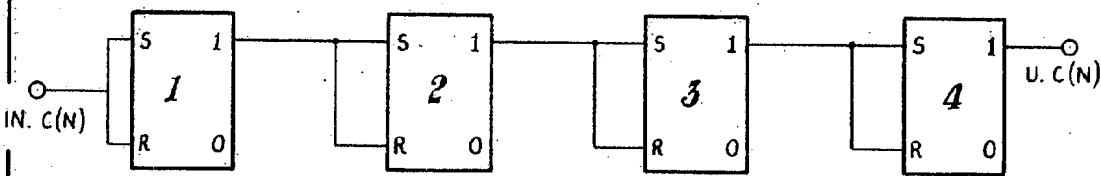
ESCALA VARIABLE  
MADRID, 23 DE Octubre DE 1968  
ALFONSO UJEDA

P.P. *[Handwritten signature]*

305239



*Fig. 24a*



*Fig. 24b*

ESCALA VARIABLE  
MADRID, 23 DE Octubre DE 1967  
BONFONSO UNGRIS

P.P. *[Signature]*

305239

23 0



Fig. 25

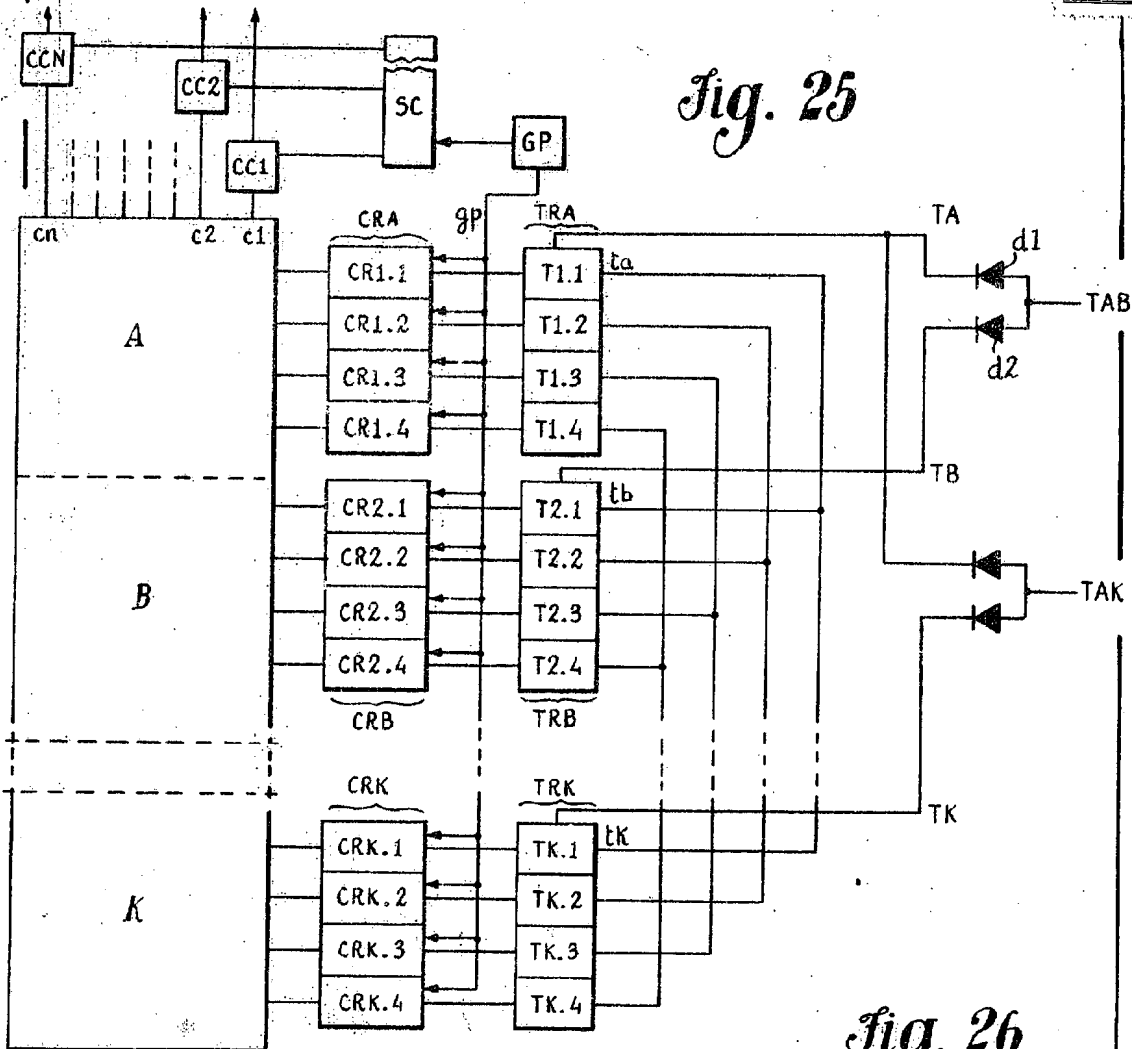
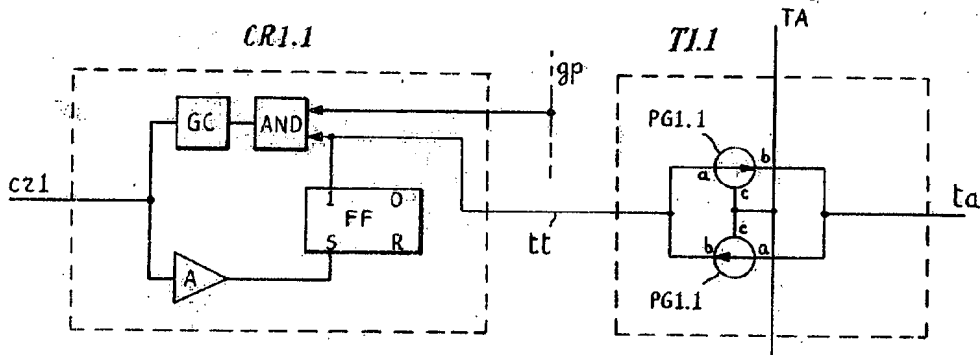


Fig. 26



ESCALA VARIABLE  
MADRID, 23 DE Octubre DE 1964  
ALFONSO UNGRÍA

*[Handwritten signature]*