

25 ABR. 1954

P. 26.381

PHD 189 Comb.



299167

MEMORIA DESCRIPTIVA  
para solicitar  
PATENTE D E INVENCION  
en  
E S P A Ñ A  
por VEINTE años

a nombre de N.V. PHILIPS' GLOEILAMPENFABRIEKEN, entidad holandesa, establecida en Emmasingel 29, Eindhoven, Holanda, por:

"UNA DISPOSICION DE CIRCUITO PARA CONTROLAR LA AMPLIFICACION DE ETAPAS AMPLIFICADORAS TRANSISTORIZADAS"

5 El invento se refiere a dispositivos de circuito para controlar la amplificación de etapas amplificadoras transistorizadas conectadas en cascada con una magnitud de control, en las cuales cuando hay una variación en la magnitud de control primeramente sólo es reducida la amplificación de una o varias de las etapas amplificadoras por la reducción de la corriente de emisor y con posteriores variaciones es reducida la amplificación de una o más de las restantes etapas amplifica



doras por un incremento en la corriente de emisor. Tales circuitos de control se emplean con frecuencia en un circuito de control cerrado. La magnitud de control se deriva de la señal amplificada por las etapas amplificadoras transistorizadas conectadas en serie.

Se conoce el variar el factor de amplificación de transistores variando la corriente de emisor o la corriente de colector. El factor de amplificación  $\alpha$  de un transistor tiene un máximo con un valor dado de la corriente de colector y en consecuencia también de la corriente de emisor y es reducido tanto con corrientes de colector más altas (control hacia adelante) como con más bajas (control inverso).

Se ha propuesto controlar la amplificación de etapas transistorizadas conectadas en serie de modo que primero sea reducida la amplificación de por lo menos una etapa amplificadora por reducción de la corriente de colector o de emisor y a continuación la amplificación de por lo menos otra etapa amplificadora sea reducida aumentando la misma (corriente). Con los dispositivos de circuito hasta ahora conocidos para una combinación del control hacia adelante e inverso de éstas, se hace uso de propiedades particulares de los transistores. Sin embargo, estas propiedades son bastante individuales y dependen de la temperatura, de modo que resulta prácticamente imposible obtener un punto final del control inverso y un punto inicial del control directo suficientemente constantes.

El invento tiene por objeto proporcionar un dispositivo de circuito para controlar la amplificación

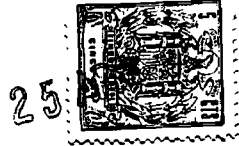


de etapas amplificadoras transistorizadas conectadas en cascada por medio de una magnitud de control en la cual con una variación de la magnitud de control primero sólo es reducida la amplificación de por lo menos una etapa amplificadora por la reducción de la corriente de emisor y con una variación posterior es reducida la amplificación de por lo menos otra etapa amplificadora por un aumento en la corriente de emisor, mientras que son evitadas las citadas desventajas de los dispositivos conocidos.

De acuerdo con el invento esto se logra conectando en serie con una resistencia de emisor de la etapa cuya corriente de emisor ha de ser reducida y cuyo voltaje de polarización de base está fijado, la combinación en serie de un diodo que es conductor para la corriente de emisor y una resistencia en paralelo, cuyo valor es más bajo que el de la resistencia de emisor, siendo atravesada la resistencia en paralelo por la corriente de control que circula en el mismo sentido que la corriente de emisor y siendo conectado a la unión del diodo y la resistencia en paralelo la base de la etapa cuya corriente de emisor ha de ser incrementada.

En un desarrollo posterior del invento, cuando el dispositivo de circuito es empleado para controlar la amplificación de por lo menos dos etapas en un receptor de televisión, la corriente de control es derivada de los impulsos de sincronización.

El invento será descrito ahora más completamente con referencia a los dibujos que se adjuntan, que muestran unas pocas formas de realización.



La figura 1 muestra un dispositivo de circuito de acuerdo con el invento.

La figura 2 muestra un diagrama para explicar el dispositivo de la figura 1.

5 La figura 3 muestra un segundo dispositivo de circuito de acuerdo con el invento.

La figura 4 representa un diagrama para explicar el dispositivo de la figura 3.

10 Las figuras 5 a 8 muestran cuatro formas de realización de una fuente de corriente de control para los dispositivos representados en las figuras 1 y 3, y

15 las figuras 9 y 10 muestran dos dispositivos para derivar los impulsos de sincronización a ser aplicados a las fuentes de corriente de control de las figuras 5 hasta 8.

20 La figura 1 representa sólo el circuito de corriente continua de las dos etapas amplificadoras transistorizadas  $T_1$  y  $T_2$ , cuyas corrientes de emisor han de ser reducidas en función de la magnitud de control aplicada al punto A y han de ser elevadas después para reducir la amplificación. Primero ha de ser reducida la corriente de emisor  $I_{E1}$  del transistor  $T_1$  desde un valor residual o inicial hasta un valor mínimo  
25 y después de que se ha alcanzado este valor la corriente de emisor  $I_{E2}$  del transistor  $T_2$  ha de ser incrementada a partir de un valor residual o normal.

30 El potencial de base del transistor  $T_1$  está fijado por medio de un potenciómetro  $R_3$ ,  $R_4$  y tiene un valor tal que la caída de tensión a través de la resistencia  $R_3$  es grande en comparación con la suma de las



tensiones directas, o hacia adelante, del transistor  $T_1$  y del diodo  $D_1$ . La resistencia de emisor del transistor  $T_1$  consiste en la resistencia  $R_2$  con la cual está conectada en paralelo la combinación serie de una resistencia paralela  $R_1$  y un diodo  $D_1$ . El diodo tiene una polaridad tal que permite pasar a la corriente de emisor. La resistencia  $R_2$  está dimensionada de modo que es elevada con relación a la resistencia  $R_1$  y determina la corriente de emisor mínima deseada del transistor controlado inversamente  $T_1$ , cuando el diodo tiene polarización de cierre.

En el estado inicial del control, la corriente de control procedente de una fuente de corriente de control es  $I_S=0$ . La corriente de emisor del transistor  $T_1$  consiste en una pequeña parte que pasa a través de la resistencia grande  $R_2$  y una parte considerablemente mayor que pasa a través de la resistencia  $R_1$  y el diodo. La caída de tensión a través de la resistencia  $R_1$  es sólo muy poco más pequeña que la caída de voltaje constante a través de la resistencia  $R_3$ , siendo la diferencia igual a la suma del voltaje de base del emisor  $U_{ED}$  del transistor y el voltaje de base  $U_D$  del diodo. Esta diferencia de tensión permanece pequeña mientras el diodo esté polarizado en dirección hacia adelante, de modo que la caída de voltaje a través de la resistencia  $R_1$  resulta también constante durante el mismo tiempo. Como consecuencia circula una corriente sustancialmente constante a través de la resistencia  $R_1$ , corriente que está formada por la corriente de control  $I_S$  y parte de la corriente de emisor. Debido al

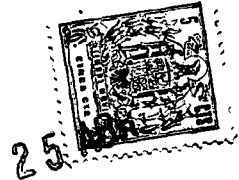
299167



voltaje constante cualquier incremento en  $I_S$  origina un descenso igual en la corriente de emisor  $I_{EL}$  y esto continúa así hasta que la corriente del diodo ha llegado a cero. A partir de este instante la corriente de emisor es determinada solamente por la resistencia  $R_2$ , de modo que en consecuencia es independiente de posteriores incrementos en la corriente de control. La variación de la corriente de emisor  $I_{EL}$  del transistor  $T_1$  se ha ilustrado en la figura 2. Esta figura ilustra también la variación de la tensión  $U_A$  a través de la resistencia  $R_1$ , tensión que ya no es determinada por el diodo cuando la corriente de diodo llega a cero, después de lo cual crece proporcionalmente hasta  $I_S$ . La tensión a través del diodo que está en la dirección de cierre crece así, y por esta razón la corriente de corte del diodo debe seguir siendo despreciablemente pequeña en relación a la corriente de emisor determinada por  $R_2$  bajo todas las condiciones operativas posibles, por ejemplo, una temperatura ambiente mayor. Si el mínimo de la corriente de emisor cae en la región de los microamperios, tiene que emplearse un diodo de silicio.

El punto A, cuyo voltaje crece después de que el transistor  $T_1$  sea controlado inversamente, está conectado a la base del transistor  $T_2$ , que ha de ser controlado directamente. El emisor del transistor  $T_2$  está conectado a través de un potenciómetro  $R_5$ ,  $R_6$  a un voltaje de polarización tal que con el valor mínimo dado del voltaje  $U_A$  sea ajustado el valor inicial deseado de la corriente de emisor  $I_{E2}$ . Con aumentos de tensión después de terminada la reducción de la corriente de emisor

299167



25

$I_{E1}$ , la corriente de emisor  $I_{E2}$  de la segunda etapa  $T_2$  aumenta.

5 De este modo, el dispositivo arriba descrito proporciona un control muy estable, satisfactoriamente reproducible que es particularmente independiente de la temperatura debido a la caída de tensión a través de la resistencia  $R_2$  que es elevada en relación con el voltaje  $U_{EB}$  del transistor  $T_1$ .

10 Haciendo referencia a las figuras 3 y 4 se describirá otra mejora en el dispositivo de acuerdo con el invento, con la cual se obtiene una reducción material de la corriente de control requerida para el control del dispositivo. En la figura 3 se han designado con las mismas referencias los elementos de circuito que se corresponden con aquéllos de la figura 1.

15 Como se indica en la figura 3, la resistencia del emisor  $R_2$  está conectada en paralelo con la combinación en serie del diodo  $D_1$ , una resistencia en paralelo  $R_1$  y un diodo  $D_7$ . Del mismo modo como se representa en la figura 1, el diodo  $D_1$  está polarizado  
20 de manera que permita pasar a la corriente de emisor, mientras que el diodo  $D_7$  está conectado en una dirección opuesta a la dirección de la corriente de emisor. El punto de conexión del diodo  $D_7$  y la resistencia en paralelo  $R_1$  recibe una corriente constante  $I_0$  a través  
25 de una resistencia  $R_{22}$ , que es grande en comparación con la resistencia  $R_1$ . Con este fin está conectada la resistencia  $R_{22}$  a un voltaje positivo elevado; cuando se emplea el dispositivo de la figura 3 en un receptor  
30 de televisión es ventajoso aplicar a la resistencia  $R_{22}$



el voltaje reforzador disponible en la etapa de salida del receptor.

En el estado inicial del control, la corriente de control  $I_S$  suministrada por una fuente de corriente de control es nula. Con referencia a la figura 1 se ha indicado arriba que la corriente de emisor del transistor  $T_1$  consiste en una parte pequeña que pasa a través de la fuerte resistencia  $R_2$  y una parte considerablemente mayor que pasa a través de la resistencia  $R_1$  y el diodo  $D_1$ . La resistencia  $R_{22}$  está dimensionada de modo que la corriente de polarización  $I_0$  exceda ligeramente de la corriente que pasa a través de la resistencia en paralelo  $R_1$ , de forma que la diferencia entre estas dos corrientes pasa en dirección hacia adelante a través del diodo  $D_1$ .

Con un incremento en la corriente de control  $I_S$ , el control inverso del transistor  $T_1$  es efectuado de la manera descrita en relación con la figura 1. La variación de la corriente de emisor  $I_{EI}$  del transistor  $T_1$  se muestra en la figura 4. Esta figura muestra también la variación del voltaje  $U_A$  en el punto de unión del diodo  $D_1$  y la resistencia  $R_1$ ; esta tensión es aplicada al electrodo de base del transistor  $T_2$  controlado en sentido directo.

Cuando la corriente de control ha aumentado hasta un valor tal que el diodo  $D_1$  reciba polarización de corte, el voltaje  $U_A$  ya no es mantenido constante, de forma que crece proporcionalmente a la corriente de control  $I_S$  que sustancialmente pasa por completo a través de la resistencia  $R_1$ . El aumento de la corriente a



través de la resistencia  $R_1$  trae consigo que la corriente diferencia a través del diodo  $D_7$  decrezca, de forma que el diodo  $D_7$  alcanza polarización de corte cuando la corriente de control ha llegado hasta el valor de la corriente de polarización  $I_0$ . Un posterior incremento de la corriente de control por encima del valor de la corriente de polarización circula entonces a través de la combinación en serie de las resistencias  $R_1$  y  $R_{22}$  y puesto que el valor de la resistencia  $R_{22}$  es muy elevado, un pequeño incremento en la corriente de control ya basta para producir una gran variación del voltaje en el electrodo base del transistor  $T_2$ . Por lo tanto, sólo se requiere un pequeño aumento de la corriente de control para lograr el control directo completo del transistor  $T_2$ .

Con esta medida se asegura que la potencia que ha de ser suministrada por la fuente de corriente de control sea reducida considerablemente, de modo que pueda ser empleada una fuente de corrientes de control debaja potencia.

Un dispositivo de circuito del tipo descrito en relación con las figuras 1 hasta 4 puede ser empleado ventajosamente como un circuito de control en un receptor de televisión. En este caso, la etapa transistorizada cuya amplificación ha de ser reducida por una disminución de la corriente de emisor, está constituida ventajosamente por una etapa amplificadora de frecuencia intermedia, mientras que la etapa cuya amplificación ha de ser reducida por un aumento de la corriente de emisor está formada por una etapa del sintoniza-



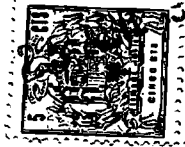
dor. La magnitud de control a ser derivada en este caso de la señal amplificada por dichas etapas se obtiene preferiblemente de los impulsos de sincronización.

5 Con referencia a las figuras 5 hasta 8 se describirán a continuación unos cuantos dispositivos para derivar la magnitud de control de los impulsos de sincronización. Estos dispositivos tienen unas proporciones tales que el incremento total de la corriente de control  $I_S$  necesario se obtiene con un mínimo de variación de amplitud de los impulsos de sincronización. 10 Estos dispositivos reciben además de los impulsos de sincronización impulsos borradores para suprimir la corriente de control durante la carrera de avance de la exploradora de líneas.

15 Con todos los dispositivos la corriente de control  $I_S$  se obtiene a partir del colector de un transistor n-pn. Para cada uno de ellos se prevé un voltaje de umbral que tiene que ser sobrepasado por los impulsos de sincronización con el fin de hacer operativa la fuente de corriente de control. Puesto que en los 20 impulsos de sincronización se trata de pulsaciones de corriente con una relación de interrupción de 1 : 11, hay que prever medios integradores formados por condensadores a la salida de la fuente de corriente de control para obtener una corriente de control constante. 25

Con la fuente de corriente de control representada en la figura 5, el voltaje de umbral se crea por un potenciómetro compuesto por las resistencias  $R_8$  y  $R_9$ , estando conectada la resistencia menor  $R_9$  en paralelo con el trayecto emisor-colector de un transis- 30

299167



tor del tipo n-pn  $T_3$ . La base de este último transistor es controlada a partir de punto  $x_1$  directamente por impulsos sincronizadores positivos y a partir del punto  $y_1$  a través de un diodo de desacoplamiento  $D_2$  por impulsos borradores, que preferiblemente proceden del transformador de exploración de líneas. La polaridad de los impulsos borradores debe ser elegida de modo que el punto  $y_1$  sea negativo durante el espaciado de líneas hacia adelante, en comparación con el voltaje de umbral suministrado por las resistencias  $R_8$  y  $R_9$ , en el electrodo emisor de  $T_3$ . De este modo queda abierto el diodo  $D_2$  y cerrado el transistor  $T_3$ . La corriente transversal que pasa a través del potenciómetro  $R_8$ ,  $R_9$  tiene que ser aproximadamente 10 veces el valor máximo de la corriente de control, con el fin de reducir la fluctuación de la tensión de umbral a un máximo de 10%, en todo el campo de control. La resistencia dinámica interna del dispositivo se reduce fuertemente por medio de un condensador  $C_4$  de alta capacidad.

Con la fuente de corriente de control de la figura 6 están conectados dos transistores n-pn  $T_4$  y  $T_5$  a un amplificador de diferencia. Las pulsaciones sincronizadoras positivas suministradas a través del punto  $x_2$  varían la distribución de corriente con esta disposición, mientras que la suma de las dos corrientes de emisor permanece sustancialmente constante. La resistencia  $R_9$  del potenciómetro de la fuente de corriente de control de la figura 5 ha sido reemplazada en esta fuente por otro transistor  $T_5$ . La corriente promedio que pasa a través de la resistencia de emisor común  $R_4$

299167



necesita exceder sólo poco del valor máximo de la corriente de control  $I_S$ , de forma que con relación a la fuente de la figura 5 se ha reducido aquí materialmente el consumo de corriente.

5 De acuerdo con ello es menor el valor del condensador  $C_5$ . La corriente transversal que pasa a través del potenciómetro  $R_{12}$ ,  $R_{13}$  que determina el potencial de base del transistor  $T_5$  es despreciablemente pequeña en comparación con dichas corrientes.

10 Con las fuentes de corriente de control hasta ahora descritas los impulsos borradores suministrados a través de los puntos  $y_1$  e  $y_2$  pueden tener efectos secundarios en los puntos  $x_1$  y  $x_2$ . Con la fuente de corriente de control representada en la figura 7 se evita  
15 esta desventaja; ésta comprende dos transistores  $T_6$  y  $T_7$  complementarios conectados en serie. En este dispositivo se produce una corriente de control  $I_S$  cuando la base del transistor p-n-p  $T_7$  se encuentre polarizada negativamente con respecto a la base del transistor  
20 n-p-n  $T_6$ . El voltaje de umbral a ser sobrepasado por los impulsos de sincronización aplicados a través del punto  $x_3$  está determinado por el voltaje de polarización de la base del transistor  $T_7$ , que viene fijado por el potenciómetro  $R_{14}$ ,  $R_{15}$ . En contraste con las fuentes  
25 de corriente de control de las figuras 5 y 6 tiene que ser aplicada en el punto  $x_3$  una señal sincronizadora de polaridad negativa. Las pulsaciones borradoras son aplicadas a la base del transistor n p n  $T_6$  a través del punto  $y_3$  y un diodo de desacoplamiento  $D_4$ , de forma que  
30 no es posible una actuación directa de estos impulsos



en el punto  $x_3$ .

En este dispositivo pueden ser intercambia-  
das las funciones de los transistores  $T_6$  y  $T_7$ . La base  
del transistor n-p-n  $T_6$  recibe entonces impulsos sincro-  
nizadores positivos, mientras que la base del transis-  
tor p-n-p  $T_7$  determina el voltaje de umbral. Los impul-  
sos borradores son aplicados entonces con polaridad po-  
sitiva a la base del transistor  $T_7$ .

La figura 8 muestra una fuente de corriente  
de control cuyos elementos principales, es decir, el  
transistor n-p-n  $T_9$  y el potenciómetro  $R_{20}$ ,  $R_{21}$ , se co-  
rresponden con aquellos de la fuente de corriente de  
control de la figura 5. Como en la figura 5, la base  
del transistor  $T_9$  es controlada por los impulsos borra-  
dores aplicados al punto  $y_4$  a través de un diodo de de-  
sacoplamiento  $D_5$ . Sin embargo, con el fin de mejorar la  
ganancia de control de un circuito de control que inclu-  
ya tal fuente de corriente, las pulsaciones de sincroni-  
zación son aplicadas a la base del transistor  $T_9$  a tra-  
vés de un transistor p-n-p  $T_8$ , en lugar de ser aplica-  
das directamente. Los impulsos de sincronización nega-  
tivos llegan a la base de este transistor a través del  
punto  $x_4$ . Cuando estas pulsaciones sean mayores que el  
umbral determinado por el potenciómetro  $R_{17}$ ,  $R_{18}$  en el  
emisor de dicho transistor, el transistor se hace con-  
ductor. Entonces, la corriente de colector pasa a tra-  
vés del diodo  $D_6$  y la combinación resistencia condensa-  
dor  $C_7$ ,  $R_{19}$ , que integra la corriente pulsatoria de for-  
ma que la base del transistor n-p-n recibe a través de  
 $R_{19}$  una tensión continua, que tiene una polaridad tal



que este transistor se hace conductor. Con esta fuente de corriente de control el gradiente del control es 10 veces mayor, con lo que se obtiene una señal de video frecuencia particularmente constante.

5 El potenciómetro  $R_{20}$ ,  $R_{21}$  en el emisor del transistor  $T_9$  tiene que estar dimensionado de manera que el diodo de emisor permanezca en posición de corte, cuando  $R_{19}$  sea atravesado sólo por las corrientes de po-  
larización de corte  $I_{CBO}$  de los dos transistores, pue-  
10 to que de otra forma se produciría con temperaturas am-  
biente elevadas una corriente de control sin que se pre-  
sentase una señal adecuada a la entrada  $x_4$ .

Las figuras 9 y 10, finalmente, muestran el  
esquema de principio de dos amplificadores de videocon  
15 los puntos de los cuales pueden ser obtenidos los impul-  
sos de sincronización con las polaridades correctas pa-  
ra los circuitos separados de las figuras 5 hasta 8. El  
terminal negativo de la fuente de tensión de los dispo-  
sitivos de las figuras 5 hasta 8 tiene que ser conecta-  
20 do a tierra. En los puntos  $x_3$  de los amplificadores de  
las figuras 9 y 10 aparecen entonces los impulsos de  
sincronización sin salida adicional. Estos puntos tienen  
también una resistencia dinámica interna suficientemente  
baja.

25 La presente solicitud, que corresponde a las  
presentadas en la República Federal Alemana el 27 de  
Abril de 1963, con el N° P 31689 VIIIA/ 21 a <sup>2</sup>, y el 25  
de julio de 1963, con el N° P 32278 VIIIA/ 21a <sup>2</sup>, se ac-  
ge a los beneficios del artículo 51 del vigente Estatuto  
30 sobre Propiedad Industrial.

299167



N O T A

---

Los puntos de invención propia y nueva, que se presentan para que sean objeto de esta solicitud de Patente de Invención en España, por VEINTE años, son los siguientes:

- 5                    1.- Una disposición de circuito para controlar la amplificación de etapas amplificadoras transistorizadas conectadas en cascada por medio de una magnitud de control, en la que con una variación de la magnitud de control primero sólo es reducida la amplificación de una
- 10 o varias etapas amplificadoras por la reducción de la corriente de emisor y con posteriores variaciones es reducida la amplificación de una o varias de las restantes etapas amplificadoras por un incremento en la corriente de emisor, caracterizado porque una resistencia de emisor
- 15 de una etapa cuya corriente de emisor ha de ser reducida y cuya tensión de polarización de base es fija, está conectada en paralelo con la combinación en serie de un diodo que deja pasar la corriente de emisor y una resistencia paralela, cuyo valor es más bajo que el de la resistencia de emisor, siendo atravesada la resistencia paralela por la corriente de control que circula en el mismo
- 20 sentido que la corriente de emisor, y estando conectada al punto de unión del diodo y la resistencia paralela la base de la etapa cuya corriente de emisor ha de ser aumentada.
- 25

2 9 9 1 6 7



2.- Una disposición de circuito como se reivindica en el punto 1º, caracterizada porque la resistencia interna de la fuente de corriente de control es elevada en comparación con la resistencia paralela.

5 3.- Una disposición de circuito como se reivindica en los puntos 1º ó 2º, caracterizada porque la resistencia de emisor de la etapa cuya corriente de emisor ha de ser reducida, está dimensionada de forma que cuando el diodo esté bajo polarización de corte determina el valor mínimo deseado de la corriente de emisor.

10 4.- Una disposición de circuito como se reivindica en cualquiera de los puntos precedentes, caracterizada porque la resistencia paralela de la etapa cuya corriente de emisor ha de ser disminuida, está dimensionada de modo que es ajustado el valor máximo deseado de la corriente de emisor con un valor cero de la corriente de control.

15 5.- Una disposición de circuito de acuerdo con cualquiera de los puntos anteriores, caracterizada porque la tensión de polarización de emisor de la etapa cuya corriente de emisor ha de ser incrementada, está proporcionada de modo que con un voltaje constante a través de la resistencia en paralelo, que es constante con una corriente de control baja, sea ajustado el valor mínimo deseado de la corriente de emisor.

20 6.- Una disposición de circuito de acuerdo con cualquiera de los puntos precedentes, caracterizada porque hay conectado en serie con la resistencia paralela un segundo diodo en dirección inversa para la corriente que pasa a través de la resistencia paralela y

30

299167



porque dicho diodo recibe una corriente de polarización, que lo hace conductor y que es igual o mayor que la corriente que pasa a través de la resistencia paralela con una corriente de control baja.

5                   7.- Una disposición de circuito de acuerdo con el punto 6º, caracterizada porque la resistencia interna de la fuente de corriente que suministra la corriente de polarización es alta en comparación con la resistencia paralela.

10                   8.- Una disposición de circuito tal como se reivindica en el punto 6º ó 7º, empleada en un receptor de televisión cuya etapa de salida de líneas incluye un condensador reforzador, caracterizada porque la corriente de polarización es derivada a través de una resistencia de la tensión del condensador reforzador.

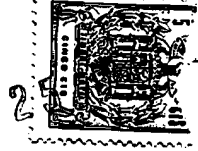
15                   9.- Una disposición de circuito tal como se reivindica en cualquiera de los puntos 1º hasta 8º, para controlar la amplificación de por lo menos dos etapas en un receptor de televisión, caracterizada porque la corriente de control es derivada de los impulsos sincronizadores.

20                   10.- Una disposición de circuito de acuerdo con el punto 9º, caracterizada porque la fuente de la corriente de control incluye un umbral a ser sobrepasado por los impulsos de sincronización.

25                   11.- Una disposición de circuito de acuerdo con el punto 9º ó 10º caracterizada porque el circuito de corriente de control está formado por la combinación en serie de un voltaje de corriente continua y el trayecto colector-emisor de un transistor controlado por

30

299167



los impulsos de sincronización.

12.- Una disposición de circuito de acuerdo con el punto 11º, caracterizada porque el voltaje de corriente continua lo proporciona un potenciómetro.

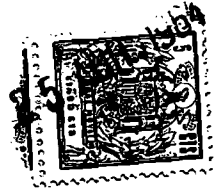
5 13.- Una disposición de circuito de acuerdo con el punto 12º, caracterizada porque la resistencia del potenciómetro conectada en paralelo con el transistor está formada por el trayecto colector-emisor de otro transistor.

10 14.- Una disposición de circuito de acuerdo con cualquiera de los puntos 11º hasta 13º, caracterizada porque la base del transistor mencionado en primer lugar es controlada directamente por los impulsos sincronizadores y a través de un diodo de desacoplamiento por los impulsos borradores.

15 15.- Una disposición de circuito de acuerdo con el punto 9º ó 10º, caracterizada porque la fuente de corriente de control consiste en la combinación en serie de las trayectorias colector-emisor de un transistor n-p-n y un transistor p-n-p y porque la base de un transistor es controlada por los impulsos sincronizadores y la base del otro transistor es controlada a través de un diodo de desacoplamiento por los impulsos borradores.

20 25 30 16.- Una disposición de circuito de acuerdo con los puntos 9º ó 10º, caracterizada porque la fuente de corriente de control consiste en la combinación en serie de una tensión de corriente continua y la trayectoria colector - emisor de un transistor, cuya base es controlada por los impulsos borradores a través de

299167



un diodo de desacoplamiento y por los impulsos sincronizadores a través de una etapa de transistor polarizada, con un circuito integrador subsiguiente.

5 17.- Una disposición de circuito para controlar la amplificación de etapas amplificadoras transistorizadas.

Tal y como se ha descrito en la Memoria que antecede, representado en los dibujos que se acompañan y para los fines que se han especificado.

10 Esta Memoria consta de diecinueve hojas escritas a máquina por una sola cara.

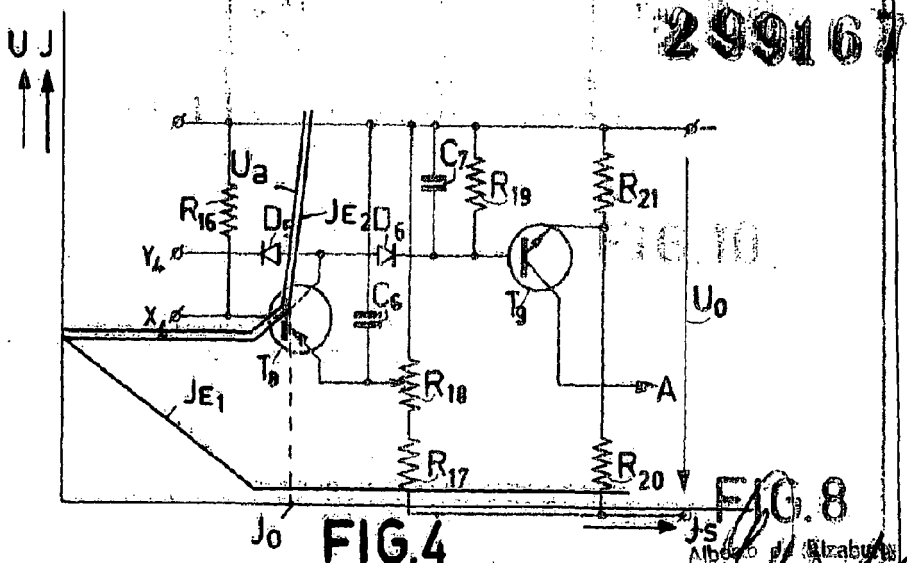
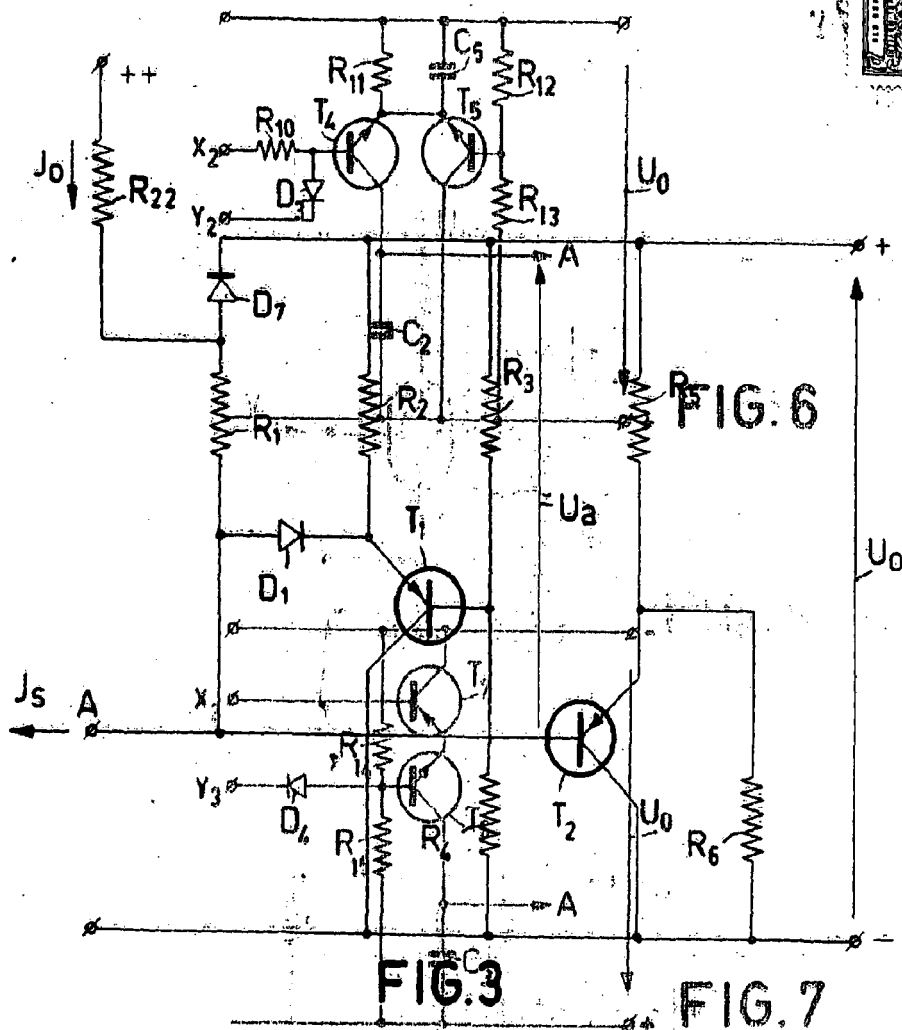
Madrid,

25 ABR. 1954  
P.A.

Alberto de Elizaburu  
Por Poderes  
*[Handwritten signature]*

299167





299167

FIG. 8  
 Alberto Elizaburu  
 For Power

25

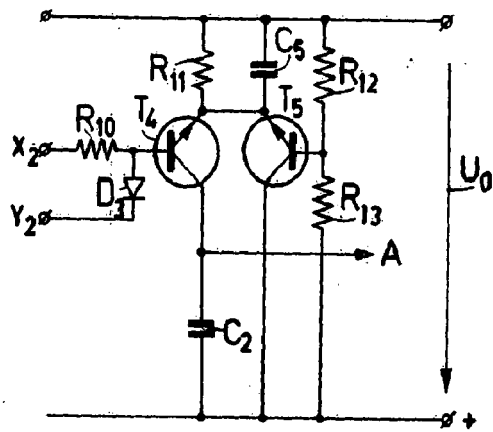
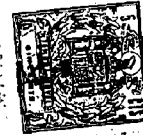


FIG. 6

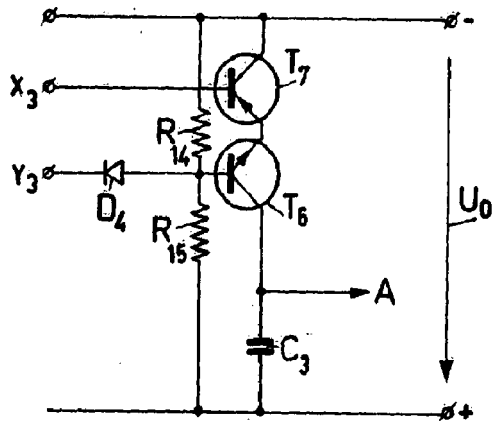


FIG. 7

299167

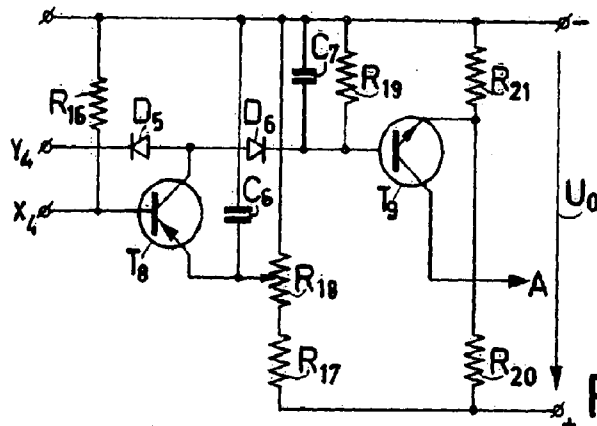


FIG. 8

*W. W. W.*

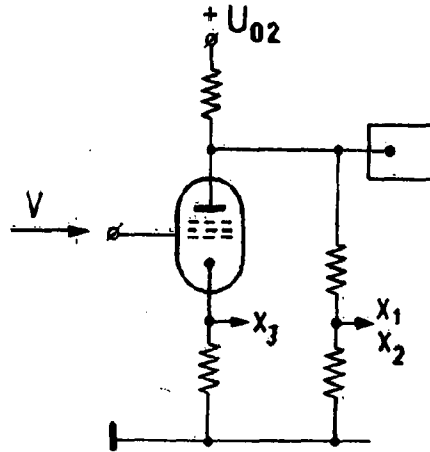
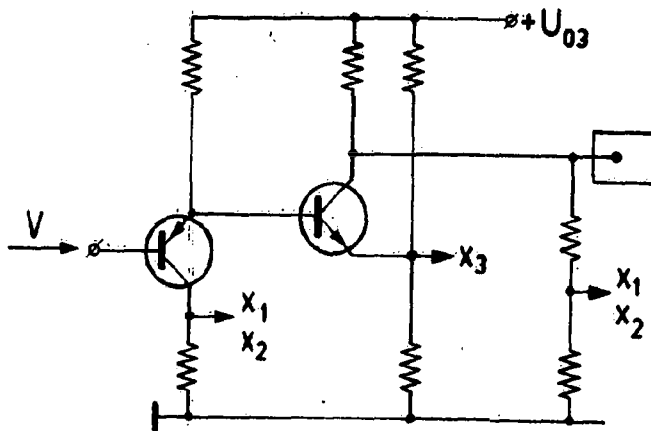


FIG. 9



299167

FIG. 10

*Handwritten signature or initials at the bottom right corner.*