

23 ABR. 1964

P.- 25.943

JL/CV 356.226  
C.E.A. - "D.1683-  
enregistrement"



295278

MEMORIA DESCRIPTIVA

que se presenta para unir a la solicitud

de

PATENTE DE INVENCION

formulada el 14 de Enero de 1964, con el núm. 295.278

en

ESPAÑA

por VEINTE años

a nombre de COMMISSARIAT A L'ENERGIE ATOMIQUE, entidad  
francesa, establecida en 69, Rue de Varenne, Paris (Sena),  
Francia, por:

"UN DISPOSITIVO DE REGISTRO DE INFORMACIONES SOBRE  
UN SOPORTE MAGNETICO"

=====

El invento se refiere a los dispositivos para registrar informaciones sobre un soporte magnético y para leer las informaciones así registradas; y se refiere más especialmente a los dispositivos para registrar informaciones en código binario puro, del tipo paralelo, sobre una banda magnética multipista y para leer las informaciones registradas en esta forma sobre una banda magnética.

Tiene por objeto perfeccionar dichos dispositivos en lo que concierne sobre todo, por una parte, a la seguridad

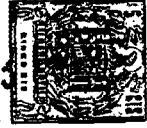


dad (debida al procedimiento de registro y a la detección de los errores) y a la rapidez del registro y de la lectura de las informaciones, y, por otra parte, el volumen y el precio reducido en la instalación de registro y de lectura.

El invento consiste principalmente:

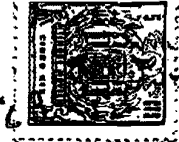
- Para el registro, en primer lugar, por una parte, para cada orden binario una unidad de registro con una entrada que recibe los retazos sucesivos de información de este orden binario y dos salidas que proporcionan señales opuestas, de las cuales la primera representa el retazo recibido y la segunda representa la negación o complemento de este retazo, una unidad "O exclusive", constituida por dos subunidades "Y" en paralelo que alimentan a una subunidad "O inclusive", un generador de corriente accionado por la salida de la unidad "O exclusive", y una cabeza de registro de los retazos de información por modulación de fase, excitada por la salida de este generador, y por otra parte, para el conjunto de la información, un generador de impulsos de vuelta a cero conectado a cada unidad de registro para volverla periódicamente a cero con un periodo de recurrencia igual a la de las informaciones recibidas, una unidad de vigilancia, accionada por dichos impulsos de vuelta a cero, para proporcionar un par de señales opuestas con el mismo periodo de recurrencia, pero con un retardo inferior a la duración de este periodo -, con relación a los impulsos de vuelta a cero, atacando la primera señal de cada par que corresponde a cada impulso de vuelta a cero una de las dos entradas de una de las

295278



subunidades "Y" de todas las unidades "O exclusive",  
siendo atacada la otra entrada de éstas subunidades  
por la segunda señal de la unidad de registro del mis-  
mo orden, mientras que la segunda señal de cada par de  
señales proporcionadas por la unidad de vigilancia ata-  
ca una de las dos entradas de la otra subunidades "Y"  
de todas las unidades "O exclusive", siendo atacada la  
otra entrada de estas unidades "Y" por la primera se-  
ñal de la unidad de registro del mismo orden, un genera-  
dor de corriente accionado por una de las dos señales  
de salida de la unidad de vigilancia, y una cabeza de  
registro de los retazos de referencia, por modulación  
de fase, excitada por la salida de este generador;

- para la lectura, en prever por una parte, pa-  
ra cada orden binario, una cabeza de lectura de los re-  
tazos de información registrados por modulación de fa-  
se, una unidad de puesta en forma que deduce del reta-  
zo leído o eventualmente de un impulso de control del  
registro, impulsos configurados negativos y positivos,  
con registros para sincronizar los impulsos configura-  
dos que corresponden al conjunto de una información a  
fin de proporcionar un impulso de retazo utilizado para  
el orden binario correspondiente y, por otra parte, pa-  
ra el conjunto de la información, una cabeza de lectu-  
ra de los retazos de referencia registrados por modu-  
lación de fase, una unidad de puesta en forma para los  
retazos de referencia leídos, siendo esta cabeza y esta  
unidad análogas a la cabeza y a la unidad correspondien-  
tes para los retazos de información, una unidad de vigi-  
lancia para sincronizar la salida de los retazos de in-



formación leídos y un generador de vuelta a cero de los registros después de la salida de los retazos del conjunto de una información.

5 El invento se refiere mas particularmente a la aplicación a las máquinas numericas para tratar la información, del tipo analizadores multidimensionales, por ejemplo del tipo descrito en la solicitud de patente presentada este mismo dia por la solicitante por "Perfeccionamientos introducidos en los dispositivos a nalizadores  
10 de fenómenos físicos, especialmente de fenómenos nucleares", así como ciertos modos de realización de dichas disposiciones.

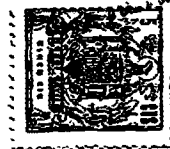
Y podrá ser bien comprendida de todos modos con ayuda del complemento de descripción que sigue, así como  
15 de los dibujos anejos, cuyos complemento y dibujos están dados, naturalmente, sobre todo a titulo de indicación,

La figura 1 de estos dibujos ilustra esquemáticamente, en forma de bloques funcionales, un conjunto de registro de informaciones, en forma binaria pura del  
20 tipo paralelo, sobre una banda magnética múltipista dotada de los perfeccionamientos según el invento.

La figura 2 es una representación bajo la forma de un diagrama funcional de las unidades esenciales del conjunto de la figura 1.

25 Las figuras 3, 4, 5 y 6 ilustran la forma y las relaciones temporales de un cierto número de señales puestas en práctica en el conjunto de la figura 1 y que permiten explicar el funcionamiento de este conjunto con referencia a la figura 2.

30 Las figuras 7 a 11 representan un modo de realiza-



ción preferido de las diferentes unidades del conjunto según la figura 1, a saber:

- La unidad o generador de vuelta a cero para la figura 7;
- la unidad de vigilancia para la figura 8;
- uno de los dobles registros para la figura 9;
- una de las unidades que realizan la operación lógica "O exclusiva" para la figura 10;
- uno de los generadores de corriente del registro para la figura 11.

La figura 12 ilustra las formas y las relaciones temporales de un cierto número de señales empleadas en el curso de la lectura según el invento del registro efectuado por el conjunto de la figura 1.

La figura 13 ilustra esquemáticamente, bajo la forma de bloques funcionales, un conjunto de lectura de las informaciones previamente registradas por el conjunto de la figura 1.

Las figuras 14 a 21 representan un modo de realización particular de las diferentes unidades del conjunto según la figura 13, a saber:

- Uno de los amplificadores de lectura para la figura 14;
- una de las unidades de puesta en forma de impulsos positivos y negativos a partir de las informaciones leídas por la figura 15;
- una de las unidades de registro para la figura 16;
- la unidad de vigilancia para la figura 17;
- unidades de reagrupamiento para las figuras 18

295278



a 20;

- finalmente, el generador de vuelta a cero para la figura 21.

Las figuras 22 y 23, finalmente, ilustran una variante mejorada de ciertas unidades del conjunto según la figura 13.

Según el invento y más especialmente según aquel de sus modos de aplicación, así como según aquellos modos de realización de sus diversas partes a los cuales parece que hay que atribuir la preferencia, pues se proponen por ejemplo establecer un dispositivo de registro y de lectura de informaciones, en código binario puro, del tipo paralelo, sobre una banda magnética multipista, se procede como sigue o de una manera análoga.

El registro de informaciones sobre un soporte, en particular una banda magnética de registro, seguido de una lectura posterior, en el instante deseado, de las informaciones registradas, es particularmente interesante para permitir la puesta en memoria de informaciones sin alterar la relación de tiempo entre ellas, lo que es muy importante para el estudio de las correlaciones temporales entre fenómenos físicos, estudio que es hecho ahora en general por medio de analizadores multidimensionales que tienen por lo menos una memoria. Esta memoria puede estar constituida, por ejemplo, por una banda magnética, sobre la cual se inscriben las informaciones sucesivas, cifradas en forma digital o numérica, y que conserva estas informaciones con su relación temporal con vistas a un tratamiento ulterior que permite extraer los datos que contienen, un ejemplo parti-

295278



cularmente interesante de analizador al cual puede aplicarse esta memoria magnética se encuentra descrito en la solicitud de patente citada.

5 El dispositivo de registro y de lectura que va a ser descrito a continuación hace uso de un código binario, es decir, que utiliza solamente dos cifras o dígitos "0" y "1", el primero representado generalmente por la ausencia de impulso y el segundo por un impulso (pueden ser representados a veces por dos niveles diferentes de tensión), y más precisamente un código binario  
10 paralelo en el cual cada información representada por un cierto "número binario" de  $n$  ordenes binarias (es decir, un conjunto ordenado de  $n$  cifras o dígitos binarios, siendo  $n$  función de la cantidad de informaciones diferentes a cifrar), es transmitida simultáneamente  
15 en paralelo sobre  $n$  vías. Con tal código binario paralelo, la sucesión de informaciones a registrar se presenta en forma de una sucesión de números binarios que llevan con sus  $n$  dígitos, representados por impulsos o  
20 niveles de tensión, en paralelo sobre  $n$  vías o conductores, a las  $n$  entradas del dispositivo de registro que debe registrarlas sobre  $n$  pistas paralelas de una banda magnética por medio de  $n$  cabezas de registro convenientemente excitadas a partir de las sucesiones  
25 de conjuntos de impulsos o niveles de tensión.

Entre los diferentes procedimientos de registro, el presente dispositivo hace uso del procedimiento de la modulación de fase según el cual cada dígito binario, denominado igualmente retazo o bit (palabra que es la  
30 contracción de la traducción en inglés de dígito bina-



rio, o sea binary digit ), se caracteriza por una transición entre dos estados de saturación opuesta de una zona elemental de la banda magnética (tal zona puede encontrarse, en efecto, en dos estados de inducción de saturación diferentes + BS o - BS), por ejemplo al retazo 1 corresponde la transición del estado + BS al estado - BS, mientras que al retazo 0 corresponde la transición inversa de -BS a + BS. Tal procedimiento de registro presenta intrínsecamente la doble ventaja de poner bien de manifiesto la diferencia entre la ausencia accidental de un retazo (carencia de transición) y la presencia del retazo "0" (transición de - BS a + BS), lo que no es el caso para el procedimiento habitual de modulación en el cual el retazo cero corresponde a la ausencia de modulación, y reducir los errores provocados por las señales parásitas, por que la sensibilidad de la banda es máxima en su estado sin magnetización de origen que no presenta en el curso de registro por el procedimiento por modulación de fase, mientras que en ciertos otros procedimientos la banda presenta en curso de funcionamiento tal estado sin magnetización.

Sentados estos preliminares, se recordarán las principales operaciones lógicas del Algebra de Boole que se refiere a los retazos, empleados en los circuitos lógicos del presente dispositivo.

La operación de negación o complemento, que hace corresponder a un retazo el retazo opuesto, (representado por la misma letra, pero subrayada), se realiza en un circuito "NO" con una entrada y una salida, proporcionando esta última el retazo "1" si la entrada reci-

295278



5 be el retazo "0" y reciprocamente. La operación de intersección o coincidencia (que verifica la existencia simultáneamente de dos o varios fenómenos) se realiza en un circuito "Y" con al menos dos entradas y una salida que no proporciona más que el retazo "1" más que si todas las entradas reciben simultáneamente el retazo "1". La operación "O" inclusive (denominada en general simplemente "O"), que verifica la existencia de al menos uno de dos o varios fenómenos, se realiza en un circuito "O inclusive" o simplemente "O" o mezclador con al menos dos entradas y una salida que proporciona el retazo "1" cuando por lo menos una entrada recibe el retazo "1". Finalmente, la operación "O inclusive" o dilema, que verifica la existencia de uno y de uno solo de dos fenómenos, se realiza en un circuito "O exclusive" con dos entradas y una salida que proporciona el retazo "1" cuando una entrada y una sola recibe el retazo "1".

10 Si los circuitos "NO", "Y" y "O inclusive", son circuitos de base bien conocidos del técnico en la materia y realizables por medio de relés, tubos de vacío, diodos, transistores, o diodos controlados al silicio /se darán en la descripción detallada modos de realización con transistores de estos circuitos), el circuito "O inclusive" es un circuito completo que puede estar constituido, por ejemplo, como se ilustra a continuación con referencia a las figuras 1 y 2, por dos circuitos "Y" en paralelo alimentados cada uno por uno de los retazos a tratar y el complemento o negación del otro retazo y que funcionan ambos en un circuito "O in-

295278



clusive" cuya salida constituye la salida del circuito "0 exclusive".

Es esencialmente por medio de un circuito "0 exclusive" como se realiza el registro por modulación de fase de cada retazo de información en un dispositivo dotado de los perfeccionamientos según el invento, como se expondrá ahora con referencia a las figuras 1 a 6, realizado este dispositivo por lo demás igualmente el registro para cada información de un impulso o retazo de referencia o ritmo, asegurando este impulso suplementario no solo la señalización y la sincronización de las informaciones sucesivas, sino sobre todo permitiendo el control en el momento de la lectura del registro de la totalidad de los retazos de cada información.

Se hace referencia en primer lugar a la figura 1 que esquematiza, bajo la forma de bloques funcionales (estando indicado el sentido de circulación de los impulsos o corrientes a lo largo de los conductores de conexión por flechas), el conjunto de registro del dispositivo según el invento, no ilustrando por lo demás esta figura más que el registro de los retazos de informaciones sucesivas para dos órdenes binarios e impulsos o retazos de referencia, mientras que de hecho se prevé un mayor número de órdenes binarios, por ejemplo quince, órdenes binarios, en el caso de una banda magnética ancha de 25 mm.

Tal conjunto de registro comprende:

- por una parte, para cada elemento binario o retazo de información de un código paralelo, es decir, para cada orden binario, una unidad de registro B con una en-

295278



trada e que recibe los retazos elementales sucesivos de  
información, de un orden binario determinado, a registrar,  
y dos salidas f, g que proporcionan señales opuestas b  
y b' de las cuales la primera b representa el retazo h  
que ha sido aplicado en la entrada después de una vuelta  
5 a cero de la unidad de registro B y la segunda b' repre-  
senta la negación o complemento de este retazo, yendo  
una unidad "O exclusiva" C, constituida por dos subuni-  
dades "Y" D, E en paralelo a una subunidad "O inclusiva"  
10 F, un generador de corriente H disparado por la señal  
de salida x de la unidad "O exclusiva" C y una cabeza  
de registro J de los retazos de información, por modula-  
ción de fase, excitada por la salida de este generador  
para inscribir sobre una de las pistas de la banda mag-  
15 nética (no representada) arrastrada por delante de ella,  
y las otras cabezas de registro, a una velocidad deter-  
minada, eventualmente ajustable, la información cifrada,  
por modulación de fase;

- por otra parte, para el conjunto de información,  
20 un generador K de impulsos k de vuelta a cero correcta-  
do a cada unidad de registro B para volverlo periodica-  
mente a cero con un periodo de recurrencia igual al de  
las informaciones a registrar en respuesta a impulsos  
de referencia m que lesson aplicados, una unidad de vi-  
25 gilancia A accionada por dichos impulsos k de vuelta a  
cero para proporcionar un par de señales opuestas a, a  
con el mismo período de recurrencia pero con un retardo  
inferior a la duración de este periodo, con relación a  
los impulsos de vuelta a cero, atacando la primera se-  
30 ñal a de cada par que corresponde a cada impulso de vuel-

295278



ta a cero una de las dos entradas (la entrada p) de una de las subunidades "Y" (la unidad E) de todas las unidades "O exclusive" C, siendo atacada la otra entrada q de estas subunidades por la segunda señal b de la unidad de registro B del mismo orden, mientras que la segunda señal a de cada par de señales proporcionadas por la unidad de vigilancia A ataca una de las dos entradas (la entrada r) de la otra subunidad "Y" (la unidad D) de todas las unidades "O exclusive" C, siendo atacada la otra entrada a de estas unidades "Y" por la primera señal b de la unidad de registro B del mismo orden, un generador de corriente M disparado por una señal de salida z de la unidad de vigilancia A, y una cabeza de registro N de los retazos de referencia, excitada por la salida de este generador, que realiza como las cabezas J, por modulación de fase, el registro de los impulsos de referencia.

De hecho, en el modo de realización ilustrado:

- El generador K comprende un paso de umbral P que normaliza los impulsos de referencia m para proporcionar impulsos de vuelta a cero calibrados k, y una unidad de retardo Q que introduce un retardo v, muy breve correlación al periodo de recurrencia o repetición w de los impulsos de referencia, por ejemplo un retardo de dos microsegundos, para proporcionar impulsos de vuelta a cero calibrados retardados;

- la unidad de vigilancia A está constituida por un monovibrador R (denominado igualmente univibrador o multivibrador monostable y cuya estructura y funcionamiento serán expuestos después con referencia a las fi-

295278



guras 7 y 8) que tiene por efecto, en respuesta a un impulso  $k$  que recibe, proporcionar una señal o impulso  $a$  durante un periodo  $d$  bien determinado, claramente superior a  $v$ , pero inferior a  $w$ , y por una unidad "NO"  $S$  que transforma  $A$  en su complemento a  $\downarrow$ .

- y cada unidad de registro  $B$  comprende dos registros elementales sucesivos  $T$  y  $U$ , recibiendo el primer registro  $T$ , para cada información, en primer lugar el retazo  $h$  de su orden, y luego después de un periodo  $v$ , el impulso  $u$  que le hace transferir el retazo  $h$  (que habia almacenado durante el periodo  $v$ ) hacia el segundo registro  $U$  que habia sido previamente vuelto a cero por el impulso  $k$ .

El conjunto de registro  $V$  para un orden binario, que se ilustra de una manera esquemática en la figura 2 (en la cual se han utilizado las mismas letras de referencia que en la figura 1), comprende, pues:

- Un monovibrador  $R$  con inversor  $S$  que constituye la unidad de vigilancia  $A$  que proporciona, en respuesta a un impulso de referencia  $k$ , las señales  $a$  y  $\bar{a}$ , representando a "0" cuando este impulso se manifiesta.

- una unidad de registro  $B$  que proporciona en respuesta a los impulsos de retazo  $h$  las señales  $b$  y  $\bar{b}$ , representando  $b$  "1" cuando el retazo es "1".

- y una unidad "O exclusiva"  $C$  constituida por dos unidades "Y"  $D$ ,  $E$ , que reciben una  $a$  y  $b$ , y la otra  $\bar{b}$  y  $\bar{a}$  de  $A$  y  $B$ , y por una unidad "O inclusive"  $F$  que recibe las salidas de  $D$  y  $E$ .

El funcionamiento de un conjunto  $V$  (figuras 1 y 2) en el siguiente, con referencia a los impulsos y señales

295278



de las figuras 3 a 5.

Si una información, que incluye 15 dígitos binarios o retazos h, (15 órdenes binarios) y acompañada de un impulso de referencia m, se presenta en la entrada del conjunto V en el instante t :

a) En el instante t:

- Los 15 dígitos h son puestos en memoria en los 15 registros T (de los cuales solamente dos han sido representados) : la basculación de un registro T (constituido como se verá después por un multivibrador biestable) tiene lugar para un orden determinado si el dígito de este orden es "1", mientras que el registro conserva su estado inicial (o estado cero) si el dígito correspondiente es "0",

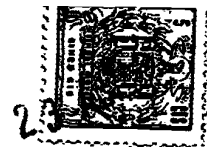
- la señal de referencia normalizada k vuelve a cero los registros U y dispara la unidad de retardo Q y el monovibrador E que pasa de su estado estable a su estado no estable;

b) En el instante  $t + v$ , la unidad Q envía un impulso de vuelta a cero retardado y que vuelve a cero los 15 registros T (haciendolos aptos para recibir los dígitos de la información siguiente); cuando un registro T contiene un dígito "1", la basculación de vuelta a cero transfiere este dígito al registro U asociado; los dígitos h son transferidos, pues, a los registros U;

c) en el instante  $t + d$ , el monovibrador R cambia de estado y vuelve a su único estado estable.

En las figuras 3 a 5 (en las cuales se ha llevado las tensiones en voltios a las ordenadas y los tiempos a las abscisas), se ha representado respectivamente lo

295278



que se produce para un dígito de orden igual a "0", despreciando  $v$  con relación a  $d$  (se ha confundido  $t$  y  $t + v$ ). Se comprueba que las señales de polaridades opuestas  $a$  y  $\bar{a}$  tienen una duración igual a  $d$ , mientras que las señales de polaridades opuestas  $b$  y  $\bar{b}$  que representan los dígitos a registrar, tienen una duración superior, por que  $d$  (durante duración de las señales  $a$  y  $\bar{a}$ ) es inferior a  $w$  (duración de las señales  $b$  y  $\bar{b}$ ).

Haciendo referencia de nuevo a las figuras 1 y sobre todo 2, se ve que las unidades "Y" D y E funcionan según el esquema siguiente:

1º caso (los circuitos D y E no alimentan),  
 (a = 0 por consiguiente a = 1)  
 (b = 0 por consiguiente b = 1)

2º caso (a = 1 por consiguiente a = 0)  
 (b = 0 por consiguiente b = 1) El circuito D alimenta.

3º caso (a = 0 por consiguiente a = 1)  
 (b = 1 por consiguiente b = 0) El circuito E alimenta.

4º caso (a = 1 por consiguiente a = 0)  
 (b = 1 por consiguiente b = 0) Los circuitos D y E no alimentan.

Por lo tanto, el circuito "0 inclusive" F no alimentará en los casos primero y cuarto, pero alimentará en los casos 2º y 3º. Se ve así que el conjunto C constituye un circuito "0 exclusive" que no suministra "1" más que si una sola de las señales  $a$  o  $b$  representa "1".

Si se vuelve ahora a las figuras 3 a 5, se ve que



la señal de salida  $x$  del circuito "O exclusiva"  $C$  depende de los niveles de  $a$  y de  $b$  y que sufre transiciones de nivel en sentido inverso al tiempo  $t + d$  de para  $h = 0$  y para  $h = 1$ . En efecto, si  $h = 1$  (figura 4),  $b = 1$  y la señal  $x$  correspondiente designada por  $x_1$  pasa de nivel alto a nivel bajo en el instante  $t + d$ ; por el contrario, si  $h = 0$  (figura 5),  $b = 0$  y la señal  $x$  correspondiente designada por  $x_0$  pasa del nivel bajo al nivel alto en el instante  $t + d$ .

Cuando estas transiciones de corriente opuestas  $x_1$  o  $x_0$  son aplicadas a un generador de corriente  $H$ , éste determina en la cabeza de registro asociada dos transiciones de inducciones de saturación opuestas, a saber: de  $+BS$  a  $-BS$  para un dígito  $h = 1$ , de  $-BS$  a  $+BS$  para un dígito  $h = 0$ , como se ilustra en la figura 6 en la cual, habiendo sido llevados los tiempos a las abscisas y las inducciones a las ordenadas, se han representado las transiciones de inducciones de saturación  $y_1$  e  $y_0$  que corresponden a transiciones  $x_1$  y  $x_0$  respectivamente.

Finalmente, en la figura 3, se ha representado igualmente la señal  $z$  aplicada al generador de corriente  $M$  y que es analoga a  $a$ . Esta señal  $z$  sufre siempre una misma transición en el instante  $t + d$  y permite registrar una señal de referencia o ritmo que corresponde a la transición  $y_1$  de la figura 6 que representa el dígito 1.

Un modo de realización detallada de las diferentes unidades del conjunto de registro de la figura 1 se da ahora a título de ejemplo no limitativo (figuras 7



23

a 11). Se observará que todas las unidades de este conjunto (de las figuras 7 a 11), como las del conjunto de lectura asociado, son del tipo de semiconductores y no tienen de hecho más que transistores, diodos sólidos, resistencias y condensadores, lo que asegura una gran fortaleza, ligereza y duración de vida, así como un consumo reducido de corriente de alimentación y su fácil disposición sobre circuitos impresos que se pueden unir y sustituir fácilmente.

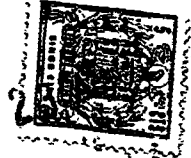
La primera de las unidades, que pueden ser todas realizadas ventajosamente en forma de circuitos impresos, está constituida por el generador de vuelta a cero K de la figura 1, que se ilustra en detalle en la figura 7. Esta unidad comprende:

- Un paso diferencial con umbral de 4.3 voltios, constituido por dos transistores NPN 11 y 12, que recibe las señales de referencia sucesivas m a fin de seleccionar estas señales cuya amplitud es del orden de 7 voltios en presencia de ruido de fondo de amplitud inferior a 3 voltios;

- un doble emisor - seguidor o emetodino, con transistores 13 y 14, que transforma las señales de referencia m seleccionadas en señales k bajo muy baja impedancia disponibles en 15, realizando las señales k (figura 1) por el conductor 16 la vuelta a cero de los 15 registros U y del ataque de la unidad de vigilancia A;

- un monovibrador o báscula monoestable constituido por dos transistores PNP 17-18, siendo basculado este monovalente, que se encuentra normalmente en su única po-

295278



sición estable, a su posición no estable o inestable, por las señales k disponibles en 15 y permaneciendo en este estado no estable durante un periodo v (igual por ejemplo a 2 microsegundos) determinado por los valores de los elementos de este monovibrador, y volviendo luego a su estado estable;

5

- un paso diferencial con umbral, análogo al paso 11-12 y constituido por dos transistores NPN 19-20, que recibe el frente de retorno del monovibrador 17-18 para normalizar su nivel;

10

- finalmente, un segundo doble emisor-seguidor 21-22 análogo al doble emisor-seguidor 13-14, teniendo por efecto el paso 21-22 suministrar 23 bajo escasa impedancia las señales retardadas u de vuelta a cero.

15

En la figura 8, se ha ilustrado el modo de realización detallado de la unidad de vigilancia A de la figura 1. Esta influye en este modo de realización:

20

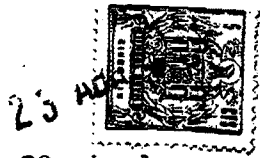
- Un monovibrador 24-25 análogo al monovibrador 17-18 de la figura 7, pero que introduce un retardo mucho más importante d, estando constituido este retardo por la duración de permanencia del monovibrador en su estado no estable después de la basculación bajo el efecto de los impulsos o señales k sucesivos que recibe del punto 15 del generador de vuelta a cero de la figura 7; se puede prever ventajosamente que el monovibrador 24-25 puede ser regulable exteriormente en función de la velocidad de desenrollamiento de la banda magnética, por ejemplo por conductores 26;

25

30

- un doble emisor-seguidor 27-28 análogo a los pasos 13-14 y 21-22 de la figura 7, que suministra a baja

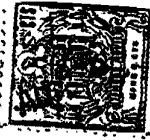
295278



impedancia señales a disponibles en el punto 29, siendo  
enviadas estas señales a tal cuales por el conductor 30  
a los circuitos "Y" E (figura 1).

5 - dos circuitos inversores o circuitos "NO", cons-  
tituidos cada uno por un transistor PNP 31 o 32 (conduc-  
tor cuando  $a = 1$ ), que invierten la polaridad de las se-  
ñales que les son aplicadas, mientras que el transistor  
32 suministra directamente por el conductor 33 impulsos  
z hacia el generador de corriente M (figura 1), las se-  
10 ñales suministradas por el transistor 31 son enviadas a  
un doble emisor-seguidor 34-35 que suministra por el con-  
ductor 36 señales a que son enviadas a los circuitos "Y"  
D (figura 1), a baja impedancia.

15 Cada una de las unidades de registro B de la figura  
1 puede ser realizada como se ilustra en la figura 9,  
por medio de dos multivibradores biestables (formado ca-  
da uno por dos transistores PNP 37-38 por una parte, y  
39-40 por otra parte, unidos por los emisores) que cons-  
tituyen los dos registros T, U unidos entre sí a través  
20 de un paso emisor-seguidor 41. El registro multivibrador  
T de transistores 37-38 es vuelto a cero por los impul-  
sos retardados u de vuelta a cero. Este multivibrador  
biestable permanece en este estado estable de origen  
hasta la aplicación de un dígito h; si este dígito es "0",  
25 el multivibrador conserva el mismo estado estable, pero  
si el dígito es "1", bascula a su segundo estado no es-  
table. El impulso retardado u siguiente hará transferir  
un dígito "1" al multivibrador biestable siguiente 39-40  
que constituye el registro U a través del emisor-segui-  
30 dor 41. Al final de operación, los impulsos de vuelta a



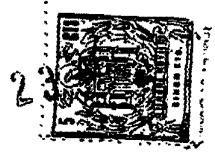
cero k vuelven el multivibrador biestable 31-40 a su estado de reposo de origen. Los dos colectores del multivibrador biestable 29-40 suministran las señales b y b respectivamente que son aplicadas, la primera, al circuito "Y" E y el segundo al circuito "Y" D. Se observará que cada entrada del registro T tiene su propio circuito con umbral a + 3 voltios (+ 25%).

Cada conjunto "O exclusive" C, comprende, como se ha indicado mas arriba, dos circuitos "Y" en paralelo D. E que suministran a un circuito "O" F (figuras 1 y 2). En un modo de realización ilustrado en la figura 10, cada uno de los circuitos "Y" D. E (con inversión) está constituido por dos transistores NPN 42-43, 44-45 respectivamente, montados y conectados en paralelo, correspondiendo el estado que representa el dígito "1" a las entradas de estos transistores al bloqueo de los circuitos precedentes. En cuando al circuito "O" F (con inversión), está constituido por el transistor PNP 46 que efectua igualmente la adaptación de impedancia hacia el generador de corriente H que recibe las señales x suministradas por el transistor 46.

La última unidad particular del conjunto de la figura 1 está constituida por el generador de corriente H o M ilustrado en la figura 11. La entrada del circuito de la figura 11 recibe una señal x o una señal z, según que se trate de una unidad H o de una unidad M, desde el colector de un transistor PNP (respectivamente 46, figura 10, o 32, figura 8). El generador de corriente ilustrado en la figura 11 comprende:

- Un primer doble emisor-seguidor de transistores

295278



47 y 48;

5 - un circuito de diferenciación 49 con condensadores y resistencias, que diferencia una parte de la corriente suministrada por el doble emisor-seguidor 47-48 disponible en 50.

10 - un segundo doble emisor-seguidor 51-52 que suministra a baja impedancia la señal diferenciada para formar señales de control de registro ab, para una unidad H, o ampara la unidad M, siendo utilizables directamente estas señales en el conjunto de lectura ilustrado en la figura 13;

15 - un transistor inversor 53, acoplado al punto 50, y un conmutador-inversor, constituido por cuatro transistores 54, 55, 56, 57, que funciona como sigue, si el transistor que suministra las señales x o z no es conductor, los transistores 56 y 54 son conductores y la corriente definida por la tensión en los bornes de las resistencias 58 en paralelo atraviesa la bobina de registro acoplada a los conductores 59, 60 en un primer  
20 sentido representado por las dobles flechas en los conductores del circuito, si, por el contrario, el transistor que suministra x o z es conductor, son los transistores 55 y 57 los que son conductores y la corriente atraviesa la bobina de registro en sentido inverso (recorre los conductores en el sentido inverso al representado por las dobles flechas); para los dos sentidos de  
25 la corriente, la intensidad de ésta es la misma, puesto que la tensión en los bornes de las resistencias 58, definidas por los diodos 61 y 62, es constante, basta, pues,  
30 elegir las resistencias 58 para que la intensidad de la



corriente que atraviesa la bobina de la cabeza de registro N o J sature la banda magnética.

Se observará que esta manera de proceder es más ventajosa que un sistema de tensión constante que conduciría a una constante de tiempo superior, por que para cada transición la autoinducción de la bobina de registro de la cabeza N o J se opone a esta transición.

Por otro lado, la señal diferenciada ab o am permite controlar directamente el registro por el conjunto de lectura que será descrito ahora y al cual la señal ab o am es aplicada, lo que es muy ventajoso cuando se registra a velocidades muy lentas para las cuales un control por la lectura es imposible.

Se ha descrito hasta ahora en detalle, con referencia a las figuras 1 a 11, el conjunto de registro sobre banda magnética que utiliza los perfeccionamientos según el invento.

Se describirá ahora, con referencia a las figuras 12 a 23, el conjunto que permite la lectura del registro magnético así realizado.

Antes de abordar los medios empleados para esta lectura, se indicará, con referencia a la figura 12, el procedimiento de lectura del registro.

Las señales inscritas sobre la banda magnética, como se ha indicado mas arriba son leídas por medio de cabezas de lectura (no representadas) que realizan la diferenciación de las señales no siendo sensibles estas cabezas más que a las transiciones de un estado de inducción de saturación al estado de inducción de saturación opuesto.

295278



Se prevé una cabeza de lectura para cada pista de registro, a saber por consiguiente una cabeza de lectura por retazo en cada información y una cabeza de lectura suplementaria para los dígitos de referencia.

5 Las señales diferenciadas salidas de las cabezas de lectura son respectivamente (figura 12), ac para el dígito de referencia (un impulso positivo seguido de un impulso negativo), ad para un retraso de información igual a "1" (un impulso positivo seguido de un impulso negativo, como en el caso de la señal ac), finalmente  
10 se para un retraso de información igual a "0" (un impulso negativo seguido de un impulso positivo). Se ve por consiguiente que todos los dígitos o retazos, ya sean de referencia o de información, incluyen dos impulsos de polaridades opuestas separados con un intervalo  $d_1$   
15 (que es igual a  $d$  si el registro y la lectura son hechos con una misma velocidad de paso de la banda). Todos los impulsos, cualquiera que sea su signo, son puestos en memoria en registros que hay que volver a poner a cero después de un tiempo determinado  $t_1$ .  
20

Por otro lado, el impulso negativo de la señal de referencia ac origina un retardo  $t_2$  al cabo del cual se efectúa la salida de información, no debiendo ejercerse esta orden mas que si la información está completa. De  
25 hecho  $t_1$  es sensiblemente igual a  $\frac{d_1}{2}$ , estando ( $d_1$ , cuando es igual a  $d$ , definida en el registro como duración mínima entre dos transiciones). En cuando a  $t_2$ , esta determinado por la condición de que la orden de salida no se efectue más que cuando todos los registros para las  
30 15 vías en paralelo han podido ser llenadas. Se ve que

295278



en la práctica  $t_2$  es un poco menor que  $t_1$ .

El conjunto de altura que se ha examinado ahora debe permitir;

5 - traducir la modulación de fase, realizada durante el registro, en señales o impulsos normales que representan la información en código binario puro paralelo.

10 - detectar los errores posibles, siendo facilitado esto por el hecho de que la modulación de fase distingue de una manera muy clara el registro del retazo "0" de la ausencia de registro y que el procedimiento por modulación de fase es poco sensible a los parásitos.

15 - no transmitir mas que las informaciones no erróneas, en lenguaje normal.

- definir si es posible la relación entre las informaciones válidas y las informaciones erróneas.

20 Haciendo referencia ahora a la figura 13, que ilustra en forma de bloque en funcionales el conjunto de lectura, con excepción de las cabezas de lectura que son de tipo conocido, se comprueba que un conjunto de lectura dotado de los perfeccionamientos según el invento comprende en un modo de realización dado a título de ejemplo:

25 - Para cada retazo de información, es decir, para cada orden binario, una cabeza de lectura (no representada) de un registro por modulación de fase, que realiza durante la lectura la diferenciación de las señales de retazos previamente registradas, de preferencia un  
30 amplificador AB de lectura que amplifica la salida af



(del tipo ad o al, figura 12) de cada cabeza de lectura, una unidad AC de puesta en forma que deduce, del retazo leído o eventualmente de un impulso ab de control del registro, impulsos configurados negativos y positivos ag, ah respectivamente, generalmente una unidad de registro AD constituida por un primer y un segundo registro AE y AF que reciben respectivamente sobre una de sus entradas ax los impulsos negativos ag y los impulsos positivos ah respectivamente de la unidad de puesta en forma AC, por un circuito "O inclusive" AG que mezcla las salidas del primero y segundo registros AE, AF, por un circuito "Y" AH del cual una entrada ai es alimentada por la salida del primer registro y por un circuito inversor AI que invierte la salida de dicho circuito "Y" AH para proporcionar el impulso de retraso utilizable aj para el orden correspondiente;

- y para el conjunto de la información, una cabeza de lectura (no representada) que realiza durante la lectura la diferenciación de los retazos de referencia previamente registrados, de preferencia un amplificador de lectura AJ de las señales al de referencia (del tipo ac, figura 12) leídas y diferenciadas y una unidad de puesta en forma AK para los retazos de referencia que reciben igualmente las señales am de referencia del control del registro, siendo esta cabeza, este amplificador y esta unidad analogos a la cabeza, amplificador y unidad correspondientes para los retazos de información, aplicando una unidad de vigilancia AL un primer retardo  $t_2$  (inferior a la mitad de la duración del periodo de recurrencia  $d_1$  de las informaciones leídas) a

295278



los impulsos negativos an producidos en esta unidad de  
puesta en forma, un circuito "Y" (que incluye subcircuitos  
AM, AN en cascada) cuyas entradas reciben, una (entrada  
ap) la salida de la unidad de vigilancia, y cada  
5 una de las otras (entradas sq) la salida del circuito  
"O inclusive" AG de la unidad de registro AD de un orden,  
y cuya salida ar suministra un impulso de mando as  
aplicado en la otra entrada at del circuito "Y" AH de  
todas las unidades de registro AD, y un regenerador AP  
10 de vuelta a cero de las unidades de registro Ad mandado  
por una unidad "U inclusive" (con subunidades AQ, AR en  
cascada), alimentado por los impulsos configurados positivos  
ah y negativos ag que salen de cada unidad de AC  
de puesta en forma, y constituido por una unidad de re-  
15 tardo AS que introduce un segundo retardo  $t_1$  del orden  
de la mitad del periodo de recurrencia  $d_1$  de las infor-  
maciones leídas y por un inversor AT que invierte la sa-  
lida de la unidad de retardo AS y que aplica el impulso  
invertido av sobre la otra entrada ay de los dos regis-  
20 tros AA, AF de cada unidad de registro AD para volverlas  
a cero.

Más precisamente, cada unidad AC, AK de puesta en  
forma comprende dos "puertas" BA, BB que reciben, res-  
pectivamente, las señales bak bb del amplificador de  
25 referencia AJ, AB, y las señales de referencia am, ab,  
para el control del registro, en su entrada de señal,  
mientras que un órgano de conmutación BC de dos posicio-  
nes permite hacer pasantes, o bien el conjunto de las  
puertas BA, o bien el conjunto de las puertas BB (por  
30 ejemplo en la posición superior del conmutador BC son las

295278



puertas EB que reciben las señales de control am o ab las que son abiertas, mientras que en la posición inferior del conmutador BC, son las puertas BA las que transmiten las señales ba o bb proceden de las señales ai o af respectivamente).

Las salidas de las dos puertas BA y BB (que no están presentes al mismo tiempo) se mezclan en un mezclador o circuito "O inclusive" ED que suministra a su vez a dos pasos de puesta en forma BE y BF, a saber en el primero (BE) a través del inversor o circuito "NO" BG y en el segundo (BF) directamente, de esta manera, se obtienen las señales negativas, puestas en forma, an o ag respectivamente a partir de BE y las señales ah negativas, puestas en forma, a partir de la unidad BF.

Las señales an son aplicadas a la unidad de vigilancia Al que comprende sucesivamente una unidad de retardo BH constituida por un monovibrador que introduce un retardo  $t_2$ , un paso BI que está en puesta en forma de la salida del monovibrador, que suministra impulsos calibrados bc de control de la vigilancia que salen por el conductor bd y que son igualmente aplicados en la entrada ap del circuito "Y" AM, y finalmente este circuito AM común al dígito de referencia y a tres dígitos de información.

Finalmente, y para terminar la descripción de la figura 13, se observará que los impulsos as, que salen de los circuitos "Y" AN (que reciben las salidas de los circuitos "Y" AM) y que constituyen las ordenes de extracción de la información aplicadas en las entradas at de los circuitos "Y" AH, son igualmente:

295278



- Sacadas por el conductor bf para representar el número de informaciones válidas salidas,

5 - invertidas y puestas en forma en la unidad de inversión y de puesta en forma BJ que suministra impulsos av de vuelta a cero enviados por el generador AP. representando estos impulsos av, que salen por el conductor bh el doble del número de informaciones totales (por que el generador de vuelta a cero AP es accionado tanto por los impulsos negativos ag como por los impulsos positivos ah de los circuitos de puesta en forma B $\bar{B}$  y bf respectivamente, ya sea dos veces para cada información recibida de los amplificadores AB, aj o por cada impulso de control ab, am) que pueden ser comparados con el número de informaciones válidas representadas por los impulsos as que salen por bf, para determinar la relación entre informaciones válidas e informaciones erróneas.

10

15

Se describirá ahora con referencia a las figuras 14 a 21 un modo de realización detallado, dado a título de ejemplo no limitativo, de las diferentes unidades y de los diferentes circuitos del conjunto de lectura ilustrado en la figura 13.

20

Haciendo referencia en primer lugar a la figura 14, que ilustra un amplificador de lectura AB o AJ que reciben las señales af o al respectivamente que hay que amplificar a un nivel tal que puedan ser utilizadas en los circuitos lógicos ulteriores (figura 15 a 21), se ve que este amplificador comprende un primer bucle de amplificación con dos transistores PNP 63 y NPN 64 con un índice muy alto de contrarreacción a través de un potencio-

25

30

295278



23

tro 65 que permite la regulación de la ganancia de este primer bucle, por ejemplo de 25 a 115; los potenciómetros 65 de los diferentes amplificadores permiten equilibrar los niveles de salida de las señales bb y ba de los diferentes amplificadores a pesar de las desigualdades de las señales entrantes af, al, debidas a la no identificación de los diferentes cabezas de lectura. Este primer bucle 63, 64, 65 va seguido por un segundo bucle análogo 66, 67, 68, cuya entrada está conectada a la salida del primer bucle a través de un transistor 69 montado en emisor-seguidor o enotodino que restablece la polaridad de la señal. Se observará que la ganancia del segundo bucle está definida por la relación de las resistencias 68 y que es fija.

La polaridad de las señales es restablecida de nuevo después de la salida del segundo bucle de amplificación, que presenta igualmente un índice muy alto de contrarreacción, por un transistor PNP 70 montado como el transistor 69, como emisor-seguidor. Se obtienen así finalmente las señales ba o bb amplificadas, no siendo la ganancia total de los dos bucles por lo demás muy elevada por el hecho del índice muy alto de contrarreacción. Por el contrario, este alto índice de contrarreacción dá al amplificador de la figura 14 una banda muy ancha, lo que le permite amplificar las señales sin demasiada distorsión. El nivel de salida para las señales ba, bb es de  $\pm 3$  voltios, permitiendo un mando exterior común a las dieciseis vías (una vía de referencia y 15 vías de orden binario) adaptar la ganancia a las diferentes velocidades de paso de la banda magnética

295278



utilizables en la lectura.

Las señales ba y bb son aplicadas luego a una unidad de puesta en forma, respectivamente AK o AC, del tipo ilustrado en detalle en la figura 15, que recibe igualmente las señales de control de registro am o ab respectivamente.

Cada unidad AK o AC comprende dos puertas BA. BB constituidas cada una por un paso diferencial de umbral con dos transistores NPN 71, 72 por una parte, 73, 74 por otra parte, estando conectados los transistores de cada par por los colectores.

El mando de selección es efectuado por medio del inversor o conmutador BC que permite abrir a voluntad la puerta BA o la puerta BB cerrando la otra puerta (por puerta "abierta" se entiende una puerta que deja pasar las señales o impulsos que reciben, mientras que por puerta "cerrada" se entiende una puerta que no deja pasar los impulsos, siendo esta definición lo contrario de la adoptada para los interruptores habituales). Por consiguiente, el conmutador BC permite aplicar a voluntad las señales leídas por las cabezas magnéticas sobre la base de un transistor PNP 75 o las señales de control de registro sobre la base de un transistor PNP 76, formando el conjunto de los dos transistores 75, 76 montados en paralelo el circuito "O" ED cuyas salidas comunes 77, 78 están constituidas, según la posición del conmutador BC, o bien por las señales de lectura, o bien por las señales de control del registro. Se han previsto, en efecto, dos salidas 77 y 78 una para los impulsos negativos y la otra para los im-

295278

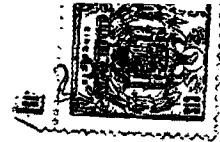


pulsos positivos de manera que engloben en el montaje 75 y 76 el circuito de inversión BG.

5 Dos circuitos diferenciales de umbral BE y BF, constituido por cada uno dos transistores NPN 79, 80 por una parte, y 81 . 82 por otra parte, ponen en forma los impulsos disponibles en las salidas 77 y 78 para proporcionar las señales negativas ag y positivas ah.

10 Se describirá ahora un modo de realización preferido de cada unidad de registro AD con referencia a la figura 16. Tal unidad comprende: dos registros AE y AF ( constituidos cada uno por un multivibrador biestable con dos transistores 83, 84 y 85, 86 ( que reciben, sobre su primera entrada ax, los impulsos positivos de mando ag y ah, estos impulsos, que corresponden respectivamente a una señal negativa y a una señal positiva, proceden de la unidad AC correspondiente. La vuelta a 15 cero, es decir, al estado inicial de los dos multivibradores biestables de cada unidad AD se realiza por impulsos av de vuelta a cero, que son aplicados sobre la segunda entrada ay de cada multivibrador. Por este hecho, los biestables, habiendo sido devueltos a cero por av, reciben impulsos ag o ah que representan el dígito "1" o el dígito "0". el o los biestables que reciben el dígito "1" basculan. La vuelta a cero siguiente por un impulso av restablece todos los biestables al estado 25 de origen haciendo transferir el dígito "1" por el o los biestables que habian almacenado tal dígito, por el contrario, no tiene lugar ninguna transferencia para eb o los biestables que han almacenado el dígito "0" permaneciendo en su estado de origen.

30



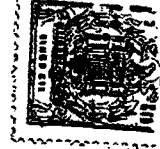
Las salidas de los dos registros son mezcladas  
en un circuito "O" AG constituido por dos diodos 87, 88.  
La salida del circuito "O" se aplica, a través de un  
transistor 89 montado como emisor-seguidor, a la base  
de un transistor 90 que forma parte de un circuito "Y"  
AM, común a cuatro unidades de registro AD o a tres unidades  
de registro AD y una unidad de vigilancia AL (incluyendo  
el conjunto de la figura 13 cuatro circuitos "Y" AM para  
las quince unidades AD y la unidad AL). Se obtienen así  
las señales bl.

La salida del registro AE es aplicada igualmente  
sobre una de las entradas ai de un circuito "Y" AH con  
dos transistores NPN 91, 92 cuya otra entrada at reci-  
be los impulsos as de orden de extracción. A la salida  
del circuito "Y" AH es invertida por un transistor NPN  
93 (siendo el montaje 91, 92, 93 análogo al montaje  
correspondiente 42, 43, 46 de la figura 10).

Finalmente, un paso doble emisor-seguidor de tran-  
sistores 94, 95 permite sacar las señales aj a baja im-  
pedancia. Estas señales o impulsos aj representan bajo  
la forma normal los dígitos registrados o los dígitos  
de control de registro.

La figura 17 ilustra un modo de realización pre-  
ferido de la unidad de vigilancia AL de la figura 13.  
Esta unidad que recibe los impulsos an de la unidad AK  
de puesta en forma, comprende un primer monovibrador con  
transistores 96, 97 que introduce un retardo  $t_2$ , exci-  
tando el frente de retorno de este monovibrador a su es-  
table, a través de un circuito diferencial de umbral  
de -4.5 voltios que tiene dos transistores 98, 99, in-

295278



5  
10  
15  
20  
25

troduciendo un segundo monovibrador de transistores 100, 101 un retardo muy pequeño, del orden de un microsegundo.

La salida del segundo monovibrador se aplica, por una parte, sobre la base de un transistor 102 que constituye, con otros tres transistores análogos, una unidad "Y" AM que proporciona impulsos bm cuando sus cuatro entradas están alimentadas y, por otra parte, sobre un transistor 103 montado como emisor-seguidor para proporcionar a baja impedancia las señales bc del control de la vigilancia.

Existen cuatro circuitos "Y" AM, cada uno con cuatro transistores 102. Las salidas de los cuatro circuitos "Y" AM están agrupadas por medio de otro circuito "Y" AN, que tienen igualmente cuatro transistores 104 cuyas bases reciben las señales bm que salen de los cuatro circuitos "Y" AM. Esta agrupación de los circuitos "Y" se muestra en la figura 18 que representa la unidad BM de la figura 13. La salida del circuito AN con cuatro transistores 104 se aplica a un doble emisor-seguidor con dos transistores NPN y PNP 105, 106, que suministra a un transistor 107 que realiza la inversión de la señal. Un nuevo paso doble emisor-seguidor, con transistores 108, 109, cuya entrada está conectada a la salida del transistor 107, proporciona finalmente las señales bg que constituyen la salida de referencia.

30

Se observará que la transmisión de la información por el conjunto de los circuitos "Y" AM y AN no tiene lugar mas que al cabo de una duración  $t_2$  (retardo introducido por el monovibrador 96, 97) después del impulso



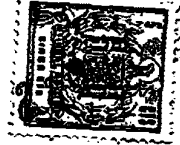
negativo en, siendo la duración de la información de salida de un microsegundo (duración del retardo introducido por el monovibrador 100, 101); los diferentes impulsos que definen la información, es decir, los impulsos para las diferentes ordenes, son simultáneos, por que la salida as del conjunto de los circuitos "Y" AM, AN manda la extracción simultanea de la información en los circuitos "Y" AH que suministran a través de los circuitos AI de inversión y de puesta en forma los impulsos de salida aj simultaneos para cada información.

Se observará por otra parte que los circuitos "Y" AM y AN tienen por efecto comprobar si existe efectivamente un dígito de información (0 ó 1) inscrito sobre cada pista a la altura de una señal de referencia; en efecto, es solamente tal simultaneidad la que produce una señal as de salida, de estos circuitos "Y" AM y AN, apta para mandar la extracción de la información de los circuitos "Y" AH.

Tal control o verificación de registro correcto no hubiera sido posible si uno de los digitos, por ejemplo el dígito "0", hubiera sido inscrito sobre la banda magnética de la misma manera que la ausencia de dígito (por ejemplo, dejando la banda en su estado inicial desmagnetizada).

Debiendo tener lugar la vuelta a cero de los registros AE y AF con un retardo  $t_1$  con relación a cada grupo de impulsos, incluso si faltan uno o varios digitos de una información, se prevé un conjunto de circuitos "0" AQ y AR y un generador de vuelta a cero AP que se ilustran en detalle en las figuras 19 a 21.

295278



En la figura 19, se ha ilustrado un circuito "O" o mezclador elemental AQ con cuatro entradas, de las cuales dos reciben impulsos ag de circuitos BE y dos reciben impulsos ah de circuitos BF. Un mezclador AQ esta  
5 constituido por cuatro diodos 110, suministrado este mezclador de diodos, cuando por lo menos una de sus entradas es alimentada, sobre la base de un transistor 111 que invierte los impulsos proporcionando impulsos bn. Estos son agrupados en circuitos "O" o mezcladores  
10 AR análogos a los circuitos "O" AQ según la figura 19.

En la figura 20, se ha representado la agrupación del conjunto de los circuitos "O" AQ y AR. Los circuitos AQ, como los circuitos AR, están agrupados de dos en dos según circuitos impresos. Cada circuito  
15 impreso comprende dos circuitos "O" elementales del tipo ilustrado en la figura 19 y existen por este hecho cuatro circuitos impresos "AQ<sub>2</sub>" que comprenden cada uno dos circuitos AQ del tipo ilustrado en la figura 19 y dos circuitos AR<sub>2</sub> constituidos por dos circuitos  
20 AR elementales igualmente del tipo ilustrado por la figura 19. Las señales entrantes ag y ah son agrupadas en los circuitos AQ<sub>2</sub> y las salidas dn de los circuitos AQ<sub>2</sub> son agrupadas en los circuitos "O" del conjunto AR<sub>2</sub> que proporciona finalmente las señales bp. Una señal bp aparece por lo tanto cada vez que por lo menos una señal  
25 ag o ah existe, es decir, incluso si falta una parte de la información. Se está seguro así de la vuelta a cero después de cada información leída incluso si es incompleta.

30 Se observará que dos de las señales entrantes de

295278



los circuitos "0" AQ están constituidas por las señales de salida an y ah de la unidad AK que llegan por los conductores ca y cb representados en puntos en la figura 13. En una variante, estos conductores ca y cb podrían ser suprimidos

5

Las señales bp que salen del conjunto de los circuitos "0" son enviadas al generador de vuelta a cero AP ilustrado en la figura 21. Este comprende un primer monovibrador con dos transistores 112, 113, que reagrupa las señales bp. Un segundo monovibrador (que constituye la unidad de retardo AS), con dos transistores 114, 115 define el tiempo  $t_1$ , siendo puesto en forma el frente trasero de retorno del monovibrador 114, 115 en estado estable por un circuito diferencial de umbral constituido por dos transistores 116, 117. Este frente trasero puesto en forma sirve para volver a cero todos los registros por medio de dos dobles emisores- seguidores (con transistores 120, 121, por una parte, y 122, 123 por otra parte) que proporcionan las señales av (estando confundidas las dos salidas de la unidad de la figura 21 en la figura 13).

10

15

20

Como se ve, el conjunto o lectura que acaba de ser descrito tiene por efecto no extraer una información mas que si no presenta ningún error. El grado de errores es facilmente determinado por que, como se ha indicado anteriormente, se obtiene en una salida bf un impulso as para cada información correcta leida y en una salida bh dos impulsos av para cada información incluso incorrecto leida. El número de las informaciones erroneas, que han sido eliminadas, se deduce fácil-

25

30



mente.

El conjunto del dispositivo de registro y de lectura ilustrado en los dibujos (salvo en las figuras 22 y 23) tiene (no considerando la electrónica de los servomecanismos del desenrollador de la banda magnética, ni las alimentaciones estabilizadas con transistores) 780 transistores, 265 diodos, 1465 resistencia y 511 condensadores, estando montados estos componentes de una gran confianza sobre 104 circuitos impresos.

En el modo de realización del conjunto de lectura descrito con referencia a las figuras 13 a 21, las señales de orden de transferencia de los dígitos de información y de vuelta a cero de los registros AE y AF que tienen referencias diferentes para el origen de los tiempos, amenazan con producirse superposiciones entre estas señales para informaciones que se repiten a cadencia rápida (es decir, a las grandes densidades de información).

Es por esto por lo que cuando se trata de realizar dispositivos que permiten el registro y/o la lectura a gran velocidad, es ventajoso modificar, como se ilustran en las figuras 22 y 23 (ilustrando la figura 23 en detalle los bloques de la figura 22) el conjunto de la unidad de vigilancia AL y del generador AP de vuelta a cero.

Cada señal bp - que sale del conjunto AR<sub>2</sub> de los circuitos "0" AR cada vez que existe por lo menos una señal ag o ah (es decir, incluso en el caso de lectura de una información incompleta)-, en lugar a ser aplicada a una unidad AE del tipo ilustrado en la figura 21.

295278



se aplica a una unidad  $AP_0$  (figuras 22 y 23), igualmente para obtener dos señales av de vuelta a cero.

La unidad  $A_1P_0$  comprende en serie una primera subunidad de puesta en forma BN, un primer diferenciador BO, una segunda subunidad de puesta en forma BP, un segundo diferenciador BQ y una tercera unidad de puesta en forma BR (figura 22).

Más particularmente (figura 23) la subunidad de BN esta constituida por un integrador que tiene un transistor 124, una resistencia 125 y un condensador 126, y por un disparador o báscula de Schmidt de transistores 127, 128. La señal impulso bp es alargada en 10 microsegundos aproximadamente en el integrador y la señal alargada sirve para hacer bascular el disparador o báscula de Schmidt una primera vez en su ascenso y una segunda vez en su descenso (la báscula es biestable), lo que produce una señal rectangular bq, desempeñando el disparador la misión de un configurador. Por el hecho del alargamiento previo de la señal y de su configuración ulterior, todo agujero de duración inferior a 10 microsegundos provocado por un desplazamiento eventual en el tiempo de los diferentes dígitos binarios o retazos que componen la señal bp, carece de influencia.

El primer diferenciador BO comprende un condensador 129 y una resistencia 130 en serie y va seguido por un segundo disparador de Schmidt de transistores 131, 132 que constituye la segunda subunidad de puesta en forma. La señal bq es diferenciada en el diferenciador BO y el impulso deducido del frente de retorno del dispa-

295278



rador 127. 128 sirve para producir en el disparador  
 131. 132 un impulso rectangular de vigilancia br de un  
 microsegundo de duración que se aplica, por una parte,  
 al segundo diferenciador BQ y, por otra parte, a una  
 de las entradas bc de un registro BU.

5

El diferenciador BQ con condensador 133 y resis-  
 tencia 134 va seguido de un tercer disparador de Schmidt  
 con transistores 135 y 136 que pone en forma los impul-  
 sos. Los impulsos rectangulares configurados después del  
 paso a través de un transistor 119 son proporcionados  
 por dos dobles emisores seguidores 120-121, 122-123 (co-  
 mo en el modo de realización de la figura 21), se obtie-  
 nen así dos señales av de vuelta a cero por cada señal  
 bp que entra.

10

15

En cuanto a la unidad AL, es sustituida en esta  
 variante por una unidad AL<sub>0</sub> que comprende un registro  
 BT (con transistores 137, 138) que recibe en primer lu-  
 gar (en su entrada bt), las señales o impulsos negati-  
 vos an (procedente de la unidad BE, figura 13) que al-  
 macena, y luego (en su entrada bu) las señales av de  
 vuelta a cero que proceden de la unidad AP<sub>0</sub>. Por este  
 hecho, después de la aplicación de una señal av de vuel-  
 ta a cero, este registro suministra o transfiere un im-  
 pulso a la entrada bv del circuito "Y" BU (con transis-  
 tores 139, 140) si ha recibido bien un impulso an. Este  
 circuito "Y" no proporciona, pues, un impulso bm de or-  
 den hacia la unidad BM (figura 13) más que si la excita-  
 ción de los diferentes registros ha terminado (señal br  
 producida por la señal bp) y si el registro 137, 138 ha  
 sido excitado.

20

25

30

295278



Gracias a este montaje, la variante de las figuras 22 y 23 permite asegurar que

- el orden de extracción de la información no puede manifestarse más que después del final de la excitación de los registros,

- la vuelta a cero no puede tener lugar mas que despues de la orden de extracción.

- la información se extrae y la vuelta a cero es efectuada inmediatamente después del llenado de los registros, lo que hace la vigilancia de la lectura independiente de la velocidad de desenrollamiento de la banda magnética y permite densidades elevadas de información.

Además de la modificación de las unidades AL y AP en unidades AL<sub>0</sub> y AP<sub>0</sub>, como se ilustra en las figuras 22 y 23, se podría prever una modificación suplementaria del conjunto de lectura ilustrado en la figura 13. Esta modificación suplementaria consistiría en suprimir los registros AE y AF con biestables y en adscribir a las unidades BE y BF una constante de tiempo igual a la del circuito integrador 124, 125, 126 (10 microsegundos). desempeñando entonces estas unidades BE, BF la misión de registros, el estado de cada unidad de registros BE, BF es examinado por un circuito O y las 15 salidas de estos circuitos O excitan un circuito "Y" (o una agrupación de circuitos "Y") como en el modo de realización de la figura 13; la salida de este circuito "Y" proporciona el orden de extracción fuera de los registros después de un ligero retardo si el signo de la vía de referencia corresponde a la parte de la informa-

295278



ción válida. Esta modificación permite suprimir los bie-  
tables AE, AF y los circuitos necesarios para su vuelta  
ótero sin disminuir las ventajas del dispositivo según  
el invento, a condición, sin embargo, de que los medios  
que arrastran la banda magnética aseguren este arrastre  
a una velocidad suficientemente estable para que el des-  
plazamiento máximo entre dos retazos de una información  
sea inferior al tiempo definido por la constante de  
tiempo citada (10 microsegundos) para las diferentes ve-  
locidades de arrastre posibles. En cuanto al control  
de las informaciones, se realiza siempre con un conjun-  
to de circuitos "O" con 16 entradas que reciben las sa-  
lidad de las unidades BE y BF.

Como consecuencia de esto, cualquiera que sea  
el modo de realización adoptado, se establece siempre  
un dispositivo de registro de informaciones sobre un  
soporte (en particular una banda) magnética y de lectu-  
ra de las informaciones así registradas que presenta  
con relación a los dispositivos del género en cuestión  
ya existentes, numerosas ventajas, especialmente las si-  
guientes:

En primer lugar, permite un registro de las infor-  
maciones sin alterar la relación de tiempo entre ellas.

El registro se realiza de manera que se evita la  
confusión entre la ausencia de registro y el registro  
de un dígito determinado.

El registro es particularmente insensible a las se-  
ñales parasitas.

La lectura se realiza con una seguridad muy grande,  
siendo anulada toda información incorrecta.

295278



Se determina fácilmente el grado de informaciones  
erróneas.

Es posible controlar directamente el registro  
por el conjunto de lecturas sin pasar por la lectura  
efectiva, lo que es preciso cuando el registro tiene lu-  
gar a velocidades muy lentas.

El conjunto del dispositivo puede ser fácilmente  
realizado en forma de circuitos impresos con semicon-  
ductores (transistores y diodos sólidos), resistencias  
y condensadores.

Como es evidente, y como resulta ya además de lo  
que precede, el invento no se limita en modo alguno a  
aquellos de sus modos de aplicación, así como tampoco  
a aquellos modos de realización de sus diversas partes  
que han sido mas especialmente considerados, abarca,  
por el contrario, todas sus variantes.

Esta solicitud que corresponde a la presentada  
en Francia con fecha 15 de enero de 1963, y bajo el  
número 921.493, se acoge a los beneficios del artículo  
51 del vigente Estatuto sobre Propiedad Industrial.

- N O T A -

Los puntos de invención propia y nueva que se pre-  
sentan para que sean objeto de esta solicitud de Patente  
de Invención en España, por VEINTE años, son los siguien-  
tes:

295278



12. - Dispositivo de registro de informaciones sobre un soporte magnético, en particular sobre una banda magnética multipista, y de lectura de las informaciones así registradas, teniendo lugar el registro en código binario puro, preferentemente paralelo por modulación de fase, estando caracterizado este dispositivo por que comprende: para el registro, por una parte para cada orden binaria, una unidad de registro con una entrada que recibe los retazos sucesivos de información de este orden binario y dos salidas que suministran señales opuestas, de las cuales la primera representa el retazo recibido y la segunda representa la negación o complemento de este retazo, una unidad "O exclusiva", constituida por dos subunidades "Y" en paralelo que alimentan una subunidad "O inclusiva", un generador de corriente puesto en funcionamiento por la salida de la unidad "O exclusiva", y una cabeza de registro de los retazos de información, por modulación de fases, excitada por la salida de este generador y, por otra parte para el conjunto de la información, un generador de impulsos de puesta a cero conectado con cada unidad de registro para ponerla periódicamente a cero con un periodo de recurrencia igual al de las informaciones recibidas, una unidad de vigilancia, puesta en funcionamiento por los referidos impulsos de puesta a cero, para suministrar un par de señales opuestas con el mismo periodo de recurrencia, pero con un retardo inferior a la duración de este periodo en relación con los impulsos de puesta a cero, atacando la primera señal de cada par que corresponde a cada impulso de puesta a cero una de las dos en-

295278



tradas de una de las subunidades "Y" de todas las unidades "O exclusiva", siendo atacada la otra entrada de estas subunidades por la segunda señal de la unidad registro del mismo orden, mientras que la segunda señal de cada par de señales suministradas por la unidad de vigilancia ataca una de las dos entradas de la otra subunidad "Y" de todas las unidades "O exclusiva" siendo atacada la otra entrada de estas unidades "Y" por la primera señal de la unidad registro del mismo orden, un generador de corriente puesto en funcionamiento por una de las dos señales de salida de la unidad de vigilancia, y una cabeza de registro de los retazos de referencia, por modulación de fase, excitada por la salida de este generador, para la lectura, por una parte para cada orden binario, una cabeza de lectura de los retazos de información registrados por modulación de fase, una unidad de puesta en forma que deduce, del retazo leído o eventualmente de un impulso de control del registro, impulsos conformados negativos y positivos, con registros para sincronizar los impulsos conformados correspondientes al conjunto de una información para suministrar un impulso de retazo utilizable para el orden binario correspondiente, y por otra parte, para el conjunto de la información, una cabeza de lectura de los retazos de referencia registrados por modulación de fase, una unidad de puesta en forma para los retazos de referencia leídos, siendo esta cabeza y esta unidad análogas a la cabeza y unidad correspondientes para los retazos de información, una unidad de vigilancia para sincronizar la salida de los retazos de información leídos y un generador de pue-

295278



ta a cero de los registros después de la salida de los retazos del conjunto de una información.

5           2º. - Dispositivo según reivindicación 1, caracterizado, por que comprende para la lectura de cada retazo de información, una unidad registro constituida por un primero y un segundo registros que reciben respectivamente sobre una de sus entradas los impulsos negativos y los impulsos positivos de la unidad de puesta en forma, por un circuito "O inclusive" que mezcla la salida del primer y segundo registros, por un circuito "Y" del cual una entrada está alimentada por la salida del primer registro y por un circuito inversor que invierte la salida del referido circuito "Y" para suministrar el impulso de retazo utilizable, para la orden correspondiente.

10

15

          3º.- Dispositivo según la reivindicación 2, caracterizado, por que comprende, para la lectura del conjunto de la información, una unidad de mando que aplica un primer retraso, inferior a la mitad de la duración del periodo de recurrencia de las informaciones leídas, a los impulsos negativos producidos en esta unidad de puesta en forma, un circuito "Y" cuyas entradas reciben una la salida de la unidad de mando y cada una de las otras la salida del circuito "O inclusive" de la unidad registro de un orden y cuya salida suministra una impulsión de mando aplicada sobre la otra entrada del circuito "Y" de todas las unidades de registro, y un generador de puesta a cero de las unidades de registro mandado por una unidad "O inclusive" alimentado por los impulsos conformados, que salen de cada unidad de puesta en forma y constituido por una

20

25

30

295278



unidad de retraso que introduce un segundo retraso del orden de la mitad del periodo de recurrencia de las informaciones leídas y por un inversor que invierte la salida de la unidad con retraso y que aplica el impulso invertido sobre la otra entrada, de los dos registros de cada unidad registro para ponerlos a cero.

42. - Dispositivo según reivindicación 2, caracterizado, por que la unidad de puesta a cero comprende en serie una primera subunidad de puesta en forma que recibe una señal de entrada para toda información leída tanto completa como incompleta, un primer circuito de diferenciación, una segunda subunidad de puesta en forma que suministra una señal retrasada en relación con la referida señal de entrada, un segundo circuito de diferenciación y una tercera subunidad de puesta en forma que suministra las señales de puesta a cero, mientras que la unidad de mando comprende un registro que recibe por una parte los referidos impulsos negativos del párrafo 2 y por otra parte para su puesta a cero, las señales retrasadas que provienen de la segunda subunidad de puesta en forma, y un circuito "Y" que recibe, por una parte, la salida del referido registro y por otra parte, las señales de puesta a cero suministradas por la tercera subunidad de puesta en forma.

52. - Un dispositivo de registro de informaciones sobre un soporte magnético.

Tal y como se ha descrito en la memoria que antecede, representado en los dibujos que se acompañan y con los fines que se han especificado.

295278



Esta memoria consta de cuarenta y siete hojas escritas a máquina por una sola cara.

Madrid,

23 ABR. 1964

P.A.

Alberto de Eizaburu  
Periódico

295278

MIG/. am. em.

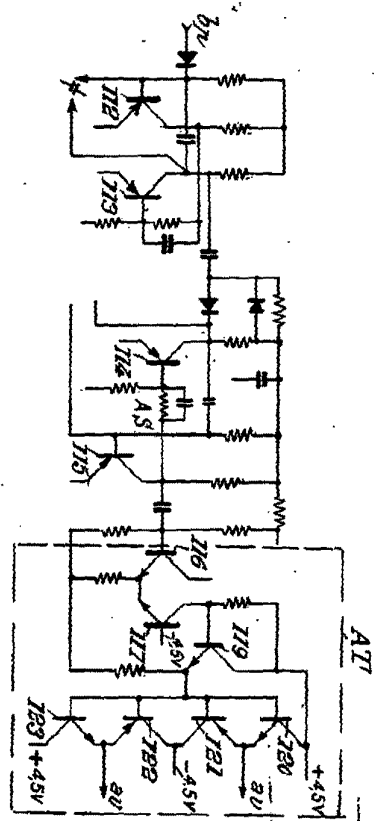


Fig. 21.

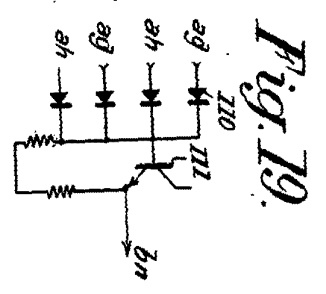


Fig. 19.

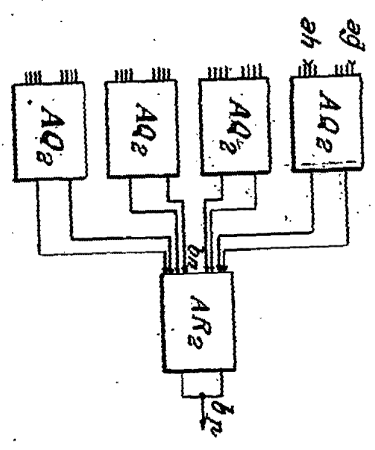


Fig. 20.

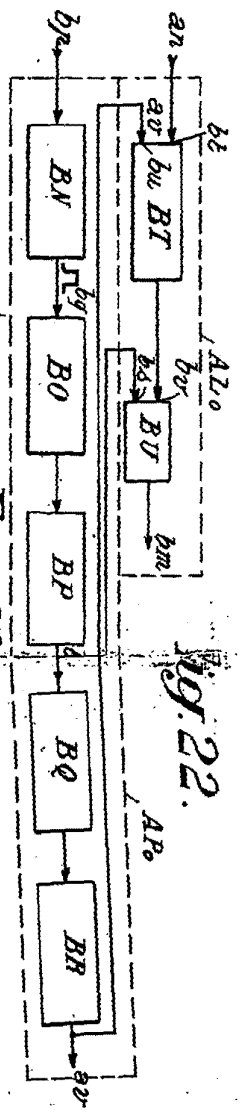
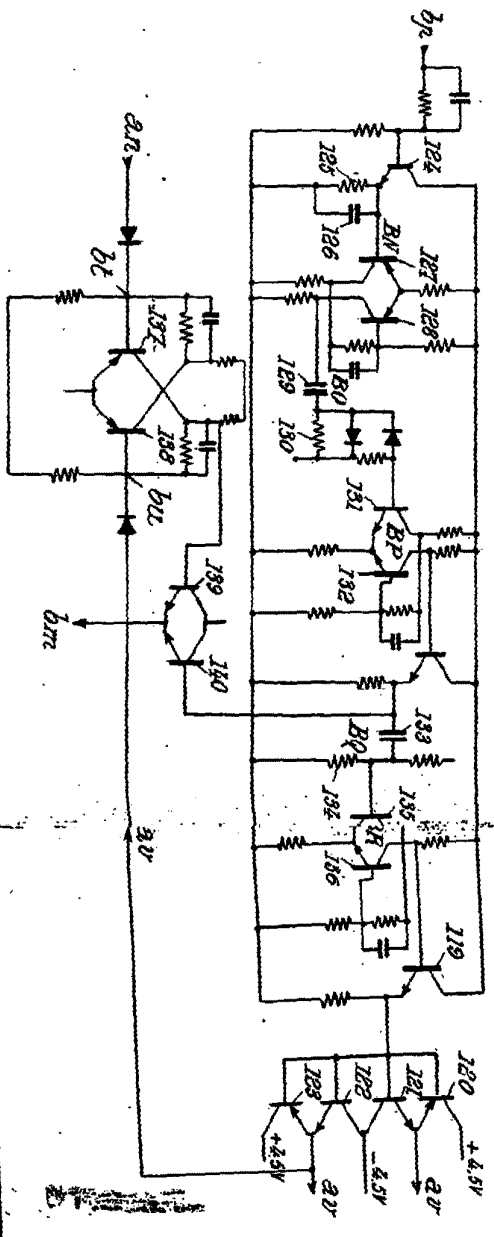


Fig. 22.



295278

*[Handwritten signature]*



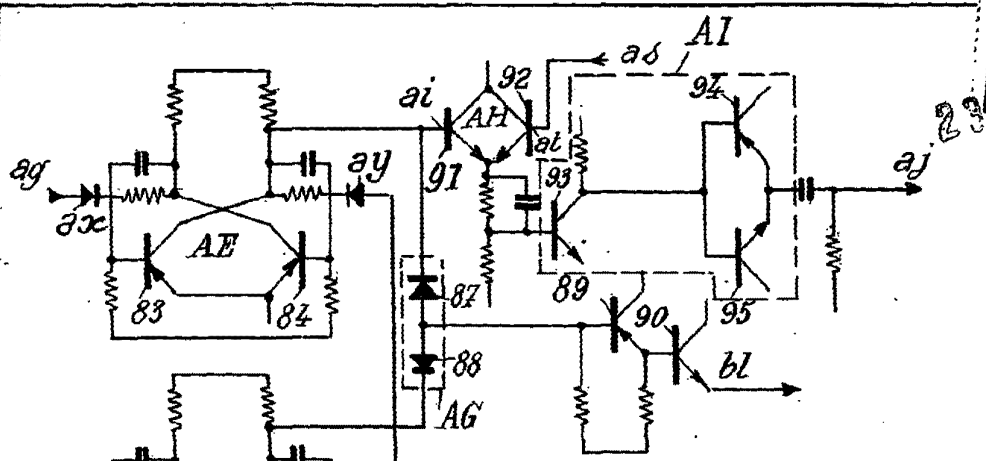


Fig. 16.

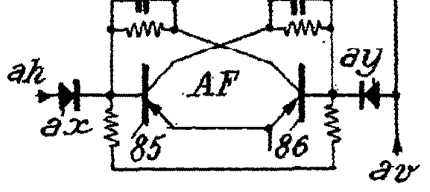


Fig. 17.

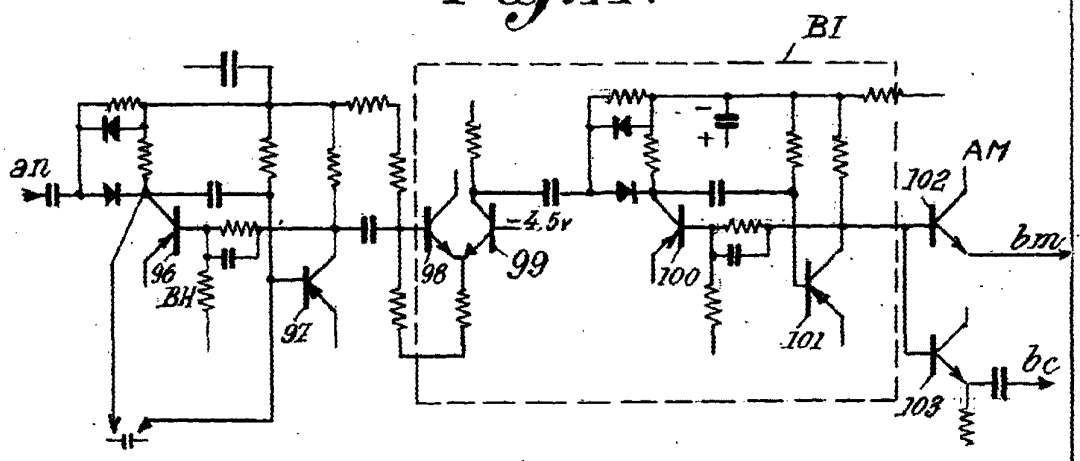
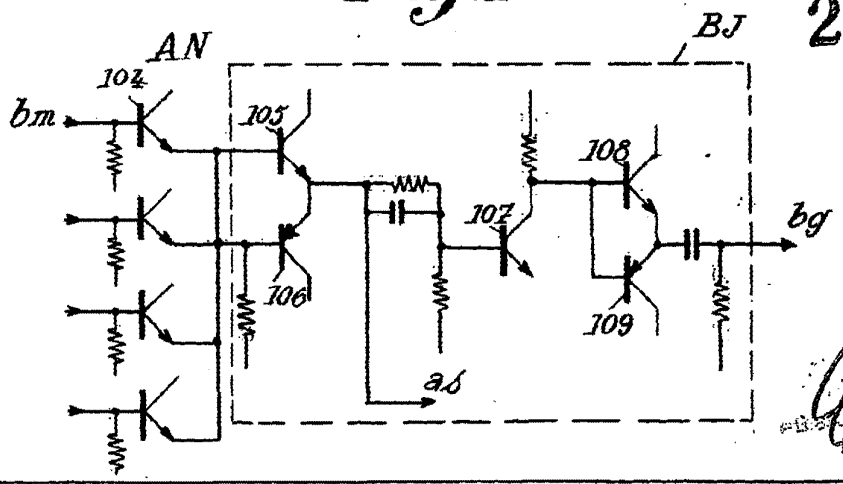


Fig. 18

295278



Handwritten signature or initials at the bottom right of the page.



Fig. 14.

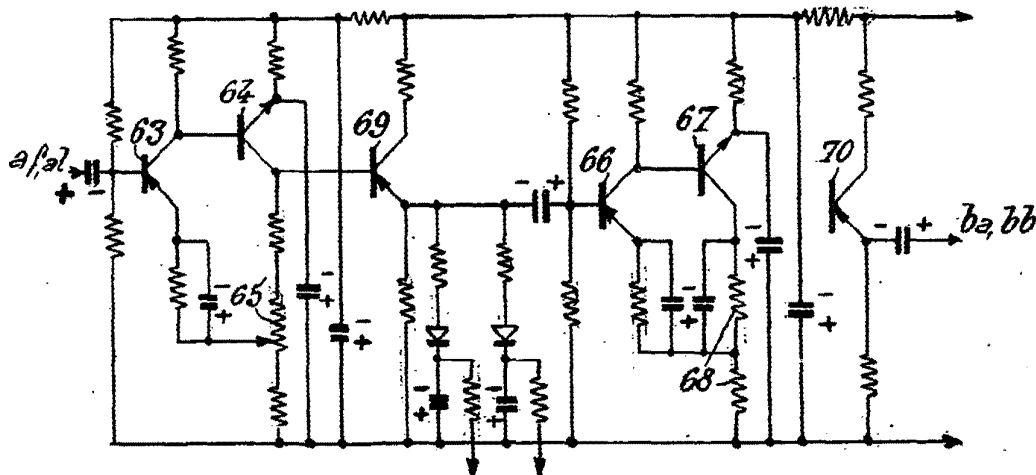
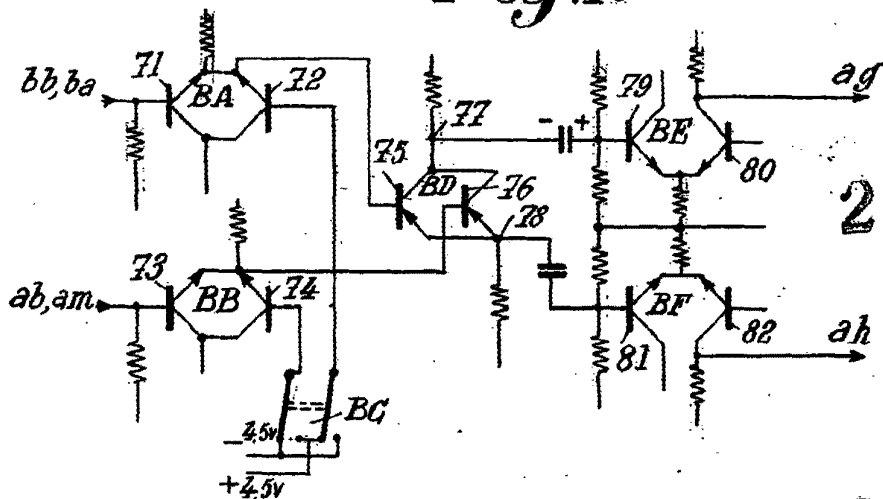


Fig. 15



295278

W. J. Eizaburg  
Per. P. 100

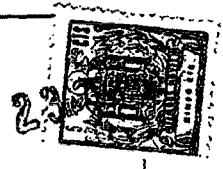
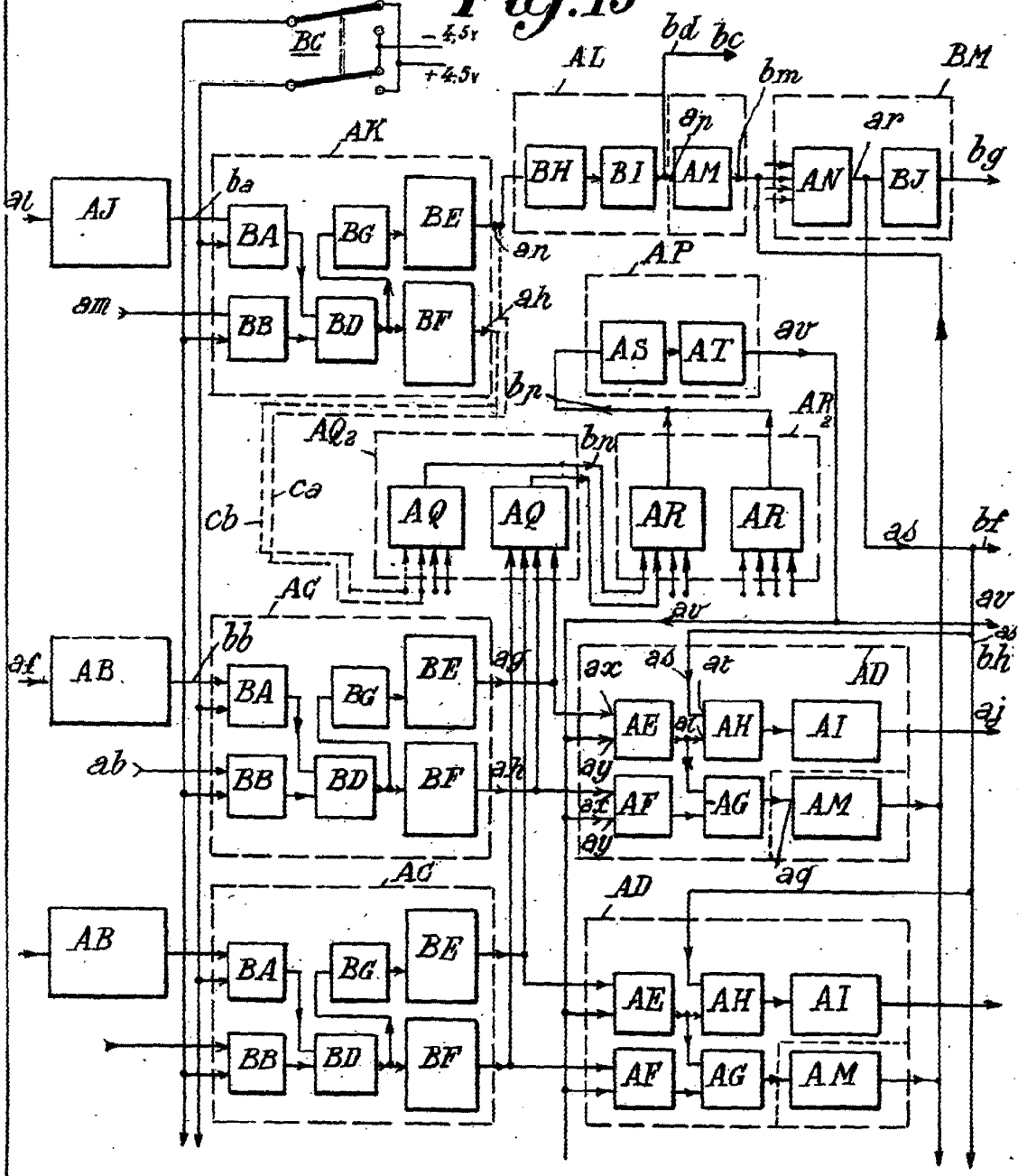


Fig. 13



295278

Elizabete  
B. Poder



23

Fig. 3

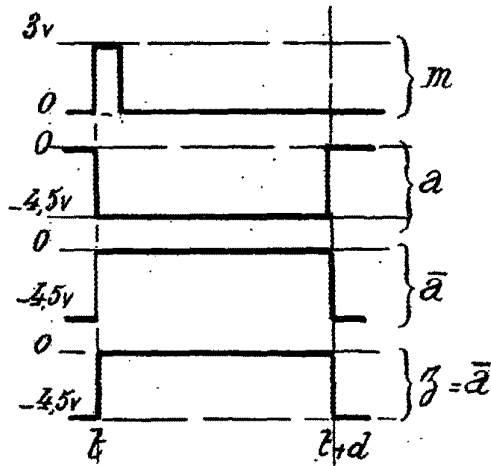


Fig. 4

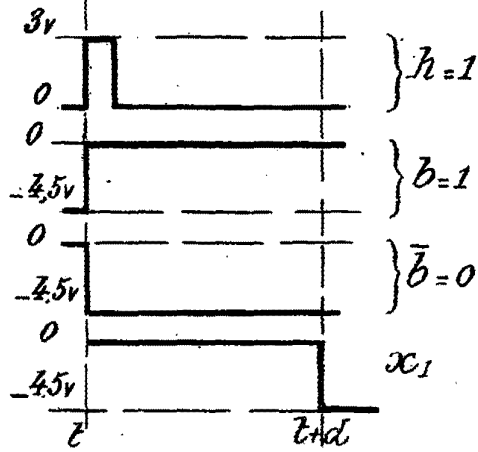
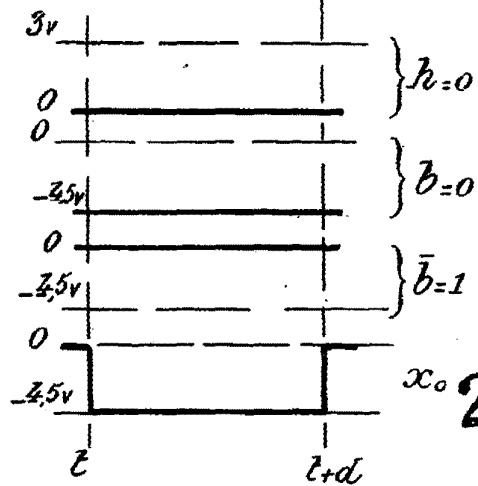


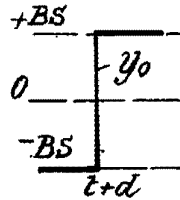
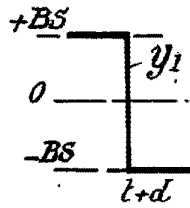
Fig. 5



295278

Alberto del Pozo  
Ingeniero

Fig. 6.



23

Fig. 10.

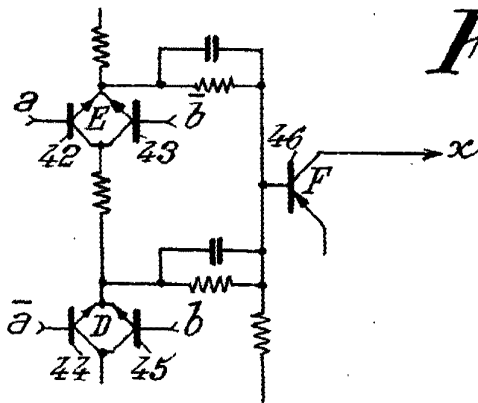


Fig. 12.

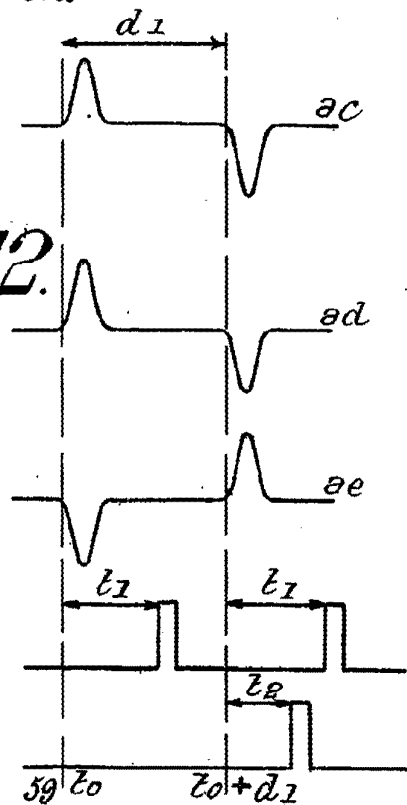
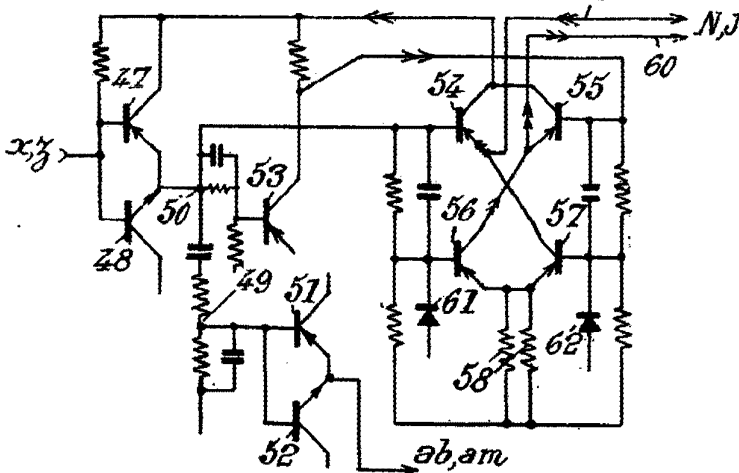


Fig. 11.



295278

Albert de Hinzpeter  
Pat. 2,952,788

Fig. 7.

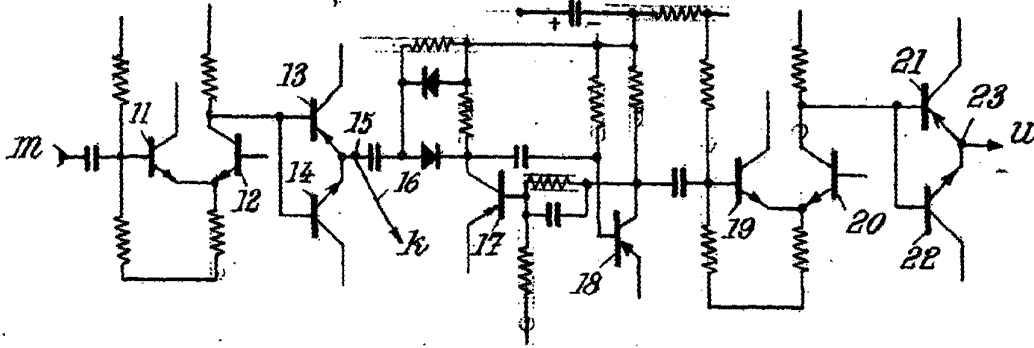


Fig. 8

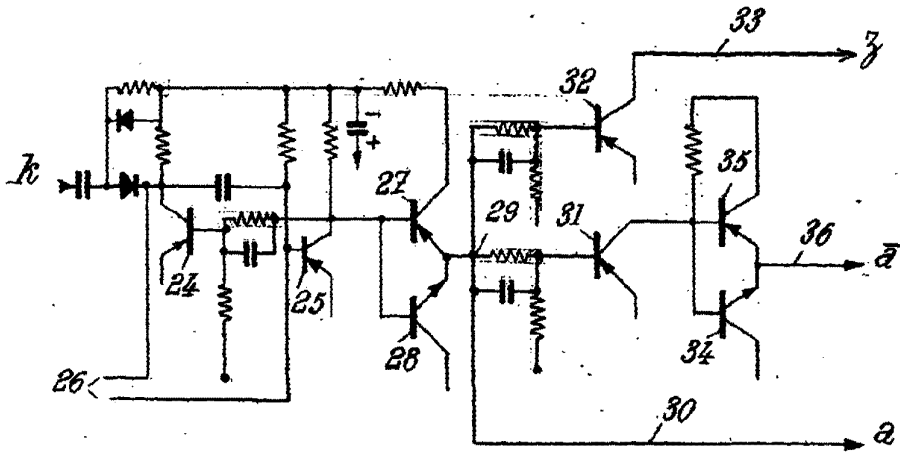
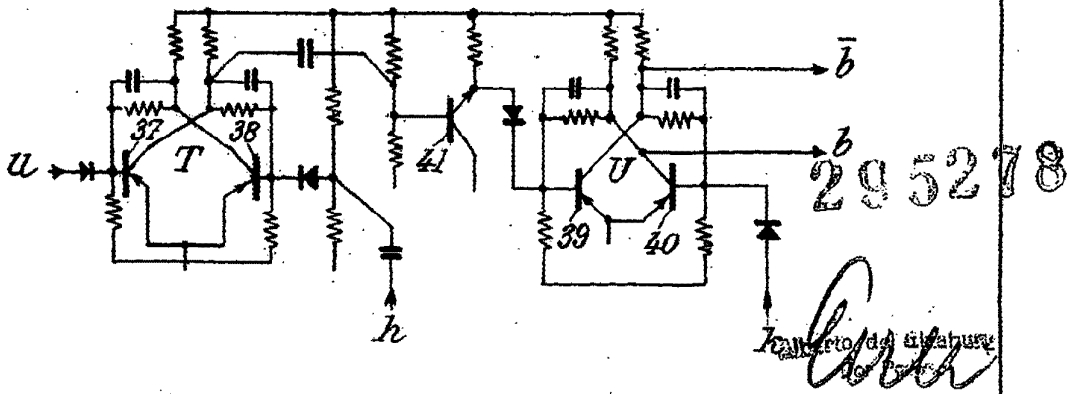


Fig. 9



23

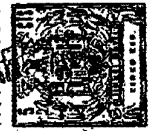


Fig. 1.

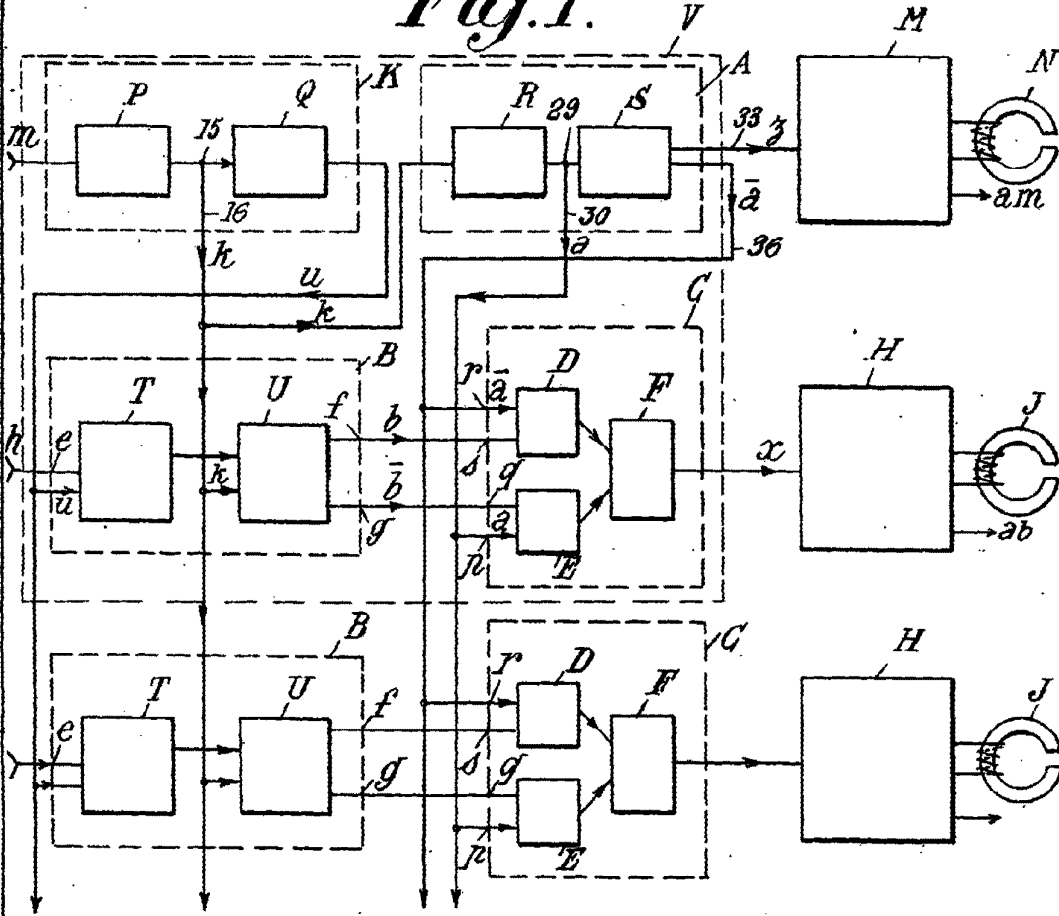
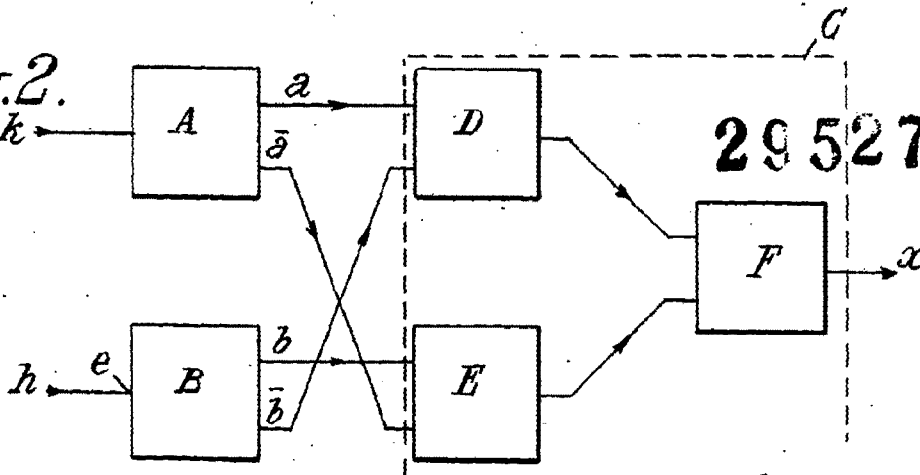


Fig. 2.



295278

Alberto de Eizoburo