

26 DIC. 1953



294844

MEMORIA DESCRIPTIVA

para solicitar

P A T E N T E D E I N V E N C I O N

e n

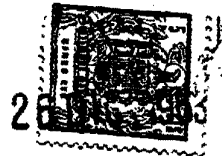
E S P A Ñ A

por VEINTE años

a nombre de N.V. PHILIPS'GLOEILAMPENFABRIEKEN, entidad holandesa,
establecida en Emmasingel 29, Eindhoven, Holanda, por:

"DISPOSICION DE CIRCUITO DE BASE DE TIEMPO".-

La presente invención se refiere a disposiciones de circui
to de base de tiempo para generar una corriente defletores
de sierra en una bobina defletores, que comprende dos elementos -
disyuntores del tipo semiconductor, una fuente de tensión de ali-
mentación con dos terminales medios excitadores para suministrar
5 señales para conectar y desconectar al menos uno de dichos dos --
elementos disyuntores, una bobina de sobreoscilación y una impe-
dancia de suministro, y en que el primer elemento disyuntor está
conectado en serie con una carga inductiva, formada por dicha bo-
10 bina defletores, conexión serie que está conectada entre dichos -



dos terminales de la mencionada fuente de alimentación y en que -
el segundo elemento disyuntor está conectado en serie con dicha -
bobina de sobreoscilación y dicha impedancia de suministro, cone-
xión serie que también está conectada entre dichos dos terminales
5 de la mencionada fuente, pero de una manera tal que el extremo li-
bre de la conexión serie del segundo elemento disyuntor y la bobina
de sobreoscilación está conectado al otro terminal de la fuen-
te de alimentación que el primer elemento disyuntor, y en que es-
tá presente un acoplamiento de corriente alterna entre la unión -
10 del primer elemento disyuntor - a la carga inductiva y la unión -
de la impedancia de suministro a la bobina de sobreoscilación, -
del segundo elemento disyuntor.

Tal disposición de circuito de base de tiempo ya ha sido -
propuesta a la patente solicitud A. 176.389. (PH 17.176).

15 En esta disposición de circuito propuesta, el primer ele-
mento disyuntor es un diodo que es conectado cuando el segundo -
elemento disyuntor, un rectificador controlado de silicio (SCR) -
es desconectado automáticamente, y es desconectado cuando el se-
gundo elemento disyuntor es conectado mediante una señal excitado
20 ra. Esta conexión y desconexión del diodo se realiza por medio de
tensiones desarrollada en la disposición de circuito de base de -
tiempo misma. Especialmente en el instante en que el diodo es des-
conectado, una tensión de bloqueo grande es desarrollada sobre di-
cho diodo (esta tensión de bloqueo salta directamente a dicho va-
25 lor grande después del instante de desconexión).

Debido al efecto de almacenamiento de lagunas en el diodo
esta tensión de bloqueo hace circular una corriente inversa, de -
modo que directamente después del instante de desconexión una ten-
sión de bloqueo grande es desarrollada sobre el diodo y está cir-
30 culando una corriente inversa de modo que el diodo debe ser capaz

294844



de resistir una disipación grande.

A fin de evitar esta dificultad, la disposición de circuito de acuerdo con la presente invención se caracteriza porque el primer elemento disyuntor es un transistor, conectado en su dirección de paso con respecto a la polaridad de la tensión suministrada por la fuente de alimentación y el segundo elemento disyuntor es un rectificador controlado, conectado en su dirección de retroceso con respecto a la polaridad de la tensión suministrada por la fuente de alimentación, con lo que dichos medios excitadores -
5 suministran una primera señal excitadora para desconectar el transistor antes del fin de una carrera de exploración y lo conecta - al comienzo de la carrera de exploración y una segunda señal excitadora conecta dicho rectificador controlado en el instante en -
10 que el transistor es desconectado.

Como se verá comparando los dibujos de la presente solicitud y los de la solicitud de patente Acta 176.389 (PH-17.176) todo el proceso es invertido. Esto significa que la corriente del S.C.R. se hace cargo de la corriente del transistor y que, después que la corriente de transistor es reducida a cero, la tensión sobre él se eleva, pero lentamente, de modo que aún cuando la corriente de transistor no es completamente cero, en el instante en que la tensión sobre él se está elevando, la disipación del transistor es aún baja.
15
20

A fin de que la invención pueda ser fácilmente llevada a la práctica, se describirá a continuación, a título de ejemplo, una realización de una disposición de circuito de base de tiempo de línea con dos elementos disyuntores controlados de acuerdo con la invención, con referencia a los dibujos acompañados, en que
25

La figura 1 muestra una realización sin un transformador -
30 EHT;

294844

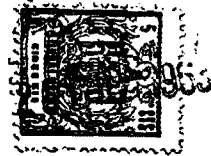


La figura 2 muestra curvas de tensión y corrientes que -
ocurren en la realización de la figura 1, y

La figura 3 es una realización mejorada de la disposición
de circuito de la figura 1, con el fin de excitar el EHT desde -
5 un transformador, aplicando una técnica de desaturación de núcleo
disponible del circuito de la figura 1.

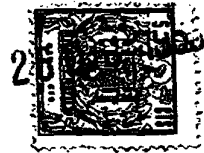
Refiriéndose ahora a la figura 1, la disposición descrita
es adecuada para ser usada como una base de tiempo de línea para
un receptor de televisión que utiliza deflexión magnética. Esta
10 disposición de circuito suministra una forma de onda de corrien-
te diente de sierra a una carga inductiva constituida por las bo-
binas deflectoras L_y . La disposición comprende, como primer ele-
mento disyuntor, un transistor disyuntor T_1 que tiene su paso --
emisor-colector en serie con dicha carga L_y a través de un par -
15 de conductores de suministro de corriente continua, uno a poten-
cial de masa y uno a una tensión $-V_{cc}$. Un rectificador controla-
do de silicio (SCR) D_1 , que sirve como el segundo elemento disyun-
tor, está conectado en serie con una bobina de sobreoscilación L_2
y con una inductancia L_1 , que sirve como la impedancia de sumini-
20 tro, a través de dichos conductores con la inductancia L_1 conecta-
da al mismo conductor que el transistor T_1 . Un acoplamiento de co-
rriente alterna C_1 está provisto entre la unión del transistor a
la carga y la unión de la inductancia a la bobina de sobreoscila-
ción L_2 . Sin embargo, resultará evidente que el SCR D_1 y la bobina
25 de sobreoscilación L_2 pueden ser intercambiados, sin cambios en -
el comportamiento de la disposición de circuito.

La capacitancia del capacitor C_1 constituye, con la induc-
tancia de la carga L_y y de la bobina de sobreoscilación L_2 , un --
circuito sintonizado con un período igual, o aproximadamente igual,
30 a cuatro veces el período de retorno deseado.



El rectificador controlado D_1 es un dispositivo de gatillo, incluyendo la disposición dicha bobina de sobreoscilación L_2 que es necesaria en el circuito debido a que ella hace posible que la corriente de transistor sea tomada por la corriente del rectificador controlado desde el momento en que el transistor es desconectado. En este ejemplo la disposición comprende, como se verá, medios excitadores que consisten de un transformador que comprende un devanado primario P y dos devanados secundarios S_1 y S_2 . El devanado secundario S_1 está conectado a través de una red R.C. entre el electrodo de base y el electrodo emisor del transistor T_1 . El devanado secundario S_2 está conectado entre dos puntos X e Y que, a través de una otra red R.C. están acoplados al cátodo y al electrodo de control del rectificador D_1 . Al devanado primario P son aplicados impulsos I. Estos impulsos I inducen en el devanado secundario S_1 impulsos -- que obligan al transistor T_1 a conducir corriente desde el instante t_0 al instante t_2 (ver también figura 2) e induce impulsos en el devanado secundario S_2 para conectar al SCR en el instante t_2 (figura 2) antes de finalizar el tiempo de exploración (t_3) mediante una señal aplicada entre su cátodo y el electrodo de control o de base. Sin embargo, resultará evidente que como segundo elemento disyuntor D_1 podría usarse también un transistor, pero en ese caso los impulsos en el devanado secundario S_2 también deben desconectar a este segundo transistor.

Entonces se presentan dificultades debido al hecho que, como se explicará a continuación, la corriente a través del segundo elemento disyuntor debe aumentar desde el instante t_2 hasta el instante t_3 y después disminuir. Esto significa que los impulsos aplicados al segundo elemento disyuntor deben ser capaces de disminuir la corriente a través del mismo desde el ins-



tante t_3 . Sin embargo, los impulsos I aplicados al devanado primario deben ser de una forma tal que ellos, cuando son inducidos en el devanado secundario S_1 , sean capaces de comenzar con una desconexión del transistor T_1 en el instante t_2 , y mantener a este transistor en una condición desconectada hasta el instante t_4 . Esto significa que los impulsos I deben tener una polaridad desde el instante t_0 a t_2 y la otra polaridad desde el instante t_2 a t_4 como se muestra en la figura 1, en que la línea punteada indica potencial de masa.

5
10 Sin embargo, cuando el rectificador D_1 fuese reemplazado por un transistor, los impulsos I deberían tener una polaridad desde el instante t_2 a t_3 y la otra polaridad desde el instante t_3 al próximo instante t_2 . Así serían necesarios impulsos especiales para el segundo elemento disyuntor. Sin embargo, en el caso en que se usa un SCR, solamente es necesario conectar el SCR
15 en el instante t_2 mientras que su desconexión se realiza automáticamente.

El funcionamiento del circuito será explicado a continuación con la ayuda de la figura 2 en que la figura 2(a) representa la corriente de colector (I_c), la figura 2(b) la tensión emisor-colector (V_c) del transistor T_1 , la figura 2(c) la tensión V_Q en el punto de unión Q y la figura 2(d) la corriente i_{D1} a través del rectificador D_1 .
20

Al comienzo del tiempo de exploración t_0 un impulso de excitación que va hacia lo negativo es aplicado a la base del transistor T_1 con una amplitud tal como para causar un desbloqueo de modo que una corriente que aumenta de manera sustancialmente lineal circula a través de R_1 (y L_1) durante la mayor parte $t_0 - t_2$ del período de incidencia o exploración.
25

30 Simultáneamente con el circuito $L_1 - T_1$, es accionado un -



circuito separado en el período $t_0 - t_2$, a saber el circuito $T_1 - C_1 - L_1$. En este circuito C_1 y L_1 funcionan como un circuito sintonizado con un período muy largo (largo en comparación con el período $t_0 - t_2$) cuyo valor no es de ningún modo crítico. Se supondrá que al comienzo de la exploración, el capacitor C_1 está cargado, siendo negativa la polaridad sobre el lado del transistor y positiva sobre el otro lado. Durante el período de incidencia este capacitor se descarga resonantemente a través de T_1 y la inductancia L_1 y, cuando esta carga es completada en algún instante entre t_0 y t_1 , la tensión sobre C_1 (y L_1) pasará a través de cero y luego cambia de signo (ver figura 2c instante t_2). En un instante posterior t_1 esta tensión aumentará de manera resonante a un valor igual a la tensión de suministro $-V_{cc}$. En este instante, el SCR (que ha estado en el estado desconectado) tiene su tensión inversa anodo-catodo reducida a cero. Desde $t_1 - t_2$ la tensión sobre C_1 continúa aumentando y así polariza en la dirección de paso al SCR listo para el impulso de gatillo obtenido del devanado S_2 . Dado que T_1 es desbloqueado por medio de los impulsos provenientes del devanado S_1 , él funciona virtualmente como una conexión directa a masa. Estos últimos cambios pueden ser convenientemente seguidos como cambios en la tensión en el punto Q como se representa en la figura 2(c) (la curvatura de la onda senoidal es solo ligeramente visible, en el instante t_0 , debido al período muy largo de $L_1 - C_1$). La región en que esta tensión excede V_{cc} (esto es $t_1 - t_2$) representa la polarización de paso anodo-catodo para el SCR.

La duración deseada de la carrera de exploración se extiende más allá del instante t_2 , a saber hasta el instante t_3 . Sin embargo, a fin de anticipar el efecto de almacenamiento de lagunas en T_1 , y de acuerdo con la invención, el transistor T_1 -



es desconectado en un instante t_2 suficientemente pronto para --
permitir que la corriente de colector y el almacenamiento de la-
gunas haya decaído a un nivel despreciable en el instante t_3 , el
SCR es gatillado hacia el estado conductor en el mismo instante
5 t_2 por una señal derivada de la forma de onda excitadora a tra-
vés de conexiones X-Y. Así es abierto otro paso de circuito, a -
saber aquél a través del capacitor C_1 , carga L_y , rectificador D_1
y completado a través de la bobina de sobreoscilación L_2 .

Este último paso de circuito es llamado el circuito de --
10 conmutación debido a que la carga del capacitor C_1 es conmutada
en una descarga en el instante t_2 . La corriente de conmutación --
que circula a través de este circuito de conmutación hace posi-
ble reducir a cero la corriente en el transistor T_1 en el instan-
te t_3 , debido a que después que la corriente del transistor ha -
15 sido reducida a cero, la corriente de descarga puede continuar --
circulando a través de dicho circuito de conmutación. Así la co-
rriente a través del transistor T_1 es tomada en un así llamado -
período de toma por el circuito de conmutación.

La disminución de corriente en el transistor T_1 durante --
20 dicho período de toma (t_2-t_3) se muestra en la figura 2 (a) como
ocurriendo como un medio ciclo de una onda senoidal: esto se de-
be a la resonancia de L_2 y C_1 , teniendo L_2 un valor pequeño ade-
cuadamente elegido.

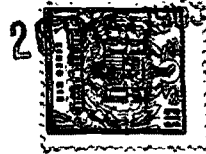
En algún instante durante el período de toma es necesario
25 desconectar el transistor T_1 en su base, y mantener esta tensión
de base desconectada hasta el fin (t_4) del período de retorno. --
En este ejemplo el instante de desconexión elegido, por razones
de conveniencia, es el instante t_2 dado que esto permite usar la
misma forma de onda excitadora para conectar también el SCR. El
30 SCR D_1 es desconectado automáticamente como será explicado más --



detalladamente a continuación.

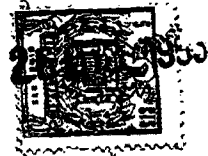
Hasta el instante t_2 , la corriente de carrera I_y se ha —
elevado de manera sustancialmente lineal. Durante t_2-t_3 el tran-
sistor T_1 permanece conductor y por lo tanto su electrodo de co-
lector está sustancialmente a potencial de masa; así la tensión
5 de suministro de corriente continua V_{CC} es suministrada aún a —
través de la carga L_y y la corriente de carrera continúa allí —
elevándose hasta el instante t_3 como se desea.

Como se ha mencionado precedentemente la descarga inicial
10 del capacitor C_1 es completada en el instante t_2 , cuando la ten-
sión sobre este capacitor es cero. Posteriormente el capacitor —
 C_1 será cargado de modo tal que su electrodo conectado al punto
de unión Q se volverá negativo con respecto al electrodo conecta-
do al transistor T_1 . Esta carga continuará hasta el instante t_2 .
15 Entonces el transistor T_1 es desconectado y el SCR D_1 conectado.
La conexión del SCR D_1 , significa que la descarga del capacitor
 C_1 será acelerada debido a que ahora es introducida la inductan-
cia L_2 . Así se forma un nuevo circuito L.C. por medio de L_2 y C_1 .
Por lo tanto la tensión V_Q en el punto Q aumentará rápidamente —
20 (ver figura 2(c) hasta el instante t_p instante en que la corrien-
te a través del capacitor C_1 es cero. Posteriormente la corrien-
te a través del capacitor C_1 cambia nuevamente de dirección. Así
la tensión V_Q comenzará a disminuir y será igual a $-V_{CC}$ en el —
instante t_3 . Esto es así debido a que en el instante t_3 la co-
25 rriente i_{D1} es máxima (ver figura 2(d)) y debido a que la corrien-
te i_C es cero (ver figura 2(a)), la corriente a través del capa-
citor C_1 es prácticamente igual a la corriente i_{D1} (despreciando
la pequeña corriente que circula a través de L_1 en este instante)
y también igual a i_{Ly} de modo que en el circuito resonante forma-
30 do ahora por L_2 , C_1 y L_y , la corriente es máxima y así la tensión



sobre el capacitor C_1 y la tensión sobre las inductancias L_y y L_2 será cero. Por lo tanto el punto Q adquiere la tensión $-V_{cc}$, suponiendo que el SCR prácticamente no tiene impedancia cuando está conectado. Después del instante t_3 , que es el comienzo del período de retorno, la corriente continuará circulando a través del circuito de resonancia L_2 , C_1 y L_y con lo que la energía electromagnética almacenada en la inductancia L_y durante el período $t_0 - t_3$, será transferida a la energía electrostática en el capacitor C_1 . Así C_1 es ahora cargado nuevamente por resonancia por la energía almacenada en L_y , en un instante t'_4 (justamente antes de t_4) toda esta energía almacenada habrá sido transferida al capacitor C_1 (éste está en el estado cargado inicialmente postulado). Esta carga por resonancia de C_1 ocurre durante un tiempo igual a un cuarto del tiempo periódico del circuito resonante formado por L_y y L_2 y C_1 . El flujo de corriente acompañante a través del circuito L_y , C_1 , L_2 y SCR cambia de signo cuando C_1 es completamente cargado. Dado que el SCR no puede conducir en su dirección inversa la circulación de corriente mencionada cesará en este instante t'_4 . Así existe un corto retardo inicial $t'_4 - t_4$ debido al efecto de almacenamiento de lagunas en el SCR debido a que no todas las lagunas son eliminadas antes del instante t_4 . Por lo tanto el instante $t_4 - t_0$ es el fin real del retorno y el comienzo de la carrera próxima y T_1 está dispuesto para ser conectado entonces (en su base) por la forma de cada excitadora.

Con relación a la elección del valor de C_1 y L_2 , el período del circuito sintonizado L_y , L_2 , C_1 fué determinado generalmente como cuatro, o aproximadamente cuatro, veces el período de retorno deseado. Esto es de especial importancia como se verá de la figura 2(b), debido a que con esta elección del circuito sintoni-



zado L_y , L_2 , C_1 , la elevación de la tensión de colector V_c , que comienza en el instante t_3 no era muy empinada, y esta elevación sería mucho más empinada si el período del circuito sintonizado L_y , L_2 , C_1 fuese elegido igual a dos veces el período de retorno deseado.

5

En el presente ejemplo específico el período elegido para el circuito sintonizado L_y , L_2 , C_1 (que es igual a cuatro veces el período $t_3 - t'_4$) es menor que cuatro veces $t_3 - t_4$ a fin de dar cabida al retardo de desconexión del SCR, debido al almacenamiento de lagunas.

10

El mencionado retardo en la desconexión del SCR tiene un efecto en que C_1 se descarga de vuelta hacia L_y entre los instantes t'_4 y t_4 produciendo así una pequeña corriente en L_y en una dirección opuesta a la que sería producida por una tensión de suministro V_{cc} a través de T_1 . La nueva carrera de corriente comienza desde este nivel de corriente inversa que circula a través del transistor T_1 (ver figura 2(a)) en virtud de que el transistor es capaz de conducir en su dirección inversa con su sección emisor-colector funcionando como un diodo conductor de paso mientras que la corriente inversa perdura.

15

20

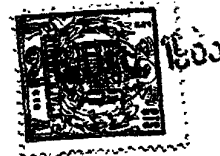
Puede agregarse que durante todo el período de exploración el circuito T_1 , C_1 , L_1 transportará una corriente (que en una primera aproximación puede ser considerada como constante) que tendrá la dirección de paso del flujo de corriente a través del transistor. Esta corriente anulará dicha corriente inversa inicial pero se encuentra en la práctica que permanece un flujo de corriente inversa residual a través del transistor.

25

En conclusión se verá de las figuras 2(a) y 2(b), que aunque existe tensión sobre el transistor en el período de retorno $t_3 - t_4$, no circula corriente de modo que sustancialmente no hay

30

294844



disipación de potencia en el transistor durante el período de re-
torno.

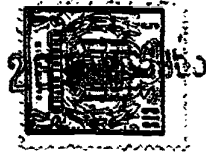
Aún si la corriente de transistor no fuese completamente -
cero en el instante t_3 , la disipación del transistor sería baja,
5 debido a que la tensión de colector D_c se eleva solo de manera -
lenta desde el instante t_3 (ver figura 2 (b)).

Esto se debe al hecho que el período de toma $t_2 - t_3$ es -
elegido antes del período de retorno $t_3 - t_4$. Esto es posible de-
bido a que se usan dos elementos disyuntores que pueden ser conmu-
10 tados por medio de los mismos impulsos I que son aplicados a los -
medios excitadores (transformador con devanados P, S_1 y S_2) con -
polaridades tales a ambos elementos disyuntores que el transistor
 T_1 es desconectado en el instante en que el SCR D_1 es conectado.-
Así no solamente es eliminado el efecto de almacenamiento de lagu-
15 nas del transistor T_1 sino también es reducida la disipación to-
tal.

La tensión de corriente alterna para el tubo reproductor -
E.H.T. puede ser obtenida fácilmente de una manera convencional -
conectando un transformador elevador de tensión en paralelo con -
20 la inductancia de exploración L_y . Sin embargo, la disposición de
circuito de la figura 1 puede ser usada para desaturar el núcleo
del transformador EHT y proporciona una economía sustancial en el
volumen del núcleo.

En la figura 3 el primario del EHT L_p que tiene n_p espiras
25 está conectado en paralelo con la conexión serie de la inductancia
de exploración L_y y el capacitor C_s . Un objeto del capacitor C_s es
introducir una pequeña corrección de la onda en forma de S sobre -
la onda de exploración diente de sierra lineal para corregir la -
no linealidad de exploración producida por un tubo reproductor de
30 frente sustancialmente plano.

294844



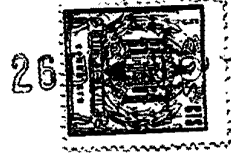
El desplazamiento de imagen también es obviado por la componente de corriente continua restante desde las bobinas L_y .

La inductancia L_1 de la figura 1 incluye la combinación en serie de una otra inductancia L_g que tiene n.s. espiras.

5 Como resultado, toda la corriente continua circula a través del primario L_p de EHT y tiende a saturar su núcleo. Esto es evitado por la inclusión del devanado adicional L_g en que el número de espiras del mismo es elegido de modo que n.s. x I_D es igual a n.p. x I_T . El devanado L_H constituye el secundario del transformador EHT que, después de rectificación convencional y filtrado,
10 alimenta al electrodo acelerador final del tubo reproductor.

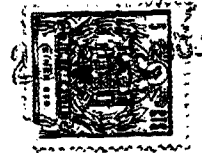
Debido a la tensión desarrollada sobre L_g durante el período de exploración el valor de L_1 deberá ser ligeramente cambiado a fin de lograr el mismo funcionamiento de circuito.

15 La disposición de la figura 1 puede utilizar, por ejemplo, el siguiente juego de componentes y valores adecuados para una instalación de 625 líneas con un tiempo de ciclo de línea de 64 μ s.



T A B L A

Alimentación V_{cc}	-	12 volts
Período t_2-t_3	-	4 μs
" t_3-t_4	-	14,5 μs
Transistor T_1	-	Mullard tipo AU 101
SCR D_1	-	General Electric C 36 D
Inductancia L_y	-	97 μH
" L_1	-	12 mH
" L_2	-	17 μH
Capacitancia C_1	-	0,42 μF



Esta solicitud, que corresponde a la presentada en Gran -
Bretaña, con fecha 28 de diciembre de 1962, bajo el número 48.829/62
prov. y con fecha 14 de agosto de 1963 completa, se acoge a los be-
neficios del artículo 51 del vigente Estatuto sobre Propiedad Indug
5 trial.

N O T A

Los puntos de invención, propia y nueva, que se presentan
10 para que sean objeto de esta solicitud de Patente de Invención, -
en España, por VEINTE años, son los siguientes:

1º. - Disposición de circuito de base de tiempo para gene-
rar una corriente deflectora diente de sierra en una bobina deflec-
tora, que comprende dos elementos disyuntores del tipo semiconduc-
15 tor, una fuente de tensión de alimentación con dos terminales, me-
dios excitadores para el suministro de señales para la conexión y
desconexión de al menos uno de dichos dos elementos disyuntores, -
una bobina de sobreoscilación y una impedancia de alimentación y -
en que el primer elemento disyuntor está conectado en serie con --
20 una carga inductiva formada por dicha bobina deflectora, conexión
serie que está conectada entre los mencionados dos terminales de -
dicha fuente de alimentación, y en que el segundo elemento disyun-
tor está conectado en serie con dicha bobina de sobreoscilación y
dicha impedancia de alimentación, conexión serie que también está
25 conectada entre dichos dos terminales de la fuente mencionada, pero
de una manera tal que el extremo libre de la conexión serie del se-
gundo elemento disyuntor y la bobina de sobreoscilación está conec-
tada al otro terminal de la fuente de alimentación que el primer -
elemento disyuntor, y en que un acoplamiento de corriente alterna -
30 está presente entre la unión del primer elemento disyuntor-carga -

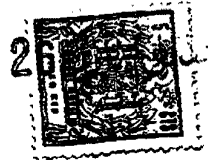


inductiva y la unión impedancia de alimentación-bobina de sobreoscilación, segundo elemento disyuntor, caracterizado porque el primer elemento disyuntor es un transistor conectado en su dirección de paso con respecto a la polaridad de la tensión suministrada por la fuente de alimentación, y el segundo elemento disyuntor es un -
5 rectificador controlado, conectado en su dirección de retroceso con respecto a la polaridad de la tensión suministrada por la fuente de alimentación, y por lo tanto dichos medios excitadores suministran una primera señal excitadora de desconexión del transistor antes -
10 del fin de una carrera de exploración y de conexión del mismo al comienzo de la carrera de exploración y una segunda señal excitadora de conexión de dicho rectificador controlado en el instante en que el transistor es desconectado.

2º. - Disposición de circuito de acuerdo con la reivindicación 1, en que dicho acoplamiento de corriente alterna es un capacitor, caracterizada porque dicho capacitor en unión con la carga inductiva y la bobina de sobreoscilación constituyen un circuito -
15 de retorno con un período igual o aproximadamente igual, a cuatro veces el período de retorno deseado.

3º. - Disposición de circuito de acuerdo con la reivindicación 2, en que el tiempo entre la desconexión del transistor y el comienzo del período de retorno es sustancialmente igual al tiempo necesario para expulsar las lagunas de la región de base del transistor mediante dicha primera señal excitadora cuando es desconectado dicho transistor siendo dicho tiempo igual a la mitad de un -
25 período del circuito resonante formado por dicho capacitor de acoplamiento y dicha bobina de sobreoscilación.

4º. - Disposición de circuito de acuerdo con cualquiera de las reivindicaciones precedentes, caracterizada porque los medios excitadores están constituidos por un transformador que comprende
30



234044

un devanado primario y dos devanados secundarios, siendo suministrada al devanado primario una señal excitadora y estando conectado para ello el primer devanado secundario al electrodo de control del transistor para el suministro de dicha primera señal excitadora y estando conectado el segundo devanado secundario al electrodo de control del rectificador controlado para el suministro de dicha segunda señal excitadora.

5º. - Disposición de circuito de acuerdo con las reivindicaciones 1 y 2, en que la tensión de corriente alterna para la alimentación EHT al tubo reproductor, comprende la intercalación de un capacitor en serie con la carga inductiva estando conectado sobre esta combinación el devanado primario de un transformador elevador de tensión EHT, y en que la impedancia de alimentación conectada en serie con el rectificador controlado está conectada adicionalmente en serie con un otro inductor, que está magnéticamente acoplado a dicho devanado primario EHT, siendo elegida la relación de espiras del devanado primario EHT y el otro inductor de modo que es sustancialmente desaturado el núcleo de dicho transformador EHT.

6º. - Disposición de circuito de base de tiempo.

Tal y como se ha descrito en la Memoria que antecede, representado en los dibujos que se acompañan y con los fines que se han especificado.

Esta Memoria consta de diecisiete hojas escritas a máquina por una sola de sus caras.

Madrid,

26 DIC. 1963

Alberto de Eizaburu
Por Padrón

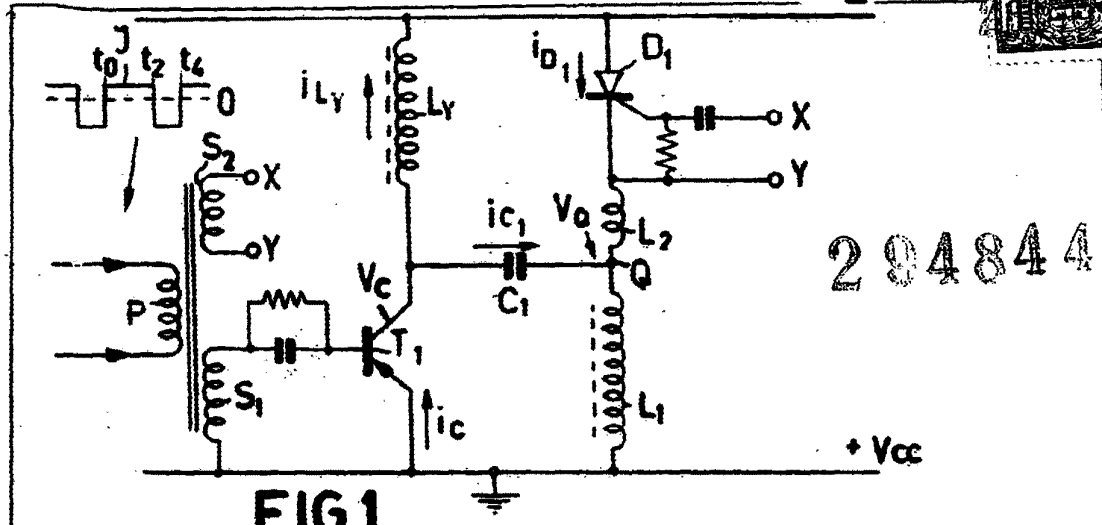


FIG.1

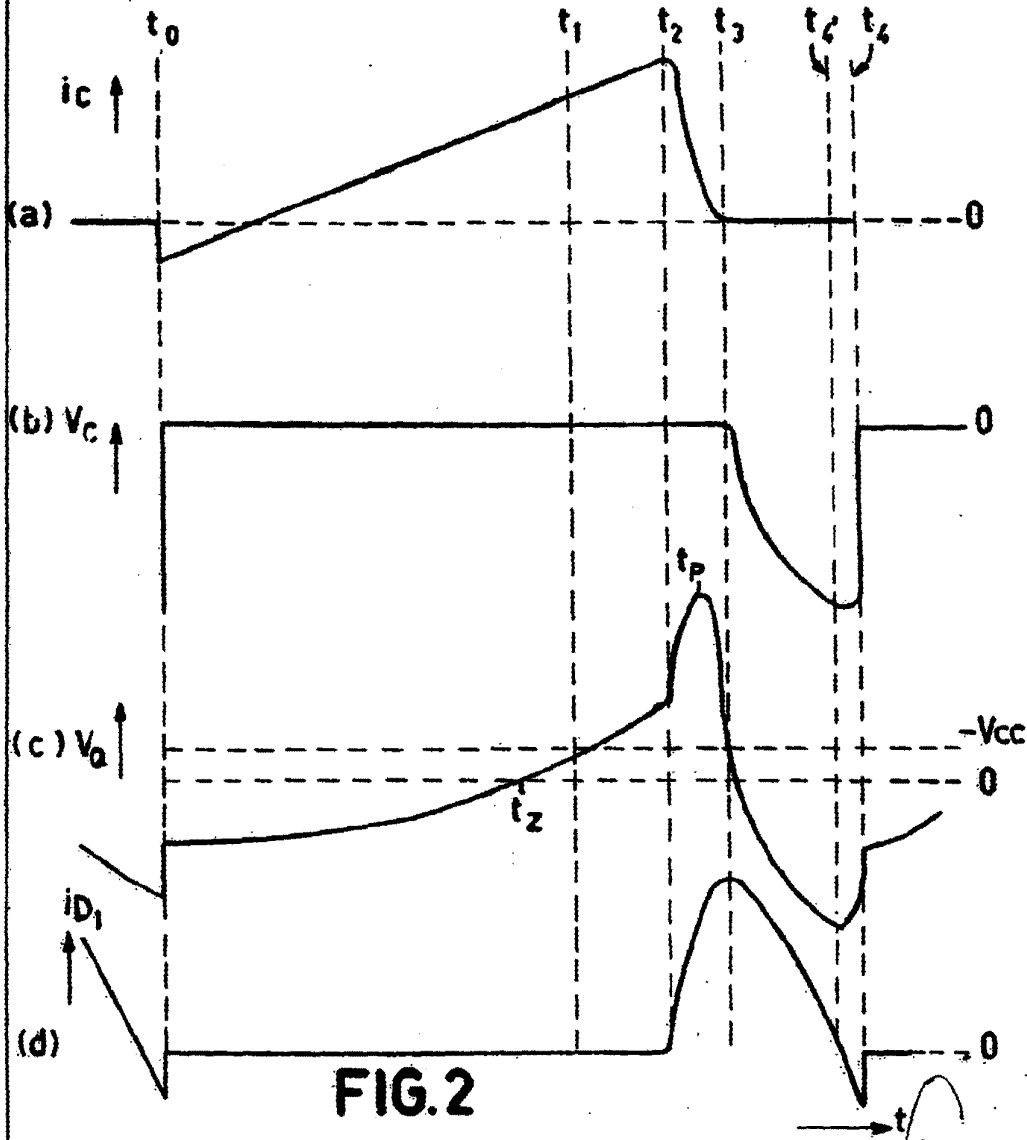


FIG.2

Alberto de Azavedo
Por Poder



294844

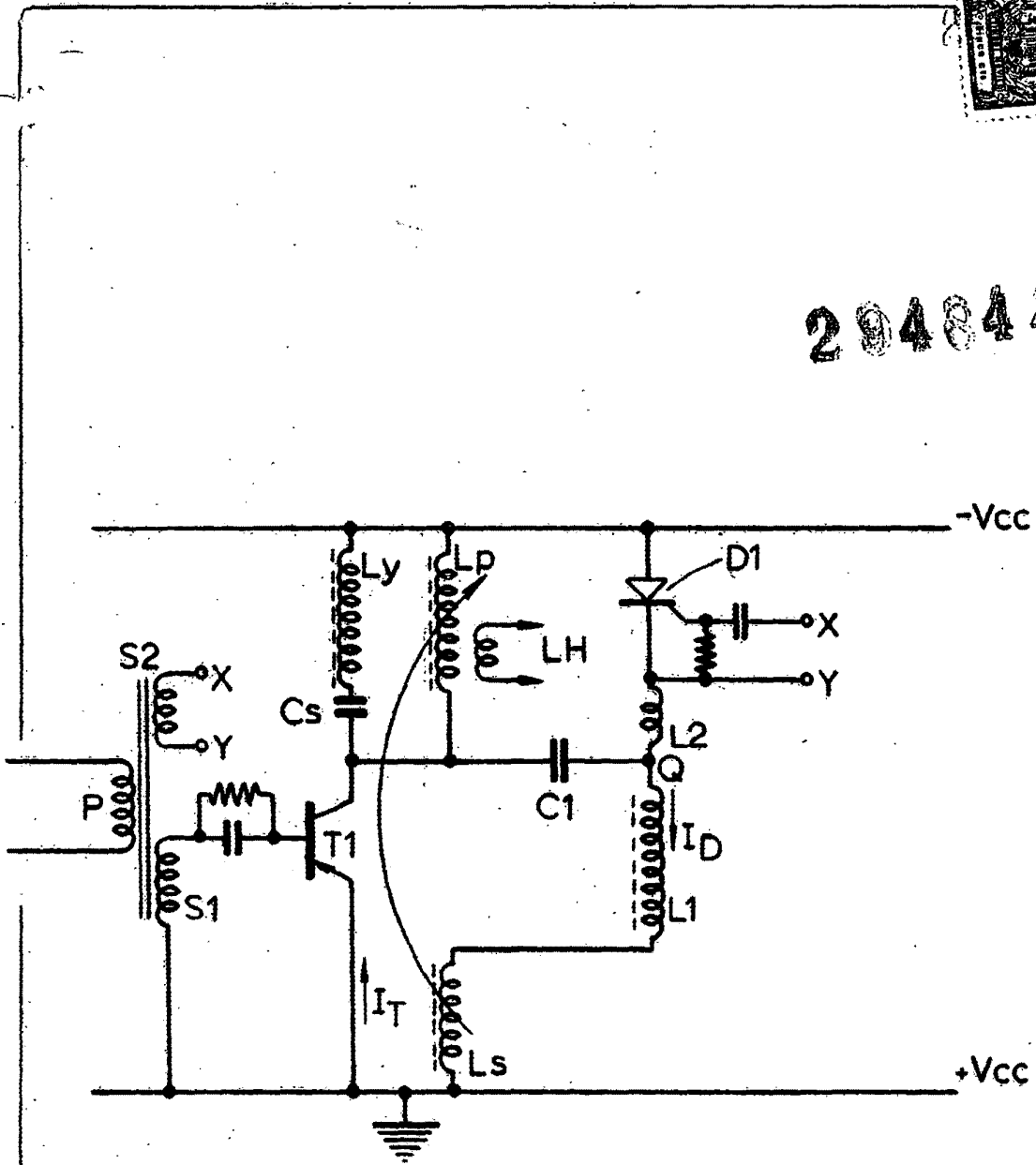


FIG. 3

Atbel...
Per...
[Handwritten signature]