

29 ENE 1964

P.- 25.651

Docket 15.183



294580

MEMORIA DESCRIPTIVA

que se presenta para unir a la solicitud
de

P A T E N T E D E I N V E N C I O N

formulada el 17 de diciembre de 1963, con el nº 294.580

en

E S P A Ñ A

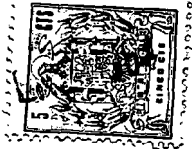
por VEINTE años

a nombre de INTERNATIONAL BUSINESS MACHINES CORPORATION,
entidad norteamericana, establecida en 590, Madison Avenue,
Nueva York, N.Y., Estados Unidos de América, por:
"UN SISTEMA DE TRANSMISION DE DATOS POR IMPULSOS LINEALES"

=====

Este invento se refiere a sistemas de transmisión mejorados y más concretamente a sistemas mejorados para transmitir impulsos digitales.

Es bien sabido que muchos medios de transmisión, particularmente las líneas telefónicas, distorsionan grandemente la forma de onda de un impulso transmitido a través de ellas. El impulso transmitido original que tiene un tiempo de duración de un periodo de dígito binario, se recibe frecuentemente en el receptor del sistema como una forma de onda extendida a lo largo de un intervalo de tiem-



po de diez o más períodos de digiro binario. Cuando se transmite un tren de impulsos espaciados próximamente a través de un sistema que tiene esta distorsión de retardo, las porciones retrasadas de las formas de onda recibidas producen interferencia entre símbolos que hace difícil, o imposible, la detección de los impulsos individuales del tren.

En una solicitud de patente de invención española del mismo titular, número 294.584 presentada el 17 de diciembre de 1963. se ha descrito un sistema de transmisión lineal que iguala automáticamente la distorsión de fase en un sistema de transmisión utilizando para ello técnicas de inversión en el tiempo. En el sistema de transmisión descrito en la solicitud anteriormente indentificada la forma deformada de un impulso de prueba es muestreada y cuantizada en el receptor y los datos cuantizados son transmitidos al transmisor en el que, a partir de los datos cuantizados, se produce una onda predistorsionada que es una réplica invertida en el tiempo de la onda distorsionada recibida en el receptor. Un circuito de control sensible a los impulsos de los datos estándar de duración de un dígito binario, libera una forma de onda predistorsionada de una duración de muchos dígitos binarios por cada impulso aplicado a él. La forma de onda resultante en el receptor de la forma de onda distorsionada es un impulso sustancialmente estándar de una duración de un dígito binario.

El sistema de la solicitud anteriormente indentificada es muy útil para corregir o igualar la distorsión de fase en un sistema de transmisión, pero esta técnica de

294580

29



inversión en el tiempo no compensa la distorsión de amplitud que también está presente en muchos sistemas de transmisión.

5 En otra solicitud de patente de invención española del mismo titular número 294.579 presenta con fecha 17 de diciembre de 1963, se ha descrito y reivindicado un sistema de transmisión lineal que proporciona una igualación automática de fase y de amplitud anotando para ello la respuesta del sistema a un impulso de prueba a intervalos correspondientes a los tiempos de muestreo de los 10 dígitos binarios de los datos y modificando luego repetidamente el impulso de prueba hasta que la respuesta es igual a cero para cada tiempo de muestreo de dígito binario excepto para el tiempo de muestreo del máximo de los datos. 15

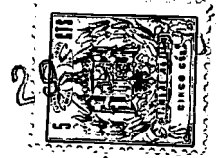
Consiguientemente, un objeto de este invento es proporcionar un sistema de transmisión lineal de fase y de amplitud mejorado, que emplea un circuito comparador.

Otro objeto de este invento es proporcionar un sistema de transmisión mejorado en el que están compensadas tanto la distorsión de fase como la distorsión de amplitud, el cual emplea un circuito contador sensible a un 20 circuito comparador.

Otro objeto de este invento es proporcionar un sistema de transmisión mejorado que emplea técnicas de 25 igualación automática que incluye circuitos comparador y contador para la igualación simple y rápida aplicable a redes conmutadas, tales como circuitos telefónicos.

De acuerdo con el presente invento, la igualación automática de fase y de amplitud se obtiene un sistema 30

294580



3
4
5
10
15
20
25
30

anotando en un receptor la respuesta del sistema a un impulso de prueba, producido por un generador situado en el transmisor del sistema, a intervalos correspondientes a los tiempos de muestreo de los digitos binarios de los datos en un circuito comparador, y transmitiendo la información anotada de vuelta al transmisor y modificando luego el impulso de prueba de acuerdo con la información hasta que la respuesta es sustancialmente igual a cero para cada tiempo de muestreo de digito binario excepto para el tiempo de muestreo correspondiente al máximo de los datos.

Una ventaja importante del sistema del presente invento es que el sistema utiliza componentes simples y relativamente escasos en número para producir la igualación automática de fase y de amplitud en un sistema de transmisión.

Una característica importante de este invento es que unicamente se transmite de vuelta al transmisor la posición y la polaridad de una tensión de error para los tiempos de muestreo de los digitos binarios de los datos.

Los anteriores y otros objetos, características y ventajas del invento se harán aparentes en la descripción siguiente más particular de realizaciones preferidas del invento tal como se han ilustrado en los dibujos que se acompañan.

En los dibujos:

La figura 1 ilustra una realización del sistema del presente invento y

La figura 2 muestra una modificación de la realización ilustrada en la figura 1 de los dibujos.

294580



En la descripción que sigue, se ha ilustrado cómo puede ser controlado un aparato generador de formas de ondas predistorsionadas que transmite primero un impulso rectangular de un tiempo de duración de un dígito binario, para producir una forma de onda compleja de una duración de muchos tiempos de dígitos binarios como resultado de la información enviada al aparato generador acerca de la señal recibida. La forma de onda compleja resultante es tal que permite una transmisión de datos a gran velocidad sin interferencia entre símbolos. La información acerca de la señal recibida que es enviada al aparato generador se toma a los tiempos de muestreo de los dígitos binarios, y en particular, la información en sí la señal recibida es, o no, de magnitud despreciable para los tiempos de muestreo de los dígitos binarios. Es de hacer notar que efectuando correcciones sobre una sola respuesta a un impulso, se obtienen correcciones para cualquier sucesión de datos.

Refiriéndonos con más detalle a los dibujos, en los que números de referencia iguales representan elementos similares, se ha representado en la figura 1 una realización de un sistema que iguala automáticamente las distorsiones tanto de fase como de amplitud. En el sistema se envía un tono a través de un circuito OR 10, un modulador lineal de gran velocidad 12, un medio de transmisión 14, por ejemplo una línea telefonica, un desmodulador lineal de gran velocidad 16 un interruptor 18, cuando está situado en posición bajada, y un filtro selectivo de frecuencias, indicado como un bloque de prueba-funcionamiento 20, a un primer basculador 22 que acciona a una rama de

294580



una primera barrera 24. A continuación se envía una sucesión de impulsos de prueba cada uno de ellos de una duración de un dígito binario desde el aparato generador 54, a través del modulador 12 y del desmodulador 16, a un detector de máximo y a un generador de velocidad de dígitos binarios 26 el cual tiene un circuito sintonizado para alta frecuencia sensible al máximo del impulso de prueba recibido. La velocidad a la cual se envía la sucesión de impulsos de prueba es menor que la velocidad de dígitos binarios no igualados de un canal de retorno, dividida por $R + 1$ en que $R \geq \ln_2 (n + 1)$, siendo n el número de tiempos de dígitos binarios durante los cuales se requiere la corrección y siendo R un entero. El canal de retorno representado en la figura 1 es un medio de transmisión 28 conectado a un modulador de pequeña velocidad 30 y a un desmodulador de pequeña velocidad 32.

Un impulso de prueba distorsionado la llegada aplicado al detector de máximo y al generador de velocidad de dígitos binarios 26 produce una tensión de salida que abre un segundo basculador 29 durante el tiempo correspondiente al máximo para reponer un contador 34 a cero y condicionar una segunda barrera 36. Un tiempo de dígito binario más tarde, un impulso para el que pasa a través de un retardador de un dígito binario 38 desde el generador de velocidad de dígitos binarios 26 poner el contador 34 en 1 y condiciona a un comparador 40. El impulso de prueba distorsionado de llegada es asimismo aplicado al comparador 40, el cual compara las tensiones de llegada con una referencia cero, a través de un circuito 41 retardador análogo de K dígitos binarios en que $K = 1 + P$ y P es

294580



igual al número de intervalos de dígitos binarios que preceden al máximo principal del impulso que llega. La primera porción del impulso de prueba de llegada es aplicada al comparador 40 cuando el contador 34 pasa a 1; si
5 el impulso de llegada difiere de cero en el tiempo de muestreo del impulso, el comparador 40 aplica una tensión a través del circuito OR 42 y del segundo basculador 26 para cerrar la segunda barrera 36 y desconectar o amortiguar el generador de velocidad de dígitos binarios 26.
10 El comparador 40 fija también selectivamente a un tercer basculador 44 el cual proporciona un signo apropiado o una indicación de polaridad en las barreras de salida 46. El contador 34 aplica una tensión desde una de sus celdas a una unidad correspondiente en las barreras de
15 salida 46. La primera barrera 24 es activada a través del lado cerrado del basculador 29, de modo que permite que un reloj de datos en velocidad lenta aplique impulsos a través de la primera barrera 24 a un anillo 48, para leer sucesivamente la posición o el emplazamiento, en forma
20 binaria, de la porción del impulso de llegada que tiene error y el signo del error. Un descodificador truncado 51 que tiene sus entradas conectadas al contador 34 proporciona una tensión al comparador 40 la cual lo inhibe durante un tiempo correspondiente al máximo. La salida desde
25 las barreras de salida 46 es transmitida a pequeña velocidad a través del modulador 30, medio de transmisión 28 y desmodulador 32, a un descodificador de direcciones 50 el cual dirige las señales de posición y de polaridad del error a las celdas apropiadas, las cuales efectúan
30 una corrección de una unidad en un registrador de almacena-

294580



miento 52 del aparato generador de formas de ondas 54 del tipo descrito e ilustrado en la solicitud española de patente de invención núm. 294.578 presentada el 17 de diciembre de 1963, en la que los convertidores de sistemas digital a sistema analógico son controlados por las celdas de un registrador.

El máximo siguiente de la forma de onda de prueba de llegada, tal como queda modificado por la corrección unitaria, aplicado al detector de máximo y al generador de velocidad de dígitos binarios 26, hace que se repita la sucesión completa. Cuando el controlador 34 alcanza su posición 2^R , pasa un impulso a través de un circuito OR 42 al segundo basculador 29 el cual cierra la segunda barrera 36 y activa la primera barrera 24, y se añade un final de dígito binario de prueba al código de salida en serie en las barreras de salida 46, el cual es detectado en el descodificador de direcciones 50. Un impulso procedente de la posición 2^R del contador 34 es aplicado al primer basculador 22 para cerrar la primera barrera 24 después de ser retrasado por el retardador 25 durante un período de tiempo suficiente para permitir que el anillo 48 lea el contenido de las barreras de salida 46.

Después que el descodificador de direcciones percibe el final del dígito binario de prueba procedente de las barreras de salida 46, los impulsos de datos procedentes de una fuente de datos 56 pueden ser transmitidos a través del modulador de gran velocidad 12, desmodulador 16 y del interruptor 18, dispuesto en la posición apropiada, a un dispositivo de utilización 58 del cual recibirá impulsos, cada uno de una duración de un solo

294580



digito binario, procedentes del aparato generador de formas de ondas 54. La fuente de datos 56 está acoplada a un registrador de traslado 60 el cual conecta las salidas seleccionadas de los convertidores de sistemas digital a sistema analogico 62 a un par de amplificadores sumadores 64 y 66. La fuente de datos 56 está sincronizada con el registrador de traslado 60 por un reloj 57.

La forma de onda a la salida del amplificador sumador 66 está la de una onda en forma de escalones que tienen magnitudes y polaridades dependientes de las magnitudes y polaridades cargadas en los convertidores de sistema digital a sistema analogicos 62 y del tren de impulsos de datos procedentes de la fuente de datos 56. La forma de onda escalorada a la salida del amplificador 66 es convertida en una forma de onda suavizada haciendo la pasar a través de un filtro de paso de baja frecuencia 68.

En la figura 2 de los dibujos se ha ilustrado una modificación de la realización del invento ilustrado en la figura 1. En la figura 2, el sistema incluye un comparador de tensión positiva 70 y un comparador de tensión negativa 72, que se han provisto en lugar del comparador de tensión cero 40 unico en el sistema de la figura 1. Una unidad con programadora 74 que puede ser, por ejemplo, un contador estándar, controla la salida de un convertidor de sistema de digital a sistema analogico 76 el cual aplica una tensión negativa al comparador de tensión negativa 72 y una tensión positiva, a través de un inversor de polaridad de tensión 78, al comparador de tensión positiva 70. Inicialmente, el convertidor de sistema digital a sistema



5 analógico 76 es ajustado por el programador 74 de modo que genere una tensión de una magnitud algo superior a la del máximo previsto sobre modulado del impulso de prueba distorsionado recibido. La magnitud de la tensión de salida del convertidor de sistema digital a sistema analogico 76 es reducida de unidad en unidad hasta que el comparador 70 o el comparador 72 generan una señal de error. En la salida del convertidor de sistema digital a sistema analogico 76 se mantiene una tensión de salida constante hasta que todos los errores han sido eliminados en un nivel de tensión particular, después de lo cual el convertidor 76 es atenuado en respuesta a un inversor lógico 80 acoplado a un circuito OR 82 en una tentativa de reducir aún mas el error en cualquiera de los tiempos de muestreo de digitos binarios distintos al del máximo principal del impulso de prueba recibido. Una tercera barrera 81, desbloqueada periodicamente por los impulsos procedentes de la segunda barrera 36 retrasados en una pequeña porción de un intervalo de digito binario, está conectada a la salida del inversor 80 para proporcionar al programador 74 un impulso de decrecimiento progresivo apropiadamente sincronizado. Cuando la salida del convertidor llega a ser cero, se completa la operación de prueba y puede comenzar la transmisión de datos digitales.

25 Aunque las realizaciones del presente invento han sido descritas e ilustradas como sistemas en los que el descodificador de direcciones 50 recibe información referente a unicamente la posición y la polaridad de una sobremodulación en un impulso de prueba recibido, debe quedar bien entendido que también puede ser transmitida al

294580



aparato generador de formas de ondas la información re-
ferente a la magnitud de la sobremodulación en los tiem-
pos de muestreo de dígitos binarios de una manera en cier-
to modo similar a la descrita en la solicitud pendiente
5 anteriormente identificada, por muestreo, cuantización,
almacenamiento y combinación de amplitud de muestras, en
sus ordenes respectiva, con el impulso de prueba único ori-
ginal para formar una onda predistorsionada. Además, debe
quedar bien entendido que proporcionando almacenamiento
10 suficiente en el receptor del sistema, puede ser trans-
mitida de una sola vez al aparato generador de formas de
ondas información relativa a la desviación con respecto
a cero de todos los tiempos de muestreo de dígitos bina-
rios.

15 El sistema del presente invento ha operado con
éxito a 8.000 dígitos binarios por segundo utilizando un
modulador desmodulador en banda lateral residual de cuatro
niveles que transmite a través de un circuito cerrado de
un canal de corriente portadora en L. Se utiliza una for-
20 ma de onda predistorsionada correspondiente a doce mues-
tras.

Aún cuando el invento ha sido particularmente ilus-
trado y descrito con referencia a realizaciones preferidas
del mismo, debe quedar bien entendido por los expertos en
25 la técnica que pueden efectuarse en él diversos cambios
en forma y en detalles sin separarse del espíritu y del
alcance del invento.

Esta solicitud que corresponde a la presentada en
los Estados Unidos de América, con fecha 31 de Enero de
30 1.963, y bajo el número 255.385, se acoge a los beneficios

294580



del artículo 51 del vigente Estatuto sobre Propiedad Industrial.

5

- N O T A -

10

Los puntos de invención propia y nueva que se presentan para que sean objeto de esta solicitud de Patente de Invención en España, por VEINTE años, son los siguientes.

15

1ª. - Un sistema de transmisión de datos por impulsos lineales que incluye la combinación que comprende: (a) medios para transmitir un primer impulso a través de dicho sistema, (b) medios que incluyen un circuito comparador para determinar la respuesta del sistema a dicho primer impulso a intervalos que corresponden a los tiempos de muestreo de los elementos de los datos, y (c) medios conectados a dichos medios determinadores de la respuesta para aplicar una señal correctora unitaria a dicho primer impulso para formar un segundo impulso en dichos medios transmisores de impulsos.

20

25

2ª. - Un sistema de transmisión de datos por impulsos lineales que incluye la combinación de acuerdo con el punto 1 en que la forma de la onda de dicho primer impulso debido a dicha respuesta del sistema incluye un máximo principal y una pluralidad de máximos adicionales, incluyendo dichos medios determinadores de la respuesta del sistema unos medios para proporcionar impulsos de muestreo de los elementos determinados por la posición de dicho má-

30

294580

29



ximo principal conectado a dicho circuito comparador y medios para aplicar a dicho circuito comparador las señales recibidas correspondientes a dichos impulsos.

5 3º. - Un sistema de transmisión de datos por impulsos lineales que incluye la combinación de acuerdo con el punto 2 en que dichos medios determinadores de la respuesta del sistema incluyen medios para determinar la respuesta del sistema para tiempos de muestreo distintos de los correspondientes al máximo principal.

10 4º. - Un sistema de transmisión de datos por impulsos lineales que incluye la combinación de acuerdo con el punto 3 en que dicho circuito comparador incluye medios para proporcionar una tensión de referencia cero.

15 5º. - Un sistema de transmisión de datos por impulsos lineales que incluye la combinación de acuerdo con el punto 3 en que dicho circuito comparador incluye medios para proporcionar simultáneamente una tensión de referencia negativa y una tensión de referencia positiva que tienen iguales magnitudes absolutas.

20 6º. - Un sistema de transmisión de datos por impulsos lineales que incluye la combinación de acuerdo con el punto 5, que comprende además medios para reducir la magnitud absoluta de dichas tensiones negativa y positiva en respuesta a una señal de salida de dicho circuito comparador.

25 7º. - Un sistema de transmisión de datos por impulsos lineales que incluye la combinación de acuerdo con el punto 6 en que dichos medios reductores de la tensión incluyen un programador y un convertidor de sistema digital a sistema analógico conectados a dicho programador.

294580



8º. - Un sistema de transmisión de datos por impulsos lineales que incluye la combinación de acuerdo con el punto 1 en que dichos medios determinadores de la respuesta del sistema incluyen un generador de frecuencia de los elementos o dígito binarios y un contador que responde a los impulsos de salida de dicho generador.

5

9º. - Un sistema de transmisión de datos por impulsos lineales que incluye la combinación de acuerdo con el punto 8 en que dichos medios de aplicación de la señal de corrección unitaria incluyen medios para leer el contenido de dicho contador.

10

10º. - Un sistema de transmisión de datos por impulsos lineales que incluye la combinación de acuerdo con el punto 9 en que dichos medios de lectura incluyen barreras de salida conectadas a dicho contador y un anillo que tiene salidas conectadas a dichas barreras de salida.

15

11º. - Un sistema de transmisión de datos por impulsos lineales que incluye la combinación de acuerdo con el punto 9, que comprende además medios conectados a dicho contador para inhibir dicho circuito comparador durante el periodo del máximo principal de las señales recibidas correspondientes a dichos impulsos.

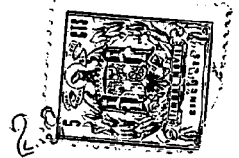
20

12º. - Un sistema de transmisión de datos por impulsos lineales.

25

Tal y como se ha descrito en la memoria que antecede, representado en los dibujos que se acompañan y con los fines que se han especificado.

294580



Esta Memoria consta de quince hojas escritas a máquina por una sola de sus caras.

Madrid,

P.A. 29 ENE 1964

Alberto de Elzaburu
Por Fidei

294580



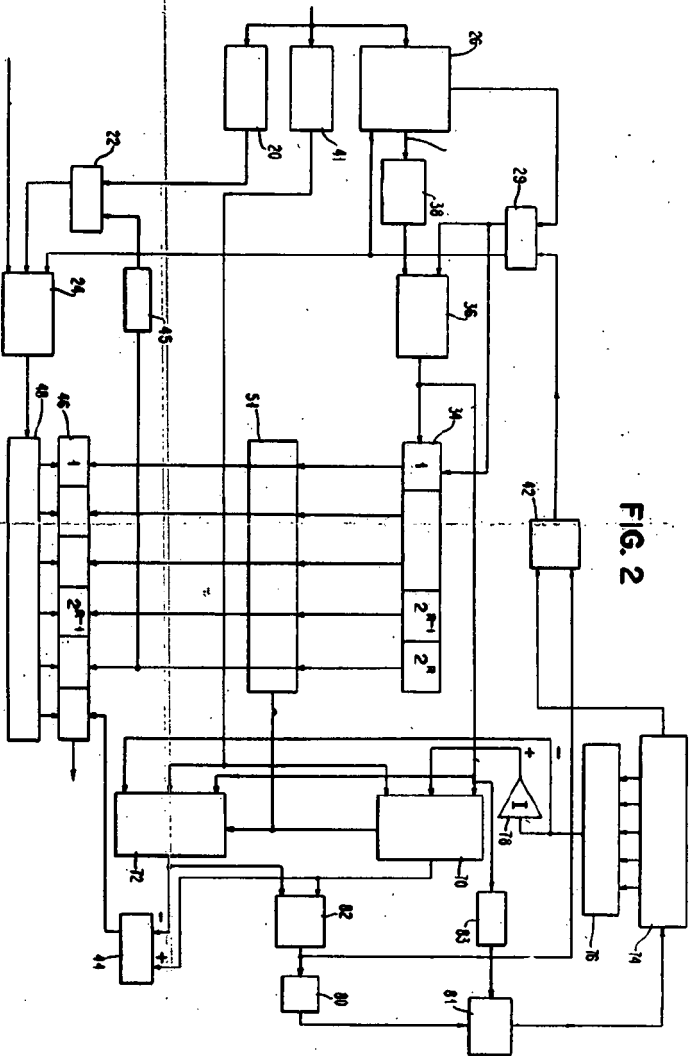
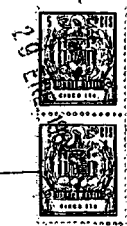


FIG. 2

294580

Alberto del Escalante
S. J. J. J.



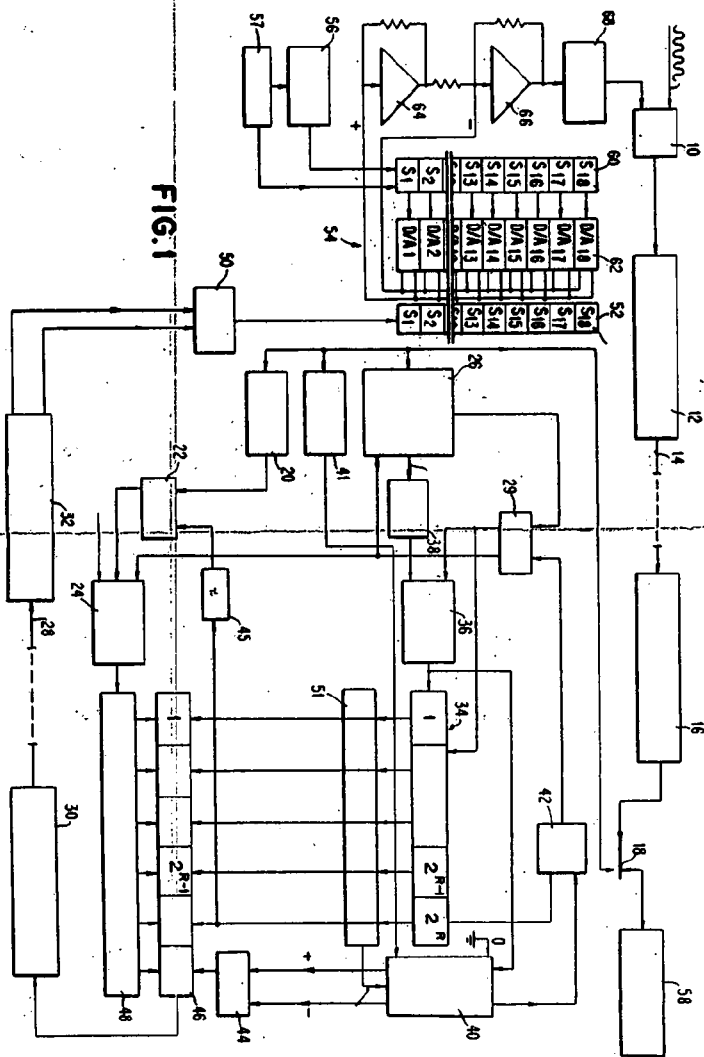


FIG. 1

294580

Alberto de Arcaño
Inventor



4,383,383