

P - 23.610

PH 17.429, Spain  
vdo/MS



10 DIC 1962

2 83 228

MEMORIA DESCRIPTIVA

para solicitar

P A T E N T E   D E   I N V E N C I O N

en

E S P A Ñ A

por VEINTE años

a nombre de: N.V. PHILIPS' GLOBELAMPENFABRIEKEN, entidad holandesa, establecida en Emma singel 29, Eindhoven, Holanda, por:

"DISPOSICION DE CIRCUITO PARA DETERMINAR EL ESTADO LIBRE O EL ESTADO OCUPADO DE LAS CONEXIONES DE UNA RED CONMUTADORA SIN ALAMBRES DE PRUEBA".

5      La invención se refiere a una disposición de circuito para determinar el estado libre o el estado ocupado de conexiones de una red conmutadora sin alambres de prueba, red conmutadora en que cada conexión tiene, en el estado libre, una tensión que difiere de la del estado ocupado. La necesidad de tal disposición se siente, entre otros, en una central telefónica controlada por un miembro de control central particularmente en una central telefónica electró-



10 Dic 1967

5 nica con una red de canales de conversación de "alambre  
único". La construcción de tal central telefónica involu-  
cra la dificultad que un canal libre entre una determina-  
da entrada y una determinada salida de la red de canales  
de conversación debe ser encontrado, dado que el estado  
libre o el estado ocupado de las conexiones no puede ser  
probado utilizando alambres de prueba intencionalmente pro-  
vistos para este fin, dado que estos alambres de prueba no  
son provistos teniendo en cuenta los costos elevados de los  
cruces. Una red conmutadora de "alambre único" con las pro-  
10 piedades antes mencionadas es conocida, entre otros por la  
patente alemana Nº 1.034.221 y una disposición para encon-  
trar un canal libre entre una entrada determinada y una sa-  
lida determinada de tal red conmutadora es descrita en la  
patente alemana Nº 1.093.422. La disposición descrita en  
15 la última patente citada tiene la desventaja que el miem-  
bro en que son registrados los estados de las conexiones  
recibe sus datos indirectamente, esto es, desde el miembro  
de control. Por lo tanto la noticia de si una conexión está  
libre u ocupada, no es derivada de la conexión misma, de  
20 modo que aumenta la posibilidad de errores. Será obvio que  
esto es una desventaja, dado que una conexión incorrecta-  
mente registrada como estando ocupada permanecería perma-  
nentemente registrada como ocupada, si no se tomaran pre-  
cauciones especiales, de modo que dicha conexión ya no se-  
ría utilizable para la formación de un canal. Inversamen-  
25 te, una conexión incorrectamente registrada como libre,  
conexión que es así conectada en una comunicación, podría  
ser usada para la formación de una comunicación diferente,  
de modo que se establecerían dos comunicaciones a través  
30 de dicha conexión, lo que siempre tendría consecuencias



indeseables. Tales registros erróneos podrían ocurrir debido a perturbaciones del aparato. Estas desventajas pueden ser obviadas parcialmente usando una disposición de control que controla cada transmisión de información en la central con respecto a errores y que produce una señal de error tan pronto como se establece un error. Dicha señal puede ser usada para producir una señal de alarma, que, si fuera deseable, puede contener la información sobre los alambres a través de los cuales se ha efectuado una transmisión de información errónea, o para repetir la transmisión de información correspondiente o para realizar en común estas dos medidas. Una disposición de control adecuada para este fin está descrita, entre otros, en la patente alemana 1.093.411. Si la central está dispuesta de modo que se indica en lugares determinados, que miembros de la central están ocupados en el instante correspondiente, y a través de que canales están conectados estos miembros entre sí, es posible borrar completamente el almacenamiento de conexiones de tiempo en tiempo y registrar nuevamente que conexiones de la red conmutadora están ocupadas. Además es posible usar una indicación que ninguno de los miembros de la central está conectado a la red de canales de conversación a fin de borrar todos los rudimentos de cualesquier registros erróneos. Sin embargo esto hace necesario una complicación importante del control de la central, que la invención tiende a evitar. La invención tiene por objeto lograr esto conectando cada conexión al terminal de control de una compuerta, que está abierta en un estado de la conexión y está cerrada en el otro estado de la conexión, estando incluida cada compuerta en el circuito de un elemento de circuito, que está en

5  
10  
15  
20  
25  
30



10

5 el estado abierto de la compuerta, en un estado detectable diferente del correspondiente al estado cerrado de la compuerta. La compuerta puede ser un transistor, cuya base está conectada a la conexión correspondiente. El conjunto preferentemente está dispuesto de modo que el transistor no es conductor cuando la conexión correspondiente está ocupada y es conductor cuando dicha conexión está libre, dado que esto produce el amortiguamiento mínimo de una conversación mantenida a través de dicha conexión. El elemento  
10 de circuito que tiene un estado detectable puede ser un núcleo preferentemente anular de un material con un lazo de histéresis rectangular, que está provisto con un número de devanados.

15 La invención será descrita más detalladamente con referencia al dibujo.

La figura 1 muestra el esquema de principio de una matriz conmutadora con las propiedades requeridas.

20 La figura 2 ilustra las tensiones en los electrodos de los transistores pnpn usados como cruces en la matriz conmutadora de la figura 1 en la posición de descanso (fig. 2a), durante la etapa de marcación (fig. 2b) y en el estado conductor (fig. 2c).

La figura 3 muestra los símbolos usados para una matriz conmutadora en un diagrama.

25 La figura 4 ilustra el principio de la interconexión de matrices conmutadores en la red conmutadora.

La figura 5 muestra el esquema de un canal en una red conmutadora y la manera en que son detectados los estados libres y ocupados de las conexiones de acuerdo con la invención.  
30



La figura 6 muestra el principio de la disposición para encontrar los canales libres entre una entrada determinada y una salida determinada de la red conmutadora.

5 La figura 7 muestra el principio de control de los alambres de lectura de la red conmutadora de la fig. 6.

La figura 8 muestra la disposición de una unidad de conjunto muy práctica y los símbolos usados para ella en esquemas de circuito.

10 La figura 9 muestra una disposición de circuito que suministra, luego de su ajuste, dos impulsos de salida sucesivos.

La figura 10 muestra una posible realización de una disposición de coincidencia.

15 La fig. 11 muestra una posible realización de una disposición de exploración.

20 La figura 12 muestra una matriz conmutadora adecuada para ser usada en una red conmutadora con las propiedades requeridas. En esta figura  $a_1, a_2, a_3, a_4$  designan un juego de alambres de entrada  $b_1, b_2, b_3, b_4$  un juego de alambres de salida, y  $c_1, c_2, c_3, c_4$  un juego de alambres de marcación. El alambre de entrada  $a_1$  está conectado a través de una compuerta  $P_{1j}$  al alambre de salida  $b_j$  ( $1, j = 1, 2, 3, 4,$ ). El alambre de marcación  $c_k$  ( $k = 1, 2, 3, 4,$ ) está conectado a los terminales de control de las compuertas  $P_{1k},$   
25  $P_{2k}, P_{3k}$  y  $P_{4k}$ . Cada compuerta está formada principalmente por un transistor con un factor de amplificación de corriente superior a 1, por ejemplo un transistor pnpn, cuyo emisor constituye la entrada y está conectado al alambre a cuyo colector constituye la salida y está conectado al alambre b correspondiente y cuya base está conectada a través  
30



100

de un resistor, al alambre c correspondiente. El extremo de este resistor alejado de la base constituye el terminal de control de la compuerta. En la condición de descanso de la matriz conmutadora, todos los alambres de entrada  $a_i$  tienen una tensión de  $-4,5$  V, todos los alambres de salida  $b_j$  tienen una tensión de  $-4,0$  V y todos los alambres de mar cación tienen una tensión de  $+30$  V. Cada transistor está en el estado ilustrado en la fig. 2a y está bloqueado.

Si el alambre de entrada  $a_i$  debe ser conectado al alambre de salida  $b_j$ , la tensión del alambre de entrada  $a_i$  es aumentada a  $+24$  V y la tensión del alambre de marca ción  $c_k$  es reducida a  $+16$  V. El transistor asume así el estado ilustrado en la fig. 2b y se vuelve conductor.

Una particularidad de esta disposición consiste en que el transistor, aún después que ha disminuido la tensión de marca ción  $+16$  V, permanece conductor, esto es, aún después que todos los alambres de marca ción han reasumido la tensión de  $+30$  V. Esto último se debe a la tensión de diferencia producida por la corriente de base a través del transistor en el circuito de base del transistor. El transistor aún permanece conductor, cuando la tensión del alambre de salida  $b_j$  es aumentada a aproximadamente  $20$  V, lo que puede ser ciertamente el caso, como se describirá más detalladamente más adelante. Entonces el transistor asume el estado ilustrado en la fig. 2c.

La figura 3 muestra los símbolos usados en los diagramas de circuito para una matriz de conmutadores.

La figura 4 ilustra el principio de la forma en que las matrices de conmutadores pueden ser conectadas en una red conmutadora grande. Esta red conmutadora tiene cuatro etapas de conmutación, esto es, la etapa A, la etapa B, la

100



etapa C y la etapa D. Las matrices conmutadoras que forman  
juntas las etapas A son llamadas los conmutadores A. Para  
los conmutadores de las etapas B, C y D se usa una designa-  
ción similar. Los conmutadores A y B están dispuestos en  
5 dos grupos AB. El primer grupo AB comprende tres conmuta-  
dores A y cuatro conmutadores B. Los conmutadores C y D  
están dispuestos en tres grupos CD. El primer grupo CD com-  
prende cuatro conmutadores C y cuatro conmutadores D, el  
segundo grupo CD comprende cuatro conmutadores C y tres  
10 conmutadores D. Cada grupo AB está indicado por un coorde-  
nada z. Para el primer grupo  $ABz = 1$ , para el segundo gru-  
po AB,  $z = 2$ . Cada grupo  $C_z$  está indicado por una coordenada  
u. Para el primer grupo  $CDu = 1$ , para el segundo grupo CD  
 $u = 2$ , para el tercer grupo CD  $u = 3$ . Cada conmutador A  
15 puede ser indicado por dos coordenadas y y z. El conmuta-  
dor  $A_{yz}$  es el conmutador A del orden y del grupo AB del  
orden z, cada conmutador P está indicado por dos coordena-  
das u y v, de modo que  $D_{uv}$  es el conmutador D del orden v  
del grupo del orden u. Los conmutadores B y C están indica-  
20 dos por dos coordenadas z, k y u, respectivamente k, de mo-  
do que  $B_{zk}$  es el conmutador B del orden k del grupo AB del  
orden z y  $C_{uk}$  es el conmutador C del orden k del grupo CD  
del orden u. La razón por la que se usa la coordenada co-  
mún k para los conmutadores B y C y la significación de  
25 esta coordenada será explicada más adelante. Cada entrada  
de la red conmutadora está indicada por un juego triple  
coordenada (x, y, z) mientras que la entrada (x, y, z) es  
la entrada del orden x del conmutador A del orden y del  
grupo AB del orden z. Cada salida de la red conmutadora  
30 está indicada por un juego de coordenadas (u, v, w), mien-

100



tras que la salida ( $u, v, w$ ) es la salida del orden  $w$  del conmutador  $D$  del orden  $v$  del grupo  $CD$  del orden  $u$ . Los alambres conectores entre cada conmutador  $A$  y cada conmutador  $B$  son llamados conexiones  $AB$ , los alambres conectores entre cada conmutador  $B$  y cada conmutador  $C$  son llamados conexiones  $BC$  y los alambres conectores entre cada conmutador  $C$  y cada conmutador  $D$  son llamados conexiones  $CD$ . El así llamado trazado de conexiones de la red conmutadora mostrado en la figura 4 es el siguiente. La salida del orden  $k$  del conmutador  $A$  del orden  $y$  del grupo  $AB$  del orden  $z$  está conectada a la entrada del orden  $y$  del conmutador  $B$  del orden  $k$  del grupo  $AB$  del orden  $z$ . Una conexión  $AB$  puede ser indicada por lo tanto por un cuádruple de coordenadas  $(u, z, k, 1)$ , de las cuales la primera indica el conmutador  $A$  dentro del grupo  $AB$  relevante, desde el cual comienza la conexión  $AB$ , la segunda  $z$  indica el grupo  $AB$  dentro del cual se extiende la conexión  $AB$ , la tercera  $k$  indica el conmutador  $B$  dentro del grupo  $AB$  relevante, al que se extiende la conexión  $AB$  y la cuarta es la coordenada  $1$ , que indica que la conexión es una conexión  $AB$ . La salida del orden  $u$  del conmutador  $B$  del orden  $k$  del grupo  $AB$  del orden  $z$  está conectada a la entrada del orden  $z$  del conmutador  $C$  del orden  $k$  del grupo  $CD$  del orden  $u$ . Una conexión  $BC$ , por lo tanto, puede ser indicada por un cuádruple de coordenadas  $(z, u, k, 2)$ , de las cuales la primera  $z$  indica desde qué grupo  $AB$  comienza la conexión  $BC$ , la segunda  $u$  indica a qué grupo  $CD$  se extiende la conexión  $BC$ , la tercera  $k$  indica entre qué conmutadores  $B$  y  $C$  de los grupos  $AB$  y  $CD$  relevantes se extiende la conexión  $BC$  y la cuarta es la coordenada  $2$ , que indica que la cone-



xión es una conexión BC. La salida del orden v del conmutador C del orden k del grupo CD del orden u está conectada a la entrada del orden k del conmutador D del orden v del grupo CD del orden u. Por lo tanto una conexión CD puede ser indicada por un cuádruplo de coordenadas (u, v, k, 3), de las cuales la primera u indica el grupo CD dentro del cual se extiende la conexión CD, la segunda v indica la conexión D dentro del grupo CD, a la cual se extiende la conexión CD, la tercera k indica el conmutador C dentro de dicho grupo CD, desde el cual comienza la conexión CD y la cuarta es la coordenada 3, que indica que la conexión es una conexión CD. Este trazado de conmutación requiere que el grupo AB tenga el mismo número de conmutadores B y los grupos CD tengan el mismo número de conmutadores C, número que (en la red conmutadora mostrada en la fig. 4) es igual al número de valores potenciales de la coordenada k. Cada conmutador B tiene además un número de salidas igual al número de grupos CD y cada conmutador C tiene un número de entradas igual al número de grupos AB. Relaciones similares prevalecen entre los números de salida de los conmutadores A y las entradas de los conmutadores B y los números de salida de los conmutadores C y la entrada de los conmutadores D. En la red conmutadora mostrada se provee un cierto grado de irregularidad a fin de mostrar la generalidad del trazado de conexiones. Esto puede ser aún más generalizado reemplazando cada conexión por q conexiones paralelas. Otra generalización que, si fuera deseable, puede ser utilizada en unión con la generalización antes mencionada, consiste en que pares de matrices de conmutadores de la misma etapa conmutadora son unidos para formar una matriz conmutadora

2022



mayor. La última generalización mencionada resulta en cierto grado de mezcla y proporciona las ventajas involucradas, esto es, una reducción de las posibilidades de saturación y un aumento de la eficiencia de conexiones determinadas.

5           Refiriéndonos al trazado de conexiones mostrado en la figura 4, un número de canales pueden ser formados entre cada entrada arbitraria  $(x, y, z)$  y cada salida arbitraria  $(u, v, w)$  de la red conmutadora, extendiéndose cada canal a través de un conmutador B diferente y por lo tanto también a través de un conmutador C diferente. Estos canales por lo tanto, pueden ser distinguidos uno de los otros por la coordenada  $k$ , razón por la cual la coordenada  $k$  es llamada número de canal. Un juego de conexiones que forman un canal entre la entrada  $(x, y, z)$  y la salida  $(u, v, w)$  tiene el enésimo de coordenadas  $(y, z; k; 1)$   $(z, u; k; 2)$ ,  $(y, v; k; 3)$ , de las cuales las coordenadas  $y$ ,  $z$ ,  $u$  y  $v$  están determinadas por la entrada y la salida correspondiente y la coordenada  $k$  puede tener uno de los valores 1, 2, 3 ó 4, pero tiene el mismo valor para las cuatro conexiones que juntas forman un canal. Entre cada entrada y cada salida consecuentemente existen cuatro canales posibles, entre los cuales debe hacerse una elección.

15           Si cada conexión de la red conmutadora mostrada en la figura 4 es reemplazada, por ejemplo, por tres conexiones paralelas, debe introducirse una quinta coordenada  $l$ , que puede asumir cualquiera de los valores 1, 2 ó 3. Las conexiones AB entonces pueden ser indicadas por la enésima de coordenadas  $(y, z; k, l; 1)$  mientras que para las conexiones BC y CD puede ser introducido un juego similar de direcciones. Tres conexiones que forman jun-



tas un canal entonces deben tener las direcciones  $(y, z; k, 1; 1)$ ,  $(z, u; k, 1; 2)$  y  $(u, v; k, 1; 3)$  en que  $k$  debe tener el mismo valor para las tres conexiones. Para la coordenada  $l$  esto no es necesario, pero resulta deseable, dado que la desigualdad de las coordenadas  $l$  de las tres conexiones que forman juntas un canal no implica un aumento en el número de canales. Si  $k$  puede asumir uno de los valores,  $1, 2, \dots, p$  y  $l$  uno de los valores  $1, 2, \dots, c$ , pueden formarse  $pc$  canales entre una entrada y una salida.

Para una red conmutadora con un grado mayor o menor de mezcla en la etapa B o en la etapa C quedan involucradas otras complicaciones que serán encontradas sin dificultad.

La figura 5 muestra en detalle los miembros que juntos forman un canal. La entrada del canal está conectada a través de un conmutador S al terminal de salida de una fuente de corriente  $B_1$ , terminal de salida que además está conectado a través de un diodo a una fuente de tensión de + 24 V. La entrada del canal está conectada, además, a través de un capacitor C a un devanado de un transformador  $Tr_1$ . Mediante este transformador una señal puede ser introducida en el canal o una señal puede ser derivada del canal. Finalmente la entrada del canal está conectada a través de un resistor 15 a una fuente de tensión de -48V y a través de un diodo a una fuente de tensión de -6V. Así la entrada del canal, cuando el conmutador S está abierto, tiene una tensión de -6V, y, cuando el conmutador S está cerrado, una tensión de + 24 V.

La salida del canal está conectada a través de un devanado de un segundo transformador  $Tr_2$  a masa, y a través de dos diodos a fuentes de tensión con tensiones de -4V y +4V. La tensión en la salida, por lo tanto, está comprendi-

283220



da siempre entre  $-4V$  y  $+4V$ . Mediante el transformador  $Tr_2$  una señal puede ser nuevamente introducida en el canal o una señal puede ser derivada del canal.

5 El canal se extiende a través de los transistores 1, 2, 3, y 4 y las conexiones 5, 6 y 7. La base del transistor 1 está conectada a través de un resistor 8 a un terminal de marcación 16. De una manera similar las bases de los transistores 2, 3 y 4 están conectadas a través de un resistor 9, 10 y 11, respectivamente, a un terminal de marcación 17, 18 y 19, respectivamente. La conexión AB 5 está conectada a través de un resistor 12 a una fuente de tensión de  $-48V$ , la conexión BC 6 está conectada a través de un resistor 13 a una fuente de tensión de  $-48V$  y la conexión CD 7 está conectada a través de un resistor 14 a una fuente de tensión de  $-48V$ . La conexión AB 5, además, está conectada a la base de un transistor pnp  $P_1$ , cuyo emisor está conectado a una fuente de tensión de  $-5,5 V$ .

15 La conexión BC 6 está conectada a la base de un transistor pnp  $P_2$ , cuyo emisor está conectado a una fuente de tensión de  $-5,0 V$ . La conexión CD 7 está conectada a la base de un transistor pnp  $P_3$ , cuyo emisor está conectado a una fuente de tensión de  $-4,5V$ . Si se deja de considerar provisionalmente los circuitos conectados a los colectores de estos transistores, estos transistores pueden ser considerados como diodos.

20 La formación o marcación del canal es realizado de la manera siguiente. Inicialmente el conmutador S está abierto y los terminales de marcación 16, 17, 18 y 19 tienen una tensión de  $+30 V$ . El emisor del transistor 1 tiene una tensión de  $-6V$ , el del transistor 2 una tensión de  $-5,5V$ , el del transistor 3 una tensión de  $-5,0 V$  y el del

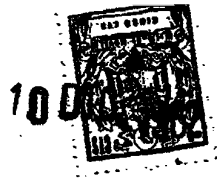
28322



transistor 4 una tensión de  $-4,5V$ . Entre el emisor y la base de cada uno de los cuatro transistores 1, 2, 3 y 4 prevalece consecuentemente una tensión que bloquea a los transistores correspondientes. A fin de formar el canal, el conmutador S es cerrado y la tensión de los terminales de marcación 16, 17, 18 y 19 es reducida a  $+16V$ . Así la tensión del emisor del transistor 1 aumenta a  $+24V$  y la tensión en la base de este transistor cae a  $+16V$ . El transistor 1 se vuelve así conductor. Esto resulta en que la tensión de  $+24V$  pasa al emisor del transistor 2, que así se vuelve conductor. Esto nuevamente resulta en que la tensión de  $+24V$  pasa al emisor del transistor 3, que a su vez se vuelve conductor. Entonces la tensión de  $+24V$  pasa al emisor del transistor 4, que también se vuelve conductor. Dado que el colector de este último transistor está conectado a masa a través de la resistencia baja del devanado del transformador  $Tr_2$ , la tensión de todo el canal entre la entrada y la salida del mismo caerá a aproximadamente cero Volt. Por las razones ya expuestas con referencia a las figuras 1 y 2, los transistores 1, 2, 3 y 4 permanecen conductores, aún si posteriormente la tensión de los terminales de marcación 16, 17, 18 y 19 es nuevamente aumentada a  $+30V$ . El canal es interrumpido abriendo el conmutador S, dado que así todos los transistores son llevados de vuelta al estado no conductor. Para la conexión AB 5, la conexión BC 6 y la conexión CD 7 que tienen una tensión de  $-5,5V$ ,  $-5,0V$  y  $-4,5V$ , respectivamente, se logra que el colector de cada uno de los transistores 1, 2, 3 y 4 tenga una tensión ligeramente más elevada que el emisor, de modo que la apertura del conmutador S resulta con



seguridad en que estos transistores se vuelvan no conductores. Sin esta medida, estos transistores permanecerían conductores, debido a corrientes de pérdida a través de los transistores multiplicadas además en la matriz de conmutadores, a pesar de la apertura del conmutador S, o en otras palabras, un canal una vez formado ya no podría ser interrumpido. Por lo tanto, resulta que en el estado libre una conexión tiene una tensión de  $-5,5$  V,  $-5,0$  V o  $-4,5$  V y en el estado ocupado tiene una tensión ligeramente mayor que cero volt, de modo que se cumple la condición sobre las conexiones que se ha establecido precedentemente. Durante la formación o marcación de un canal, las conexiones sobre las que se extiende dicho canal, tienen una tensión por un instante de aproximadamente  $+24$  V, pero esto no es particularmente utilizado en este caso. Será obvio que una reducción de la tensión de  $30$  V a  $16$  V en un terminal de marcación, que está conectado a la base de un transistor vuelto conductor anteriormente, no tiene alguna influencia o tiene solamente una pequeña influencia sobre el canal que se extiende a través de dicho transistor. Esta reducción de la tensión en un punto de marcación no tiene ningún efecto sobre un transistor, cuyo emisor no tiene una tensión de aproximadamente  $24$  V, esto es una tensión de  $-6,0$  V,  $-5,5$  V,  $-5,0$  V, o  $-4,5$  V. Solamente un transistor, que está conectado a través de una parte de canal ya formado al conmutador cerrado S, puede pasar del estado no conductor al estado conductor, en otras palabras, no puede ocurrir una doble marcación. Cada transistor de la red conmutadora puede ser marcado por la coincidencia de una marcación desde una entrada de la red conmutadora cerrando el conmutador S correspondiente a través



de una parte de canal ya formado para dicho transistor y una marcación desde el alambre de marcación conectado a la base de dicho transistor. Esto proporciona una gran simplificación de la instalación de marcación de la red conmutadora.

5           A fin de determinar el estado libre o el estado ocupado de la conexión AB 5 se utiliza una disposición que comprende un núcleo  $R_1$  preferentemente anular de un material con un lazo de histéresis magnético rectangular, núcleo que está provisto con un devanado de entrada 23, conectado al  
10           colector del transistor  $P_1$ , un devanado de lectura 26 y un devanado de salida conectado a un amplificador de impulsos 32.

          Esta disposición funciona de la manera siguiente: en la posición de descanso, en que la conexión AB 5 está libre,  
15           esta conexión tiene una tensión de -5,5 V y el transistor  $P_1$  es conductor. Así una corriente de una intensidad  $i$  circula a través del devanado de entrada 23, corriente que se cambia sobre el anillo  $R_1$  en un estado magnético, que es llamado al estado 0. A fin de determinar el estado de la conexión  
20           AB 5, es hecho pasar a través del devanado de lectura 26, un impulso de corriente de intensidad tal que el anillo pasa del estado 0 al estado 1, pero después de la terminación de dicho impulso es impulsado de vuelta al estado 0 debido a la corriente a través del devanado de entrada 23. Así  
25           son inducidos un impulso positivo y un impulso negativo hacia el devanado de salida 29. Uno de estos dos impulsos es amplificado por el amplificador de impulsos 32 y contiene la información que la conexión AB 5 está libre. Se supondrá que la conexión AB está ocupada. La tensión de esta conexión  
30           se eleva así ligeramente por encima de 0 volt y el

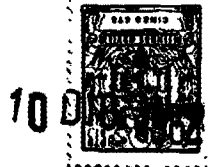


transistor  $P_1$ , se vuelve no conductor. Sin embargo, esto no cambia de ninguna manera el estado del anillo  $R_1$ . Cuando es hecho pasar un impulso a través del devanado de lectura 26, el anillo  $R_1$  pasa al estado 1, pero después de la terminación del impulso de lectura, permanece en dicho estado. Con cualesquier otros impulsos de lectura no tiene lugar un cambio del anillo  $R_1$ , de modo que ya no son inducidos impulsos hacia el devanado de salida 29. En el caso de una única operación de lectura del anillo  $R_1$ , cuando una conexión AB ha sido ocupada justamente, podría obtenerse erróneamente la información que dicha conexión está libre. Con lecturas subsiguientes del anillo  $R_1$  éste ya no es el caso, dado que dicho anillo ha pasado al estado 1 en la primera lectura, después de lo cual permanece en dicho estado hasta que la conexión AB está libre nuevamente. A fin de evitar esta desventaja el estado de la conexión AB puede ser encontrado leyendo dos veces en sucesión el anillo  $R_1$  y considerando solamente la presencia o ausencia de impulsos en el instante de la segunda lectura como una información sobre el estado libre o el estado ocupado de la conexión AB. Un método diferente consiste en que el amplificador 32 es dispuesto de modo que deja pasar solamente aquellos impulsos amplificados, subsiguientes a la amplificación, que son inducidos en el devanado de salida 29, cuando el anillo  $R_1$  es hecho pasar del estado 1 al estado 0. Las partes restantes de la disposición pueden ser ligeramente simplificadas proveyendo un amplificador de impulsos controlable 32 y disponiendo el conjunto de modo que este amplificador de impulsos deje pasar un impulso solamente cuando el devanado de lectura 29 puede contener un impulso suministrador de información.



La fig. 6 muestra el principio de la estructura del miembro para encontrar un canal libre entre una entrada determinada y una salida determinada de la red conmutadora. Los anillos  $R_1$ ,  $R_2$  y  $R_3$  que se refieren a las conexiones AB, conexiones BC y conexiones CD respectivamente, están dispuestos en tres matrices I, II y III. En cada una de estas tres matrices los anillos que corresponden a las conexiones del mismo número de canal forman juntas una columna de la matriz. Por lo tanto cada matriz tiene un número de columnas igual al número de valores potenciales del número de canal. En la figura 6 se supone que este número es 6. Cada hilera de la matriz I, referente a las conexiones AB comprende anillos que corresponden a las conexiones AB con direcciones  $(y,z;k;1)$ , en que  $y$  y  $z$  tienen los mismos valores, pero  $k$  tiene todos los valores potenciales y por lo tanto corresponde a las conexiones  $(3,1; 1;1)$   $(3,1;2;1)$ ,  $(3,1;3;1)$ ,  $(3,1;4;1)$ ,  $(3,1;5;1)$  y  $(3,1;6;1)$ . Los anillos de las matrices II y III están dispuestos de una manera similar. Los miembros Y, Z, U y V reciben información desde el miembro de control respecto a las coordenadas  $y$ ,  $z$ ,  $u$  y  $v$  de la entrada y la salida entre las cuales debe establecerse un canal. Ellos aseguran que en la matriz I sea leída aquella hilera para la cual  $y$  y  $z$  tienen los valores prescritos, que en la matriz II sea leída aquella hilera para la cual  $z$  y  $u$  tienen los valores prescritos y que en la matriz III sea leída aquella hilera para la cual  $u$  y  $v$  tienen los valores prescritos. Se supondrá, a título de ejemplo, que las conexiones  $(y,z;1;1)$ ,  $(y,z;3;1)$ ,  $(y,z;4;1)$ ,  $(y,z;6;1)$   $(z,u;2;2)$ ,  $(z,u;3;2)$   $(z,u;5;2)$ ,  $(z,u;6;2)$   $(u,v;2;3)$   $(u,v;3;3)$  y  $(u,v;6;3)$  están libres. Cuando se leen las hile-

28003



ras  $(y,z)$ ,  $(u,u)$  y  $(u,v)$  de las matrices I, II y III, los amplificadores de impulsos  $E_1, E_3, E_4, E_6, F_2, F_3, F_5, F_6, G_2, G_3$  y  $G_6$  reciben entonces un impulso, impulsos que son hechos pasar, luego de amplificación, a los circuitos de coincidencia  $C_1, C_2, \dots, C_6$ . Resulta que solamente los circuitos de coincidencia  $C_3$  y  $C_6$  reciben un impulso en sus tres terminales de entrada, de modo que ellos establecen una triple coincidencia, lo que significa que entre la entrada  $(x,y,z)$  y la salida  $(u,v,w)$  solamente los canales 3 y 6 están libres, mientras que cada uno de los restantes canales entre dicha entrada y salida comprende una o más conexiones ocupadas. Por ejemplo, con el número de canal 1 las conexiones BC y CB están ocupadas. Los seis circuitos de coincidencia son explorados sucesivamente por un circuito explorador SC. El primer circuito de coincidencia, en que ha tenido lugar una triple coincidencia, y que es encontrado por el circuito explorador Sc, determina el número del canal que será formado. Puede resultar eficaz no proveer un estado de partida fijo o estado 0 para el circuito explorador, dado que esto introduce un elemento de azar en la elección de los canales que deben ser formados y por lo tanto de los transistores de la red conmutadora que deben ser utilizados, lo que proporciona una distribución más uniforme del desgaste o envejecimiento de dichos transistores. Además es así reducido el tiempo de búsqueda promedio de un canal libre, siendo reducidas las consecuencias perjudiciales de una perturbación en un canal que tiene un número de canal bajo.

La fig. 7 muestra una realización posible de los miembros Y y z. Los miembros U y V pueden ser construí-

28330



das de una manera similar. En la fig. 7 se supone que la  
coordenada y y z pueden asumir los valores 1, 2, 3, 4 y 5.  
A cada valor de cada una de estas coordenadas corresponde  
una compuerta, que puede ser indicada por el valor de la  
5 coordenada correspondiente. La salida de cada una de las  
compuertas del miembro Y está conectada a la entrada de ca-  
da una de las compuertas del miembro Z. Los alambres que es-  
tablecen dichas conexiones son los alambres de lectura de  
la matriz X (fig. 6) e incluyen cada uno un diodo desacopla-  
10 dor. Cuando una de las compuertas del miembro Y y una de las  
compuertas del miembro Z están abiertas, pasa una corriente  
justamente a través de un alambre de lectura. Si los grupos  
AB no comprenden todos el mismo número de conmutadores A  
(como en la red conmutadora mostrada en la fig. 4), natural-  
15 mente, pueden eliminarse unos pocos alambres.

La fig. 8 muestra una unidad armada muy práctica para  
los varios miembros de una disposición de acuerdo con la in-  
vención. Esta unidad armada es llamada generador almacena-  
dor de impulsos. La unidad armada correspondiente comprende  
20 principalmente un transistor pnp 50 y un núcleo anular 51  
de un material con un lazo de histéresis rectangular. El  
generador de impulsos comprende además un terminal de ajus-  
te 52, un terminal de disparo 53 y un terminal de salida  
54. El terminal de ajuste 52 está conectado a un devanado  
de ajuste 55 del anillo 51. El terminal de disparo 53 está  
25 conectado a un devanado de disparo 56. El terminal de sali-  
da 54 está conectado a través de un resistor determinador  
de corriente 57, en serie con un devanado de realización  
58 del anillo 51, al colector del transistor 50. El emisor  
de dicho transistor está conectado a masa. La base del tran-  
30



1 transistor está conectada a través de un devanado de control  
59 del anillo 51, a una fuente de tensión positiva B+. En  
la fig. 8a todos los devanados son mostrados en la forma  
de devanados de espira única, esto es, de un alambre pasa-  
do a través del anillo. Esto tiene la ventaja de que el  
5 sentido de devanado puede ser inmediatamente leído. De he-  
cho puede resultar práctico o necesario proveer más de una  
espira para un devanado.

La disposición funciona de la manera siguiente. Nor-  
malmente el transistor 50 es mantenido en el estado no con-  
ductor por la fuente de tensión B+. Cuando es suministra-  
do un impulso de intensidad y duración adecuada al terminal  
de ajuste 52, el anillo 51 es impulsado hacia el estado mag-  
nético que es llamado estado 1. El generador de impulsos es  
entonces ajustado. Durante la operación de ajuste es indu-  
cida una tensión en el devanado de control 59, tensión que  
vuelve a la base del transistor 50 más positiva que lo que  
era debido a la fuente de tensión B+, de modo que el tran-  
sistor permanece no conductor durante el ajuste. Esto no es  
15 cambiado por el hecho de que el colector del transistor sea  
vuelto ligeramente negativo por la tensión inducida hacia  
el devanado de realimentación 58. Si en el estado ajusta-  
do del generador de impulsos, es suministrado un impulso  
al terminal del disparo 53, impulso que tiene una intensi-  
dad adecuada para impulsar al anillo 51 hacia la parte empi-  
25 nada de su curva característica, es inducida una tensión en  
el devanado de control 59, tensión que sobrepasa la tensión  
de la fuente de tensión B+ y vuelve negativa a la base del  
transistor. El transistor se vuelve así conductor, de modo  
que una corriente circulará a través del devanado de reali-  
30



zación 58, corriente que amplifica el efecto del terminal de disparo y lo toma sobre sí, como puede ser el caso. Esto resulta en que el anillo 51, aún si el impulso de disparo ha terminado antes, es completamente impulsado al estado 0 y el generador de impulsos suministra un impulso de salida con una duración y amplitud bien definida, que son substancialmente independientes de la duración y la amplitud del impulso de disparo. Solamente en el estado ajustado del generador de impulsos, él es capaz por lo tanto de suministrar un impulso de salida. El disparo de un generador de impulsos que no ha sido ajustado previamente no tiene ningún efecto.

La fig. 8b muestra los símbolos usados en los diagramas del generador almacenador de impulsos. Se verá que un generador almacenador de impulsos puede tener dos devanados ajustadores. En este caso el conjunto puede ser dispuesto de modo que el generador de impulsos sea ajustable suministrando un impulso de ajuste a uno u otro lado de los dos terminales de ajuste pudiendo ser dispuesto de modo que el generador de impulsos sea ajustable solamente suministrando simultáneamente dos impulsos de ajuste a los dos terminales de ajuste. En el primer caso se dice que los terminales de ajuste están desacoplados; ellos son indicados entonces por el símbolo de la fig. 8c. En el segundo caso se dice que los terminales de ajuste están acoplados y son indicados por el símbolo de la fig. 8d. En el último caso se hace referencia a un ajuste por coincidencia. En la práctica, el generador de impulsos puede tener dos o más devanados de disparo, que sin embargo, están siempre desacoplados.

283228



La fig. 9 muestra una disposición que es capaz de suministrar dos impulsos uno después del otro. La disposición comprende dos generadores de impulsos 60 y 61 que están conectados de la manera mostrada. El terminal de disparo del generador de impulsos 60 recibe, en el instante  $t_2$  de cada ciclo de impulsos, un impulso de reloj. El terminal de disparo del generador de impulsos 61 recibe un impulso de reloj en el instante  $t_3$  de cada ciclo de impulsos. La disposición funciona de la manera siguiente. Se supone que el generador de impulsos 60 es ajustado por un impulso de un ciclo de impulsos que ocurre una vez en el instante  $t_1$ . En el instante  $t_2$ , que sigue a dicho instante  $t_1$ , el generador de impulsos es disparado y suministra un impulso de salida. Este impulso de salida es usado para ajustar al generador de impulsos 61 y sirve al mismo tiempo como un impulso de salida de la disposición como un conjunto. En el instante  $t_3$ , que sigue al instante  $t_2$ , el generador de impulsos 61 es disparado, de modo que suministra un impulso de salida, que es al mismo tiempo un impulso de salida de la disposición como un conjunto. Luego la disposición no puede suministrar dos impulsos de salida hasta que nuevamente es suministrado un impulso al terminal 62 del mismo, de modo que es ajustado el generador de impulsos 60.

La fig. 10 muestra una realización posible de los circuitos de coincidencia  $C_i$  ( $i = 1, 2, \dots$ ). Cada uno de estos circuitos de coincidencia comprende tres generadores almacenadores de impulsos 64, 65 y 66, cada uno de los cuales tiene dos terminales de entrada y dos terminales de disparo acoplados y que están conectados de la manera mostrada. La disposición funciona de la manera siguiente. En

100



el instante  $t_3$  de cada ciclo de impulsos cada uno de los tres generadores de impulsos recibe un impulso de reloj en uno de sus dos terminales de ajuste acoplados. Sin embargo, este impulso de reloj hace pasar al generador de impulsos correspondiente al estado ajustado solamente cuando al mismo tiempo es recibido un impulso desde el amplificador de impulsos correspondiente  $E_1$ ,  $F_1$ , o  $G_1$  (fig. 6). Esta estructura asegura que los circuitos de coincidencia respondan solamente a impulsos recibidos en un instante  $t_3$  desde los amplificadores de impulsos  $E_1$ ,  $F_1$  y  $G_1$  y ellos no respondan, particularmente, a impulsos suministrados por estos amplificadores en un instante  $t_2$ , dado que estos impulsos no contienen información. El circuito explorador  $Sc$  prueba el circuito de coincidencia  $C_1$  con respecto a la coincidencia de tres impulsos suministrados por los amplificadores de impulsos  $E_1$ ,  $F_1$  y  $G_1$  disparando el generador de impulsos 64 en el instante  $t_4$ . Solamente cuando los tres generadores de impulsos 64, 65 y 66 han sido todos ajustados previamente, esto es, cuando tiene lugar una coincidencia de tres impulsos suministrados por los amplificadores de impulsos  $E_1$ ,  $F_1$  y  $G_1$ , el generador de impulsos 66 suministra un impulso de vuelta al circuito explorador  $Sc$ . A fin de evitar que cualquiera de los generadores de impulsos 64, 65 o 66, después de haber sido explorado por el circuito explorador sea dejado en el estado ajustado, el circuito explorador suministra otro impulso en el instante  $t_3$ , impulso que es usado para disparar todos los amplificadores de impulsos 64, 65 y 66. Un impulso que puede ser suministrado así por ejemplo, por el generador de impulsos 66 no contiene información.

283228



La fig. 11 muestra una realización posible del circuito explorador Sc, suponiéndose que hay seis circuitos de coincidencia del tipo mostrado en la fig. 10. Este circuito explorador comprende principalmente un contador de anillo formado por doce generadores almacenadores de impulsos, 70, 71 ... 81, sobre el principio de la "línea de Wang"; otro generador almacenador de impulsos 82 y una compuerta 83. Todos los generadores almacenadores de impulsos tienen dos terminales de ajuste acoplados. La compuerta 83 puede ser impulsada al estado abierto suministrando un impulso al terminal de control indicado por + y al estado cerrado suministrando un impulso al terminal de control indicado por -.

Este circuito explorador funciona de la manera siguiente: Se supondrá que solamente el generador de impulsos 72 está ajustado, que la compuerta 83 está cerrada y que solamente los circuitos de coincidencia  $C_1$ ,  $C_3$  y  $C_4$  han establecido coincidencia. La búsqueda de un canal libre entre una entrada determinada y una salida determinada de la red conmutadora es iniciado suministrando un impulso al terminal 84 en el instante  $t_1$  de un ciclo de impulsos. Así la compuerta 83 es abierta y los impulsos de reloj que ocurren en el instante  $t_4$  son dejadas pasar. El primero de estos impulsos dispara al generador de impulsos 72 y el impulso suministrado por este generador de impulsos es usado para probar al circuito de coincidencia  $C_2$  con respecto a la coincidencia y para ajustar al generador de impulsos 73 en coincidencia con un impulso de reloj. Dado que el circuito de coincidencia  $C_2$  no ha establecido una coincidencia, él no suministra un impulso de vuelta al circuito explorador, de modo que el generador de impulsos no es ajustado.



tado y el impulso de reloj que ocurre en el instante  $t_5$  no tiene ningún efecto. En el instante  $t_6$  el generador de impulsos 73 es disparado por un impulso de reloj y el impulso suministrado por este generador de impulsos es utilizado para ajustar al generador de impulsos 74 en coincidencia con un impulso de reloj. En el instante  $t_4$  próximo siguiente dicho generador de impulsos es disparado, lo que resulta en que el circuito de coincidencia  $C_3$  es probado con respecto a una coincidencia y el generador de impulsos 75 es ajustado en coincidencia con un impulso de reloj. Dado que el circuito de coincidencia  $C_3$ , como se supone, ha establecido una coincidencia, él suministra un impulso de vuelta al circuito explorador. Este impulso es usado para ajustar el generador de impulsos 82 en coincidencia con un impulso de reloj. En el instante  $t_2$  este generador de impulsos es disparado por un impulso de reloj y el impulso suministrado por el generador de impulsos es usado para cerrar la compuerta 83 y para disparar el generador de impulsos 75. El impulso suministrado por este generador de impulsos en el instante  $t_5$  sirve como un impulso de salida y contiene la información que el circuito de coincidencia  $C_3$  ha establecido una coincidencia, siendo usado dicho impulso al mismo tiempo para ajustar al generador de impulsos 76 en coincidencia con un impulso de reloj. Dado que la compuerta 83 está cerrada, el circuito explorador se detiene hasta que recibe una nueva orden de encontrar un canal libre. Dado que el circuito explorador no tiene un estado fijo o estado 0, se introduce un elemento de casualidad en la elección de los canales, lo que proporciona un desgaste o envejecimiento uniformemente distribuido de los cruces de la red conmutadora, sien-



do el tiempo de búsqueda promedio para un canal libre más corto y siendo reducido el efecto perjudicial de una perturbación en un canal con un número de canal bajo.

5 Esta solicitud, que corresponde a la presentada en Holanda el 12 de Diciembre de 1961, bajo el Nº 272.460, se acoge a los beneficios del artículo 51 del vigente Estatuto sobre Propiedad Industrial.

10

#### NOTA

Los puntos de invención propia y nueva que se presentan para que sean objeto de esta Patente de Invención en España, por VEINTE años, son los siguientes:

15

1º. - Disposición de circuito para determinar el estado libre o el estado ocupado de las conexiones de una red conmutadora sin alambres de prueba, teniendo cada conexión de esta red conmutadora en el estado libre una tensión diferente de la que tiene en el estado ocupado, caracterizada porque cada conexión está conectada al terminal de control de una compuerta, de modo que en un estado de la conexión esta compuerta está abierta y en el otro estado de la conexión esta compuerta está cerrada, estando incluida cada compuerta en el circuito de un elemento de circuito que, en el estado abierto de la compuerta, está en un estado detectable diferente de aquél que corresponde al estado cerrado de la compuerta.

20

25

30

2º. - Disposición de circuito de acuerdo con la reivindicación 1, caracterizada porque la compuerta es un transistor y que el terminal de control de la compuerta



70 DIC 1962

es la base del transistor.

5           3ª. - Disposición de circuito de acuerdo con la reivindicación 1 ó 2, caracterizada porque el elemento de circuito con el estado detectable es un núcleo preferentemente anular de un material con lazo de histéresis magnética rectangular y que la compuerta está conectada a un devanado de dicho núcleo de modo que este último es llevado a un estado magnético determinado por la apertura de la compuerta, comprendiendo dicho núcleo además un devanado de lectura, mediante cuya excitación el núcleo es impulsado contra la corriente a través del devanado mencionado en primer término hacia el otro estado magnético.

10           4ª. - Disposición de circuito de acuerdo con la reivindicación 1 ó 2, caracterizada porque el elemento de circuito con el estado detectable es un núcleo preferentemente anular de un material con un lazo de histéresis magnético rectangular y que la compuerta está conectada a un devanado de dicho núcleo de modo que el último es impulsado, contra la corriente que pasa a través de un devanado pre-  
15           excitador, hacia un estado magnético determinado por la apertura de la compuerta, mientras que por otro lado la corriente a través del devanado pre-excitador tiene una intensidad tal que, en el estado cerrado de la compuerta, el núcleo es impulsado hacia el otro estado magnético.

20           5ª. - Disposición de circuito para determinar el estado libre o el estado ocupado de las conexiones de una red conmutadora sin alambres de prueba.

25           Tal y como se ha descrito en la Memoria que antecede-

70 D



de, representado en los dibujos que se acompañan y con los fines que se han especificado.

Esta Memoria consta de veintiocho hojas, escritas a máquina por una sola cara.

Madrid, 10 DIC. 1962

P. A.

Alberto de Eizaberr  
Per. F. U. N.

2.83228

DG/

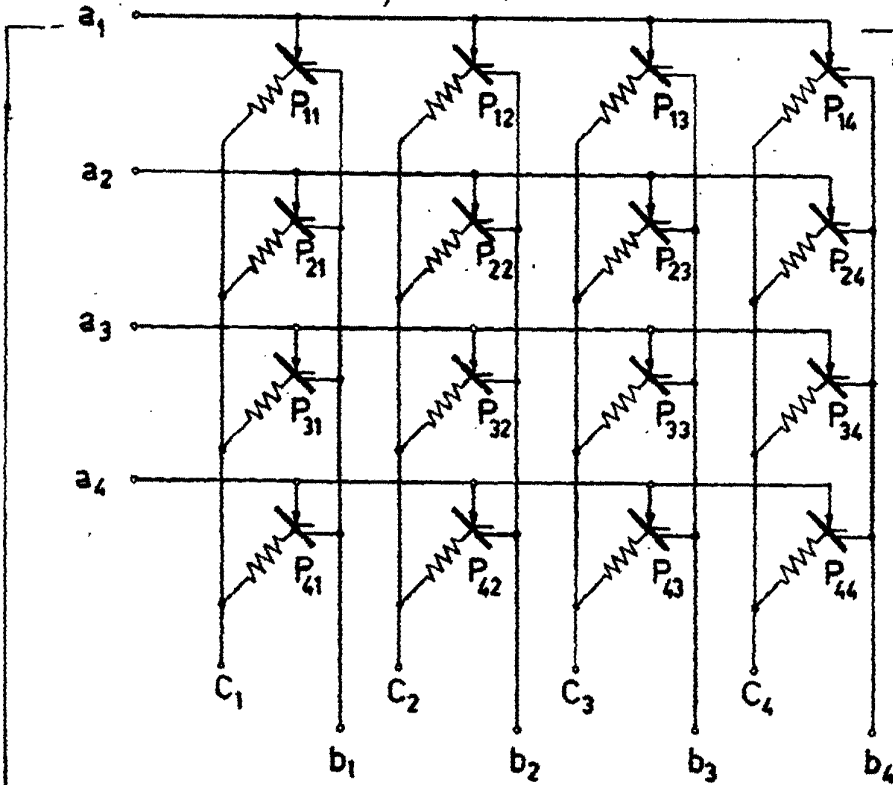


FIG.1

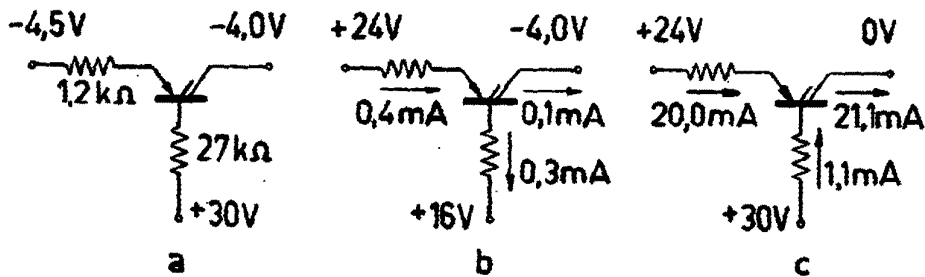


FIG.2



FIG.3

Alonso de Elzaberr  
 [Signature]



283228

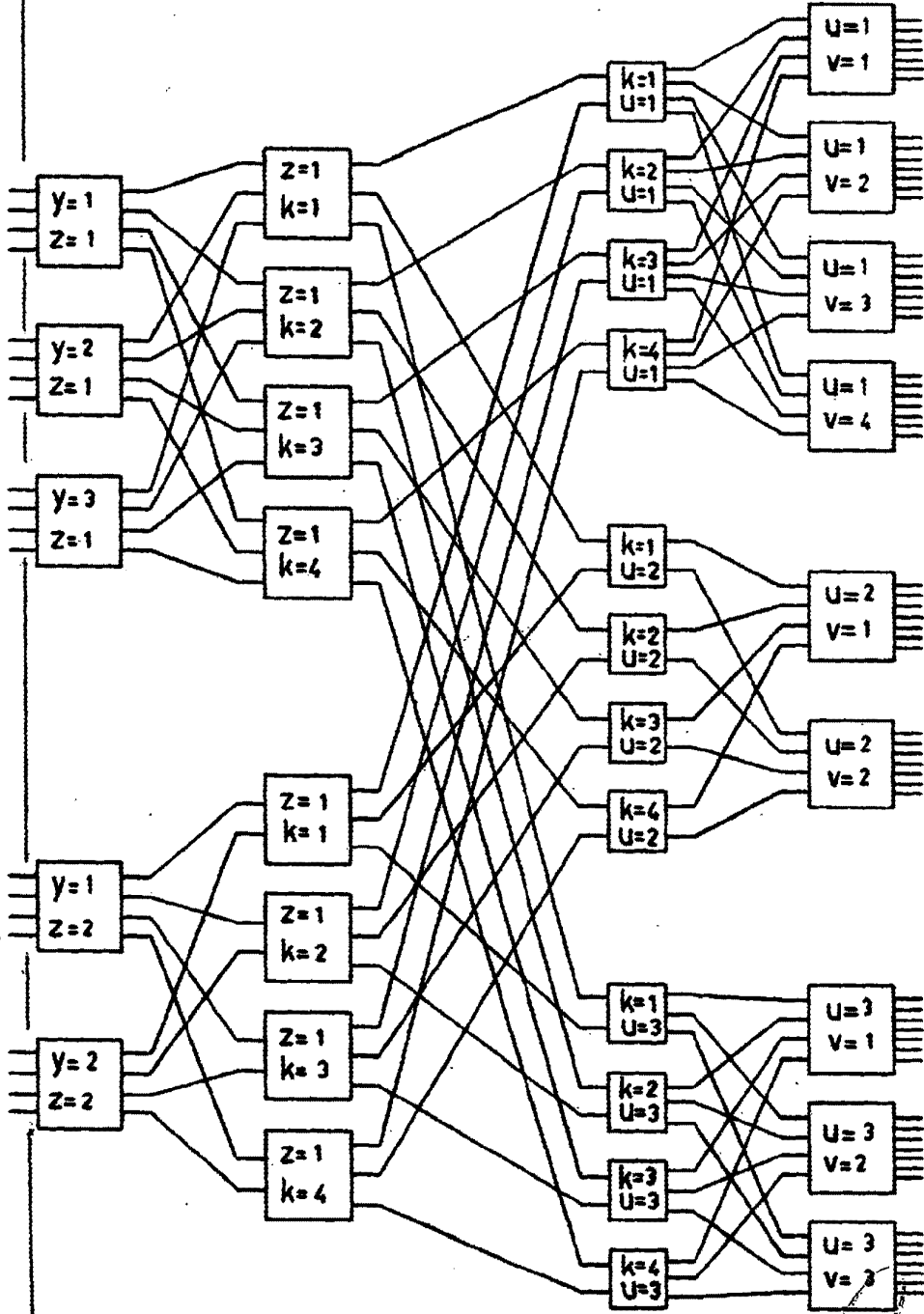


FIG. 4

Albert G. Elzohar  
New York

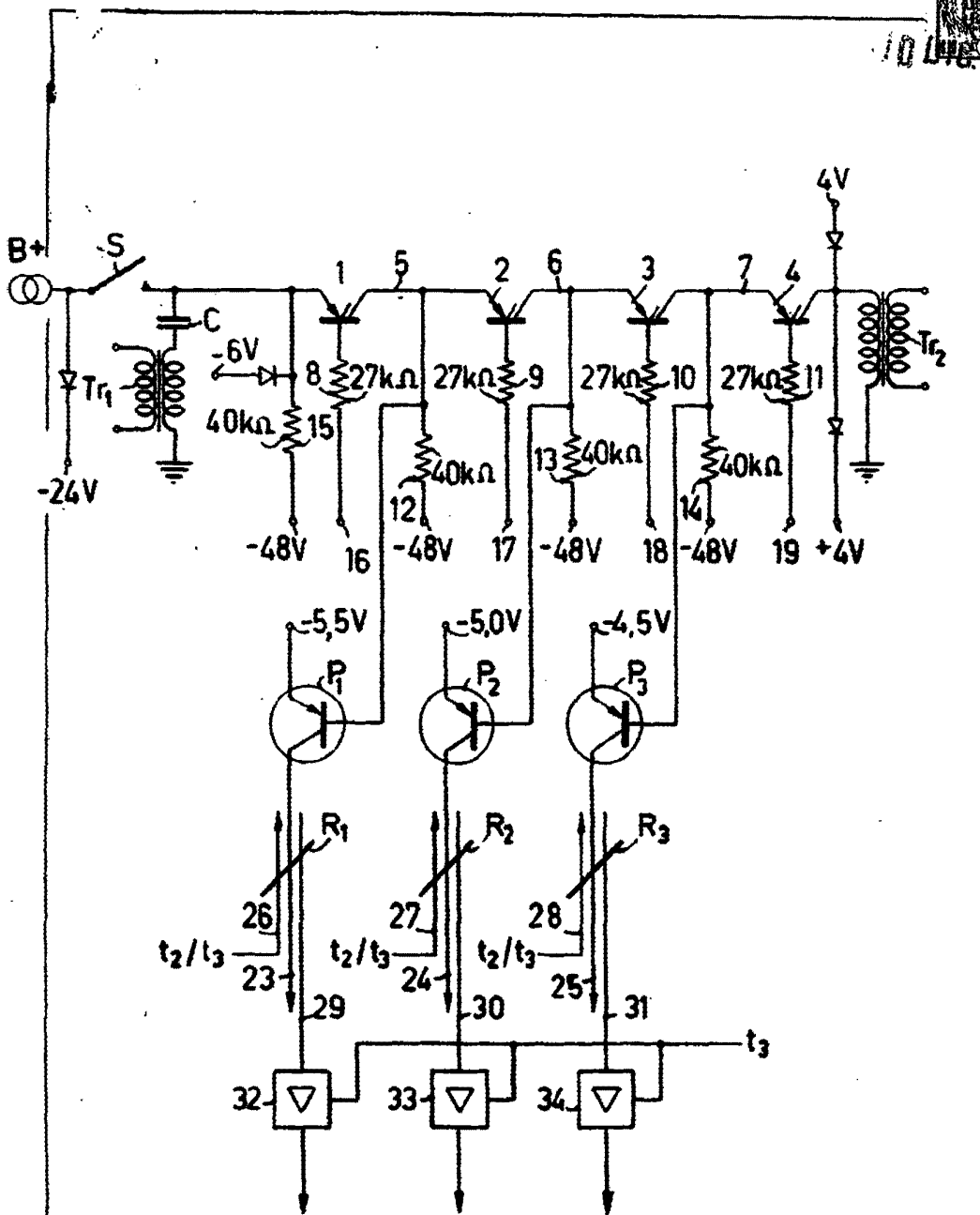


FIG. 5

Alberto de Elzabur  
Revisor



2.932.228

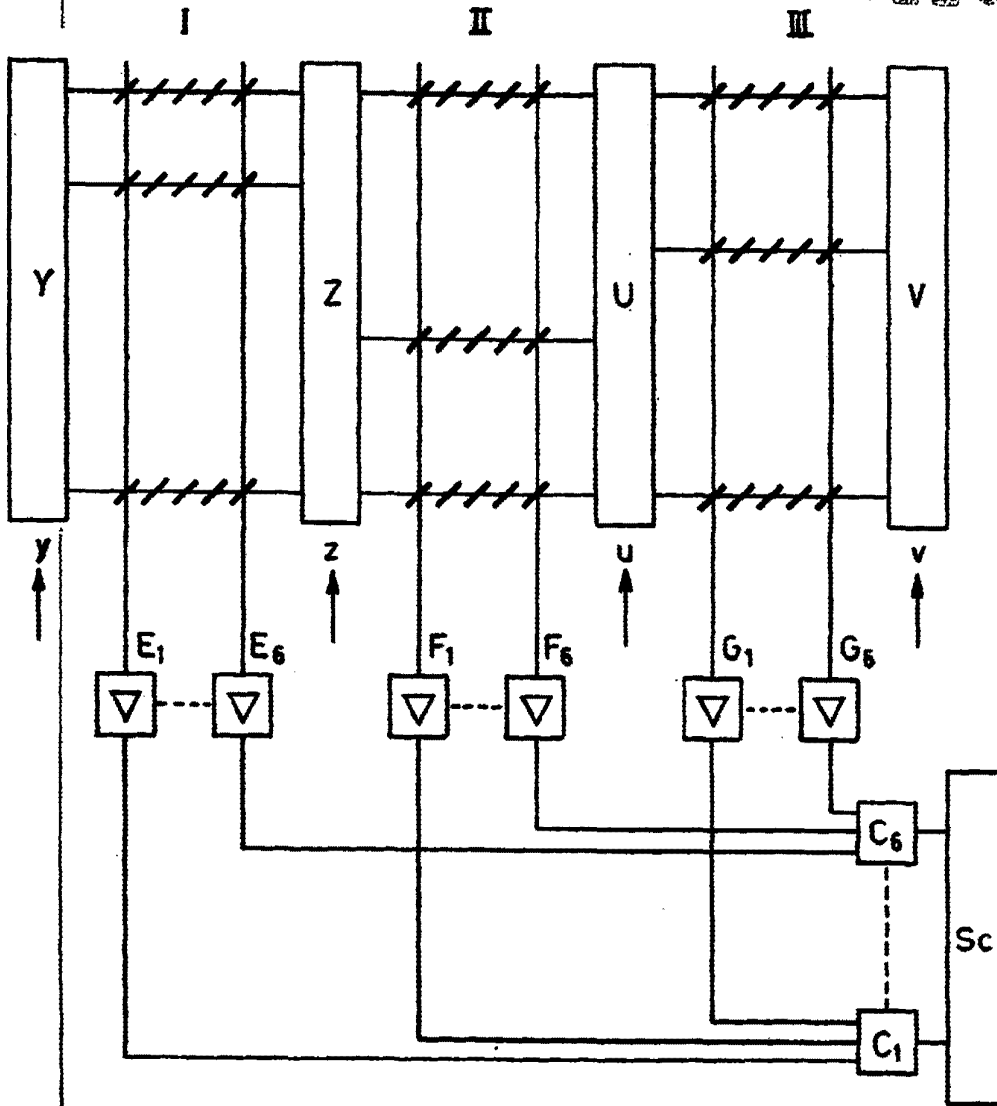


FIG. 6

Albert de Elzab  
Patent



283228

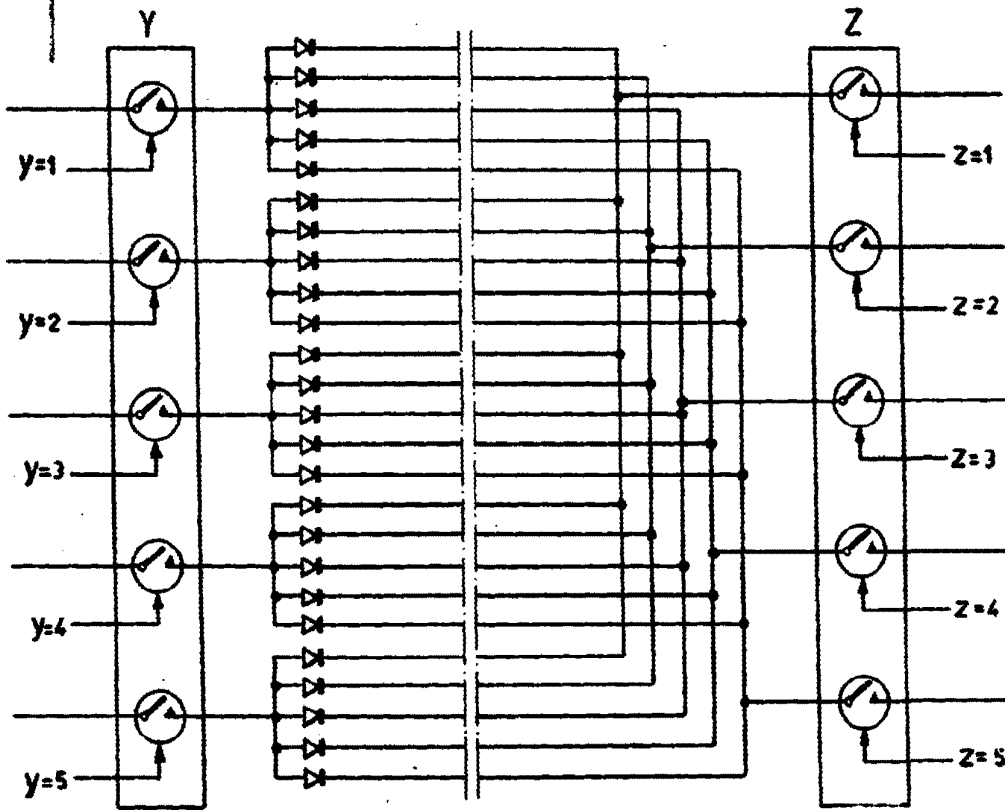
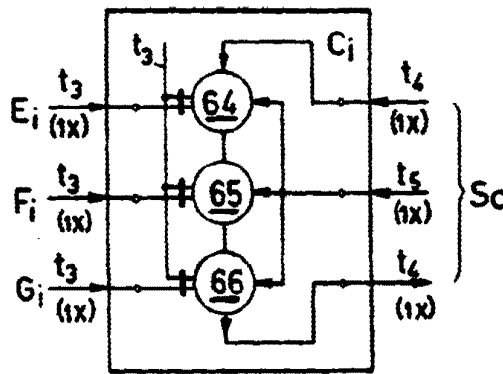
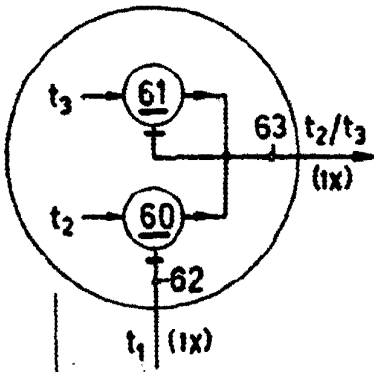
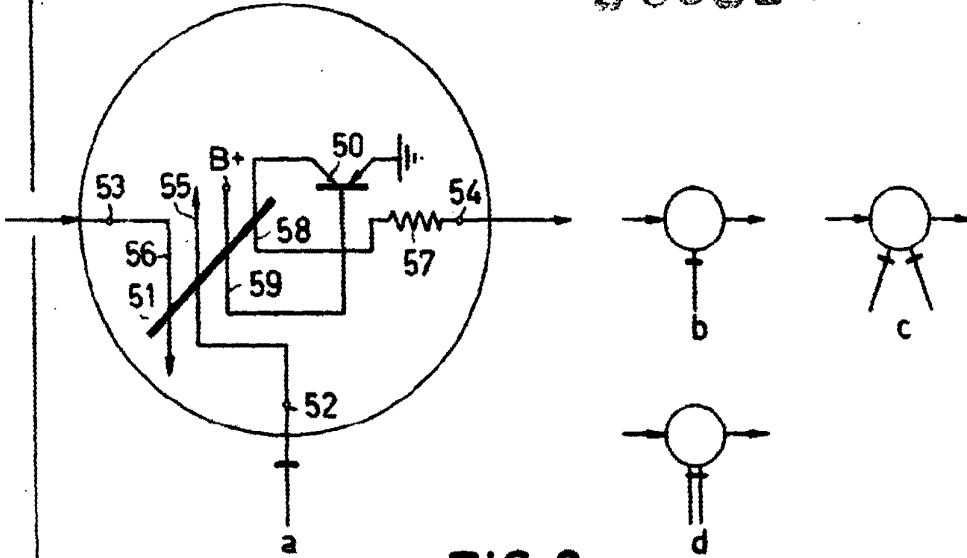


FIG. 7

Albert de Eekhout  
Van Puden



2 83228



Albert de Eindhoven  
1927

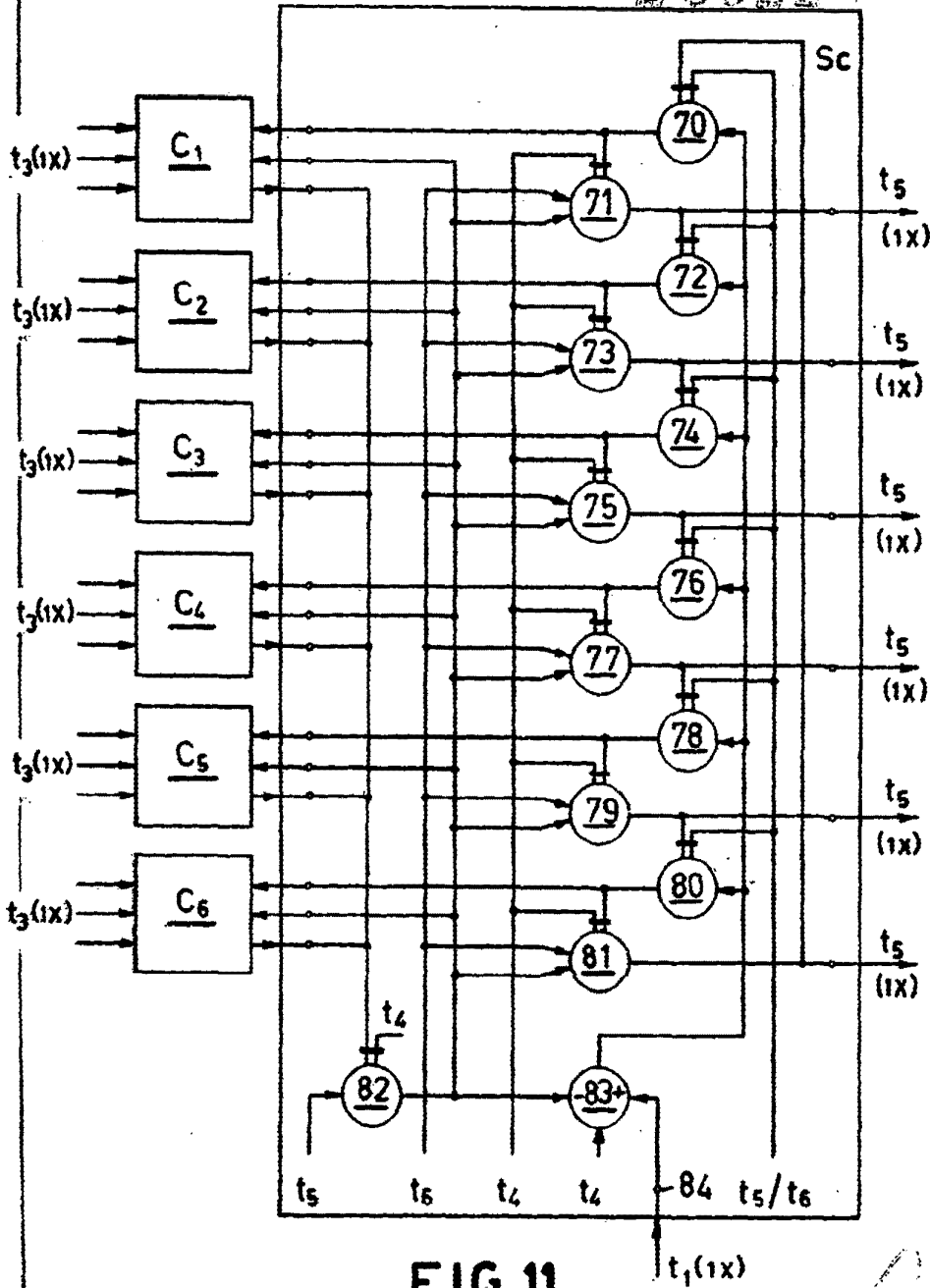


FIG. 11

Alberto de Elzabur  
Rio de Janeiro