



215  
267308

MEMORIA DESCRIPTIVA

que se presenta para unir a la solicitud

de

P A T E N T E   D E   I N V E N C I O N

formulada el 10 de Mayo de 1961, con el núm. 267.308

e n

E S P A Ñ A

por VEINTE años

a nombre de N.V. PHILIPS' GLOEILAMPENFABRIEKEN, entidad holandesa, establecida en Emmasingel 29, Eindhoven, Holanda,

por:

"UNA DISPOSICION DE CIRCUITO PARA SEPARAR IMPULSOS DE SINCRONIZACION DE CAMPO EN TELEVISION"

La presente invención se refiere a disposiciones de circuito para separar impulsos de sincronización de campo de la señal de sincronización de televisión total que comprende impulsos sincronizadores de campo y de línea con o sin impulsos compensadores, por medio de un transistor.

Tal disposición de circuito es conocida por la patente alemana N<sup>o</sup> 1.063.640. En esta disposición los impulsos sincronizadores de campo son separados por medio de una red integradora con una constante de tiempo que es grande en relación a la duración de los impulsos de línea y de compensación

267308 2



que ocurren en la señal de sincronización total que es del mismo orden de magnitud que la duración de los impulsos sincronizadores de campo.

5 Sin embargo, tal método tiene la desventaja que el borde delantero de la señal sincronizadora de campo separada no es muy empinado. Consecuentemente, el momento de sincronización del generador diente de sierra vertical, que suministra la tensión de control para la etapa de salida del circuito explorador de imagen, no es determinado de manera unívoca.

10 Además, es absolutamente necesario que la señal integrada sea suministrada a través de un limitador de oscilador que debe ser sincronizado. De otro modo es posible que los impulsos de línea integrados, que tiene una amplitud mucho menor, puedan sincronizar también el oscilador vertical.

15 Una disposición de circuito de acuerdo con la invención elimina estas desventajas y se caracteriza por el hecho de que una polarización constante que libera el transistor es aplicada entre su base y su emisor y que la señal sincronizadora total es suministrada entre estos electrodos a través de un resistor serie, teniendo los impulsos sincronizadores propiamente dichos de la señal de sincronización, una polaridad que bloquea al transistor mientras que las partes ubicadas entre los impulsos sincronizadores, junto con el potencial de polarización, llevan al transistor hacia una condición de sobresaturación de fondo siendo la duración de los impulsos sincronizadores de campo suficientemente larga y no siendo suficientemente largos los impulsos compensadores para eliminar el estado de sobresaturación.

20 A fin de que la invención pueda ser fácilmente llevada a la práctica, se describirán a continuación detalladamente,



267308 21

a título de ejemplo, algunas realizaciones de la misma, con referencia a los dibujos esquemáticos acompañados, en que

La fig. 1 muestra un transistor P.N.P. que es negativamente polarizado entre su base y su emisor.

5 La fig. 2 muestra la concentración de carga en el espacio de base del transistor mostrado en la fig. 1, si no es aplicada una señal a su base.

Las figs. 3 y 4 sirven para aclarar al circuito mostrado en la fig. 1.

10 La fig. 5 muestra una primera combinación de una pluralidad de transistores conectados en cadena para separar la señal sincronizadora de campo de la señal de video total que es suministrada con impulsos sincronizadores de sentido negativo.

15 La fig. 6 sirve para aclarar el circuito mostrado en la fig. 5, y

La fig. 7 muestra una segunda combinación de una pluralidad de transistores conectados en cadena en que la señal de video total es suministrada con impulsos sincronizadores de sentido positivo.

20 El transistor 1 mostrado en la figura 1 debe separar los impulsos sincronizadores de campo de la señal de sincronización de televisión total.

25 Para este fin una señal de sincronización 2 separada de la señal de video es suministrada a través de un resistor 3 a una base 4 del transistor 1. En la figura 1, la señal 2 es suministrada por una fuente de tensión 5. Más adelante se explicará más detalladamente de qué elementos puede ser construida la fuente de tensión 5.

30 Para una comprensión adecuada de la invención, es sufi-

207308



ciente, sin embargo, saber que la señal sincronizadora 2 es suministrada con impulsos de sincronización de sentido positivo a un punto A. La tensión  $V_A$ , que aparece en el punto A, está mostrada en la figura 3a.

5 El transistor 1 es polarizado por medio de un circuito de potenciómetro que comprende la combinación serie de resistores 6 y 7, que está incluida entre los terminales negativo y positivo de una fuente de tensión que suministra una tensión continua de  $-V_p$  volts. El terminal positivo de esta fuente de tensión es conectado a masa. La caída de tensión sobre el resistor 7 asegura que la base 4 del transistor 1 sea negativa con relación a su emisor conectado a masa 8. La polarización es tal que al transistor 1 está en la condición de sobresaturada para un valor ohmico determinado de un resistor colector 9 (transistor de fondo).

10

15

Tal condición de sobresaturación aumenta debido a la corriente de colector  $I_C$  producida por la polarización negativa  $-V_{BE}$  de la base en relación al emisor, asumiendo un valor tan alto que la caída de tensión sobre el resistor 9  $-I_C R_9$  es mayor que la caída de tensión sobre el resistor 6, de modo que el colector se vuelve positivo con relación a la base.

20

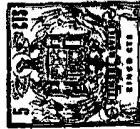
Esta condición sobresaturada se caracteriza como si fuera por dos concentraciones de carga que ocurren en el espacio de base:

25

Primeramente una concentración de carga  $Q_v$  que corresponde a la condición saturada del transistor, y en segundo lugar una concentración de carga  $Q_o$  que corresponde a la diferencia entre la concentración de carga total  $Q_t$  en la condición sobresaturada y la concentración de carga  $Q_v$  en la condición saturada ( $Q_o = Q_t - Q_v$ ).

30

267308



La condición saturada es una condición con una variación tal en la concentración de los portadores de carga de minería en el espacio de base, que la corriente de colector correspondiente produce una caída de tensión sobre el resistor 9 que es substancialmente igual a la caída de tensión sobre el resistor 6. Esta condición saturada es mostrada en la fig. 2 por medio de una línea llena 10. La fig. 2, muestra nuevamente el transistor P.N.P. 1, que es del tipo de juntura, con un espacio emisor N, un espacio de base B de un ancho  $W$  y un espacio de colector C. Dado que, en la condición saturada, el colector aún no es positivo con respecto a la base, la concentración de los portadores de carga de minería (las lagunas) en el espacio de base es tal como para ser substancialmente cero en la juntura colector-base 11. La línea 10, que indica la variación en concentración, pasa así en la juntura 11 a través de cero y la pendiente de esta línea es determinada en lo demás por el potencial negativo de la base en relación al emisor, que produce la corriente de colector  $I_C$  correspondiente a este estado saturado.

Dado que la línea 10 indica la mencionada variación en concentración de los portadores de carga de minería, puede decirse que una concentración de carga  $Q_V$  que corresponde a esta condición saturada, es directamente proporcional a la superficie encerrada por la línea 10, el límite 12 entre el espacio emisor y el espacio de base, y una línea 13 que indica el lado inferior del espacio de base. También está conectado a este lado inferior el terminal conector para la base.

La condición saturada puede ser cambiada a la condición sobresaturada de dos maneras.

En primer lugar, el resistor 9 puede ser elegido de un

267308



- valor más alto y la polarización entre la base y el emisor mantenida constante. Debido a la resistencia interna elevada del transistor, este tiene en el primer caso poca influencia sobre la corriente de colector  $I_c$ , que así disminuye ligeramente.
- 5 Consecuentemente, la caída de tensión sobre el resistor agrandado 9 aumenta, resultando en que el colector se vuelve positivo con relación a la base  $|V_{BE}| > |V_b - I_c R_9|$ . De esto se sigue que la concentración de los portadores de carga de minoría en la juntura 11 ya no necesita ser cero.
- 10 En segundo lugar, la tensión negativa de la base en relación al emisor  $-V_{BE}$  puede ser aumentada y el resistor 9 mantenido descargado. La corriente de colector aumenta así ligeramente (será evidente que el grado de aumento depende del ajuste original) de modo que la caída de tensión sobre el resistor 9 aumenta.
- 15 Dado que tanto  $-V_{BE}$  como  $I_c R_9$  son aumentadas, será evidente que la condición  $|V_{BE}| > |V_b - I_c R_9|$  puede ser fácilmente cumplida nuevamente. De esto se sigue que el colector se vuelve positivo con relación a la base de modo que la concentración de la juntura 11 nuevamente no será cero.
- 20 La última situación, que corresponde por ejemplo al ajuste del transistor 1 mostrado en la figura 1, está indicada por una línea 14 en la figura 2. Debido al aumento de la tensión  $-V_{BE}$  y al colector que se vuelve positivo con respecto a la base, una concentración de carga  $Q_0$  es agregada al espacio
- 25 de base en adición a la concentración de carga  $Q_v$ . La concentración de carga  $Q_0$  es directamente proporcional a la superficie encerrada por las líneas 10, 12, 14 y 11 y depende del tipo del transistor, el potencial de polarización  $-V_{BE}$  y el valor del resistor colector 9.
- 30 En cuanto se refiere al transistor, es importante especial-

267308



mente el ancho  $W$  de la base, dado que cuanto más grande sea el ancho, más grande será la superficie encerrada por las líneas 10, 12, 14 y 11 y por tanto será más alta la concentración de carga  $Q_0$ .

5 De acuerdo con el principio de la invención, la condición de sobresaturación ya conocida, es utilizada para separar los impulsos sincronizadores de campo de una señal de sincronización de televisión. Para este fin, la señal de sincronización total 2 es suministrada con impulsos de sentido positivo  
10 al resistor 3. Esta señal tiende a suprimir la concentración de carga formada en el espacio de base por el potencial de polarización.

La supresión de la concentración de carga también puede ser dividida en dos partes, a saber primero la supresión de la  
15 concentración de carga  $Q_0$  y luego la concentración de carga  $Q_V$ .

Los precedentemente expuesto puede ser aclarado con referencia a la fig. 3. Para este fin, la fig. 3a muestra una parte de la señal 2, es decir, los impulsos sincronizadores  
20 de campo junto con un impulso único de compensación y un impulso único sincronizador de línea. Esta señal fluctúa alrededor de un valor medio indicado por una línea 15, que corresponde a potencial de masa.

En el momento  $t_0$ , el punto A es negativo con respecto a  
25 masa, como lo es el punto B. La tensión  $V_B$  en el punto B es mostrada en la fig. 3b. En este momento existe un flujo de corriente de colector  $I_C$  como se muestra en la fig. 3c, que produce una caída de tensión tal sobre el resistor 9 que la tensión  $V_C$  en el colector, como se muestra en la fig. 3d, es solo ligeramente  
30 mente negativa con respecto a masa. La corriente de saturación

267308



que se produce ya debido al potencial de polarización ajustado por medio de los resistores 6 y 7 puede ser acentuada más por la parte de sentido negativo de la tensión  $V_B$ . Si fuera necesario, la sobresaturación puede ser hecha depender solamente de la tensión de control de sentido negativo y el potencial de polarización  $-V_{BE}$  puede ser elegido de modo que la condición saturada es alcanzada justamente, o no es alcanzada justamente, cuando la tensión  $V$  es cero.

En el momento  $t_1$ , la tensión  $V_A^B$  se invierte repentinamente en polaridad y en este momento comienza la supresión de la carga  $Q_t$  (en lugar de la concentración de carga, brevemente llamada la carga) de la base.

Esta supresión también se realiza en dos etapas y tiene su influencia sobre la tensión  $V_B$  en la base. Esto puede ser explicado de la manera siguiente.

La fig. 4a muestra el diagrama de substitución del transistor de la fig. 1 que incluye un resistor de base interno 28, que tiene un valor de unos pocos centenares de ohms, un resistor 16 que es la resistencia del diodo-emisor-base en la dirección de avance, y un resistor interno 17, que es la resistencia del diodo colector-base en la dirección de avance. El transistor comprende también varios capacitores, a saber el capacitor de la capa de agotamiento 18 entre el emisor y la base, un capacitor de difusión 19 en el circuito emisor, un capacitor de la capa de agotamiento 20 entre la base y el colector y un capacitor de difusión 21 en el circuito colector. El diagrama de substitución incluye también un disyuntor 22 que indica la acción de diodo del transistor entre el emisor y la base, un disyuntor 23 que indica la acción de diodo entre la base y el colector, una fuente de corriente de difusión 24



257308

en el circuito emisor y una fuente de corriente de difusión  
25 en el circuito colector. Finalmente, la figura 4 muestra  
una fuente de tensión de alimentación 26, que suministra la  
tensión de alimentación de  $-V_b$  volts al resistor colector 9,  
5 y la combinación paralela de los resistores 6, 7, y una fuente  
de potencial de polarización 27, que juntos substituyen el cir-  
cuito de potenciómetro que comprende los resistores 6, 7 y  
que produce la misma tensión de polarización en el punto B que  
el circuito de potenciómetro con la fuente de tensión de ali-  
10 mentación propiamente dicha.

Para una comprensión adecuada también debe mencionarse  
que los capacitores de difusión 19 y 21 son comparativamente  
grandes, por ejemplo del orden de magnitud de algunos microfarads,  
pero los capacitores de la capa de agotamiento 16 y 20 son pe-  
15 queños, por ejemplo del orden de magnitud de algunos picofarads.  
El resistor 3 tiene un valor alto, por ejemplo de 10 a 15 kOhms,  
así como el resistor 9, que es por ejemplo de 3 a 4 kOhms. El  
valor ohmico de los resistores conectados en paralelo 6 y 7 es  
aproximadamente 1 kOhm (resistor 6 es 20 kOhms y el resistor  
20 7 es 1 kOhm).

Los fenómenos de carga y descarga de los capacitores 19  
y 21, así como la influencia de las variaciones en la carga sobre  
las corrientes de difusión pueden ser explicados ahora con re-  
ferencia a las figuras 4b a 4f inclusive. Dado que las corrien-  
25 tes de difusión mismas influencias apenas los fenómenos de  
carga y descarga, las fuentes de corriente de difusión 24 y 25  
son omitidas en las figs. 4b a 4f. Lo mismo es válido para los  
resistores 16 y 17. En lo demás en las figs. 4b a 4f solamente  
son mostrados aquellos elementos que son importantes para una  
30 explicación de los fenómenos producidos por la intensidad de

207518



campo eléctrico (por lo tanto aparte de las corrientes de difusión controladas por los fenómenos eléctricos).

Desde el momento  $t_1$  al momento  $t_2$ , la posición es como se muestra en la fig. 4b, dado que el colector aún es positivo con relación a la base y por lo tanto la corriente producida por la intensidad de campo eléctrico entre estas partes es dirigida desde el colector a la base. En otras palabras, el disyuntor 23 conecta el capacitor de difusión 21 al resistor colector 9. El emisor también es positivo con respecto a la base de modo que el disyuntor 22 conecta el capacitor de difusión 19 a masa.

Mientras la carga  $Q_0$  es suprimida, la pendiente de la concentración de los portadores de carga de minoría en el espacio de base apenas varía y por lo tanto las corrientes de difusión apenas varían tampoco durante esta eliminación.

Mientras el disyuntor 23 ocupa la posición mostrada en la fig. 4b, la carga del capacitor 19 debe ser suprimida a través de los resistores 3 y 28 y la del capacitor 21 a través de los resistores 3, 9 y 28. Dado que tanto los resistores 3 y 9 como los capacitores 19 y 21 tienen valores elevados, el proceso de descarga proseguirá durante un periodo comparativamente largo, es decir hasta el momento  $t_2$  (ver fig.3). En este momento la carga  $Q_0$  es suprimida. Esto significa que la carga del capacitor 19 es entonces solamente  $Q_v$ , mientras que la carga del capacitor 21 esta suprimida. El colector ya no es más positivo con relación a la base y por lo tanto la acción de diodo colector-base es interrumpida desde el momento  $t_2$ . La base está ahora eléctricamente acoplada al resistor colector 9 solamente a través del capacitor 20. El disyuntor 23 ocupa la posición mostrada en la fig. 4c. Desde el momento  $t_2$ ,

207308



la carga  $Q_v$  es suprimida, pero dado que el capacitor 21 está ahora desconectado del circuito de descarga y el capacitor 20 es pequeño solamente, la carga  $Q_v$  puede ser suprimida mucho más rápidamente que la carga  $Q_0$ . Consecuentemente, el periodo  $t_2 - t_1 > t_3 - t_2$ . Durante la eliminación de la carga  $Q_v$  varía la pendiente de la línea 10, que indica la variación en concentración de los portadores de carga de minoría, y por lo tanto disminuye la corriente de difusión del emisor al colector. Esto significa que  $I_C$  disminuye (ver fig. 3c). Consecuentemente, la caída de tensión sobre el resistor 9 también disminuye y la tensión de colector  $V_C$  aumenta (ver fig. 3d).

En el momento  $t_3$ , la carga  $Q_v$  ha sido suprimida en grado tal que la línea 10 tiene una dirección substancialmente horizontal. Las corrientes de difusión se han vuelto cero y por lo tanto  $I_C = 0$ . La acción de diodo entre emisor y la base también es interrumpida y el disyuntor 22 ocupa la posición mostrada en la fig. 4d. La tensión de colector  $V_C$  se vuelve igual a la tensión de batería  $-V_b$ .

Esta condición se mantiene hasta el momento  $t_4$ , en que comienza el impulso de tensión de sentido negativo. Desde  $t_4$ , el disyuntor 22 nuevamente ocupa la posición mostrada en la fig. 4e y la carga  $Q_v$  es nuevamente suministrada al capacitor 19. Sin embargo, la fuente 27 tiene ahora una polaridad tal, que ella puede tomar parte en el fenómeno de carga. Esto significa que la carga es suministrada substancialmente desde la fuente 27 a través de los resistores conectados en paralelo 6, 7 y el resistor 28. Dado que el valor ohmico de la combinación paralela de los resistores 6, 7 es mucho menor (aproximadamente 10 veces menor) que el valor ohmico del resistor 3, la carga  $Q_v$  puede ser suministrada durante el perio-

207508



do  $t_4$  a  $t_5$  mucho más rápidamente que la eliminación de la misma durante el período  $t_2$  a  $t_3$ . Al mismo tiempo que es suministrada la carga  $Q_v$ , aumenta la pendiente de la línea 10, de modo que la corriente de colector  $I_C$  aumenta y la tensión de colector  $V_C$  disminuye. En el momento  $t_5$ , la carga  $Q_v$  es suministrada y desde este momento el colector nuevamente se vuelve positivo con relación a la base. El disyuntor 23 asume así la posición mostrada en la fig. 4f, de modo que el capacitor 21 es conectado en el proceso de carga. Dado que el proceso de carga en el circuito de la fig. 4f también se realiza mucho más rápidamente que el proceso de descarga en el circuito de la fig. 4b, el período  $t_5$  a  $t_6$  es mucho menor que el período  $t_1$  a  $t_2$ .

De lo que antecede se sigue que en el momento  $t_5$  la corriente de colector  $I_C$  ya ha alcanzado su valor máximo y la tensión  $V_C$  ya ha alcanzado su valor mínimo, dado que en este momento la concentración de carga varía a lo largo de la línea 10 de la fig. 2.

Si se asegurase que el período  $t_2 - t_1 = T$  es menor que la duración  $T_p$  de los impulsos sincronizadores de campo, estos impulsos producirían una tensión de salida  $V_C$  como se muestra en la fig. 3c. Si se asegurase también que  $T > T_1$  y  $T > T_e$ , en que  $T_1$  es la duración de un impulso sincronizador de línea y  $T_e$  la duración de un impulso de compensación, los impulsos sincronizadores de línea y los impulsos de compensación no son capaces de eliminar la carga  $Q_0$  y por tanto la corriente de colector máxima  $I_C$  substancialmente continúa circulando durante los impulsos sincronizadores de línea y los impulsos de compensación, de modo que la tensión de colector permanece en un mínimo. Así ya no ocurren los impulsos sincronizadores de

267308



línea y los impulsos de compensación en la señal de salida del transistor 1.

En lo que antecede se ha supuesto que los valores de los resistores conectados en paralelo 6 y 7 son tales que las cargas  $Q_v$  y  $Q_o$  son suministradas muy rápidamente. Sin embargo, esto no es estrictamente necesario. Proveyendo este circuito paralelo con un valor ohmico más elevado (mientras se retiene el potencial de polarización determinado por la combinación serie), puede ser retardado el suministro de las cargas  $Q_v$  y  $Q_o$ . Entonces el circuito puede ser dimensionado de modo tal que la carga  $Q_v$ , pero no la carga  $Q_o$ , sea suministrada completamente entre dos impulsos de campo secuenciales y por lo tanto la duración de los cortes en la señal de salida (periodo en que la señal  $V_C$  de la fig. 3b asume el valor mínimo entre la ocurrencia de los impulsos sincronizadores de campo) puede volverse menor. La carga  $Q_o$  puede ser suministrada con certeza entre los impulsos de compensación y los impulsos sincronizadores de línea, de modo que aún no existe el peligro que estos impulsos de línea y de compensación ocurren en la señal de salida  $V_C$ . Tal peligro existiría ciertamente para el primer impulso de compensación en el comienzo de una trama que ocurre directamente después de los impulsos de campo (impulso de compensación a la derecha en la fig. 3a, de duración  $T_e$ )

Dado que siempre el borde delantero de un impulso de campo separado es usado para la sincronización del oscilador diente de sierra vertical, cualquier penetración de este impulso de compensación en la señal de salida  $V_C$  no es importante.

267308



Debería notarse que en lo que antecede la transmisión capacitiva a través del capacitor comparativamente pequeño 20 no ha sido tomada en cuenta. Esta transmisión capacitiva resulta en pequeñas crestas producidas por los impulsos de línea y de compensación que ocurren aún en la señal de salida  $V_C$ . Sin embargo, estas crestas tienen una amplitud tan pequeña que son incapaces de ejercer alguna influencia sobre la sincronización.

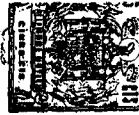
El presente circuito a transistor para separar los impulsos sincronizadores de campo de la señal de sincronización de televisión total, proporciona la ventaja que la señal separada  $V_C$  muestra un flanco comparativamente empinado inmediatamente al comienzo.

Esto no es el caso en el método anterior en que los impulsos de campo eran separados por integración.

Debido al hecho que en el método descrito precedentemente se utilizan las propiedades del transistor, a saber el efecto de almacenamiento de portadores de carga libre (efecto de almacenamiento de lagunas), se obtiene una señal con un flanco empinado, mientras que el transistor también amplifica la señal separada. De hecho, de la figura 3d puede verse que la amplitud de la señal  $V_C$  es substancialmente igual a la tensión de batería  $-V_b$ .

Si son impuestas exigencias aún mayores sobre la señal sincronizadora de campo separada, pueden eliminarse los cortes de esta señal mediante otro amplificador a transistor. Esto es posible con ayuda del circuito mostrado en la fig. 5. En esta figura la fuente 5 de la fig. 1 es reemplazada por un circuito separador de sincronización al que es suministrada la señal de video total 30 con los impul-

267308



5        10        15        20        25        30

Los sincronizadores de sentido negativo. La señal 30, alcanza a través de un capacitor 31 y un resistor 32, la base del transistor P.N.P. 33, conectado en conexión de emisor común. La corriente de base producida por las crestas de los impulsos sincronizadores de la señal 30 carga el capacitor 31 de modo que el electrodo conectado a la base se vuelve positivo con respecto a masa. Así se logra que solamente estos impulsos de sincronización produzcan corriente de colector de modo que la señal de sincronización separada 2 ocurre en el colector de un transistor 33. La señal 2 que corresponde a la señal mostrada en la fig. 3a, es mostrada nuevamente en la fig. 6a por razones de claridad, pero ahora con una pluralidad de impulsos sincronizadores de línea y de compensación. La señal de sincronización total separada puede ser suministrada a través de un conductor 34 al circuito sincronizador de línea y también, a través de un capacitor 35 y el resistor 3 a la base 4 del transistor 1. El transistor 1 que es conectado y controlado de acuerdo con el principio de la invención, suministra en su colector C la señal de salida  $V_C$  mostrada en las figs. 3d y 6b. A fin de eliminar los cortes que aún ocurren en la señal separada  $V_C$ , esta señal es suministrada a través de un capacitor 36 y un resistor 37 a la base de otro transistor P.N.P. 38, igualmente conectado en conexión de emisor común. La señal  $V_D$  mostrada en la fig. 6c ocurre en el punto D. El valor medio de la señal  $V_D$  que está a potencial de masa, está indicado por una línea 39. La señal  $V_D$  tiene impulsos de sentido fuertemente negativo y solamente los cortes que deben ser eliminados tienen amplitudes positivas y pequeñas. Proveyendo un resistor de colector 40 con un



214  
267300

valor óhmico más alto que el del resistor de colector 9, el transistor 38 es controlado en el estado de sobresaturación por los impulsos de sentido negativo de la señal  $V_D$  aún más que el transistor 1. Consecuentemente los cortes de sentido positivo no son capaces de eliminar la concentración de carga  $Q_0$  formada en el espacio de base del resistor 38 por los impulsos de sentido negativo en adición a la concentración de carga  $Q_v$ , de modo que la corriente de colector disminuye apenas durante la ocurrencia de estos cortes de sentido positivo. Consecuentemente, es producida una señal de salida  $V_E$  en el colector del transistor 38 señal que está libre de cortes como se muestra en la fig. 6d. Por ejemplo, si se elige un valor de 3 kOhm para el resistor colector 9, el valor del resistor colector 40 debe ser aproximadamente 10 kOhms.

Una señal de salida  $V_E$ , cuyo borde delantero es de sentido positivo, es producida en el terminal de salida E del transistor 38. Otra posibilidad se muestra en la fig. 7.

La señal de video total 30' con impulsos sincronizadores de sentido positivo es suministrada a la base de un transistor N.P.N. 41, conectado en conexión de emisor común a través de un capacitor 42 y un resistor 43. El electrodo del capacitor 42 conectado a la base es cargado negativamente con respecto a masa por la corriente de base del transistor 41, de modo que solamente los impulsos sincronizadores de la señal 30' pueden producir corriente de colector. El impulso sincronizador 2' separado con los impulsos de campo, de línea y de compensación, ocurre entonces en el colector del transistor 41. Esta señal es suministrada a través de un conductor 34' al circuito sincronizador de línea y también a través de

2673 J 8



un capacitor 44 y un resistor 45 a la base de un transistor P.N.P. 46, conectado en conexión de emisor común. El transistor 46 tiene un resistor colector 47 de un valor tal que es controlado en el estado sobresaturado por los impulsos de sentido negativo de la señal 2'. Consecuentemente, los impulsos de línea inversos que ocurren durante los impulsos de sincronización de campo no pueden disminuir la corriente de colector, de modo que una señal de salida 48 producida en el colector del transistor 46 no contiene más tales impulsos de línea inversos. La señal 48 subsecuentemente pasa a través del capacitor 35 y el resistor 3, a la base 4 del transistor 1 que está conectado como se muestra en la fig. 1. Mediante un ajuste adecuado del potencial de polarización en la base 4 del transistor 1, nuevamente puede asegurarse que los impulsos de línea y de compensación de la señal 48 ya no ocurren en la señal de salida  $V'_E$ .

Debería notarse que los transistores 1, 38 y 46 deben tener un fuerte efecto de almacenamiento de portadores de carga libre para funcionar adecuadamente. Estos transistores requieren así un espacio de base con un ancho  $W$  tan grande como sea posible. Sin embargo, los transistores 33 y 41 deben tener este efecto en el menor grado posible, dado que ellos deben dejar pasar substancialmente los impulsos de línea y de compensación.

Los impulsos de compensación en lo demás no son importantes para la disposición de circuito de acuerdo con la invención. De hecho, los impulsos de compensación han sido introducidos para evitar las mezclas de las líneas de los campos pares e impares. Dado que en el método anterior de separación de los impulsos sincronizadores de campo, a saber

267308<sup>2</sup>



por integración con la ayuda de una red L, R- o una red R, C, el elemento integrador sería cargado diferentemente para los campos impares y pares si con la señal de sincronización fueran transmitidos impulsos de compensación.

5           Como se mostró precedentemente, la concentración de carga  $Q_t$  en el espacio de base del transistor I puede ser suministrada muy rápidamente con una elección adecuada de los resistores 6 y 7 (ver, por ejemplo fig. 3b), de modo que los impulsos sincronizadores de campo siempre encuentran la  
10           misma concentración de carga en el espacio de base independientemente de si la señal de sincronización total contiene o no impulsos de compensación. Por lo tanto otra ventaja de la disposición de circuito de acuerdo con la invención consiste en que la transmisión de impulsos de compensación  
15           se vuelve innecesaria. No obstante, la mezcla de líneas desde los campos pares e impares es evitada debido al borde delantero empinado de la señal sincronizadora de campo separada, de modo que el momento de sincronización del generador  
20           diente de sierra vertical es determinado de manera unívoca.

          Será evidente que un resultado similar al obtenido con el transistor P.N.P. conectado como se muestra en la fig. 1 puede ser logrado con un transistor N.P.N. conectado de una manera análoga y que muestra el efecto de almacenamiento de los portadores de carga libres en grado suficiente. Entonces solamente la base debe ser polarizada  
25           positivamente en relación con el emisor y la señal 2 debe ser suministrada a la base con impulsos de sincronización de sentido negativo.

30           En lugar de usar transistores de juntura, como al-

267398



ternativa es posible usar transistores de contacto de punto en el circuito mostrado en la fig. 1, dado que este tipo de transistores también tiene el efecto de almacenamiento de los portadores de carga libre.

5 También es posible polarizar el transistor de la manera descrita precedentemente y suministrar la señal de sincronización total al emisor con impulsos de sentido negativo, si se utiliza un transistor P.N.P. y con impulsos de sentido positivo si se usa un transistor N.P.N.

10 Finalmente, debe mencionarse que el uso de la disposición de circuito mostrada en la fig. 1 no está limitado a receptores de televisión. Esta disposición también puede ser usada exitosamente en un así llamado circuito de televisión cerrado en que el tubo de cámara y el tubo reproductor están unidos en un circuito cerrado y en que la  
15 señal sincronizadora de campo y de línea combinada es producida en un generador común tanto para el circuito deflector del tubo de cámara como para el del tubo reproductor. Lo mismo es válido para un equipo de estudio para instalaciones transmisoras de televisión.  
20

Esta solicitud que corresponde a la presentada en Holanda el 12 de Mayo de 1960, bajo el Núm. 251.540, se acoge a los beneficios del artículo 51 del vigente Estatuto sobre Propiedad Industrial.

25

- N O T A -

30

Los puntos de invención propia y nueva que se presen-



267308

tan para que sean objeto de esta solicitud de Patente de Invención en España por VEINTE años, son los siguientes:

1.<sup>o</sup>.- Una disposición de circuito para separar impulsos de sincronización de campo de la señal de sincronización de televisión total que contiene impulsos sincronizadores de campo y de línea con o sin impulsos de compensación por medio de un transistor, caracterizado por el hecho de que un potencial de polarización constante que libera al transistor es aplicado entre su base y su emisor y la señal de sincronización total es suministrada entre estos electrodos a través de un resistor serie, teniendo los impulsos de sincronización propiamente dichos de la señal de sincronización una polaridad de bloqueo del transistor, mientras que las partes ubicadas entre estos impulsos de sincronización, junto con el potencial de polarización controlan el transistor en la condición de sobresaturación, siendo suficientemente larga la duración de los impulsos de sincronización de campo y no siendo suficientemente larga la de los impulsos de línea y de compensación, para eliminar el estado de sobresaturación.

2.<sup>o</sup>.- Una disposición de circuito de acuerdo con la reivindicación 1, que utiliza un transistor P.N.P. cuyo emisor está conectado al terminal positivo y cuyo colector está conectado a través de un resistor colector al terminal negativo de una fuente de suministro de tensión, caracterizada porque una derivación de un circuito de potenciómetro conectado entre el terminal negativo y el terminal positivo de la fuente de suministro de tensión está acoplado a la base del transistor, mientras que la señal de sincronización es suministrada con los impulsos de sin-



267308

cronización de sentido positivo a través de dicho resistor serie a la base del transistor.

3ª.- Una disposición de circuito de acuerdo con la reivindicación 1 o 2, en que los impulsos sincronizadores de línea inversos que ocurren durante los impulsos de sincronización de campo no han sido eliminados de la señal de sincronización total suministrada al transistor, caracterizada porque el colector del transistor está acoplado a través de un capacitor a un terminal de entrada de un transistor subsiguiente, cuyo resistor colector tiene un valor alto con respecto al del primer transistor.

4ª.- Una disposición de circuito para separar impulsos de sincronización de campo en televisión.

Tal y como se ha descrito en la Memoria que antecede, representado en los dibujos que se acompañan y con los fines que se han especificado.

Esta Memoria consta de veintiuna hojas escritas a máquina por una sola cara.

Madrid, 21 ASO 1961

P.A.

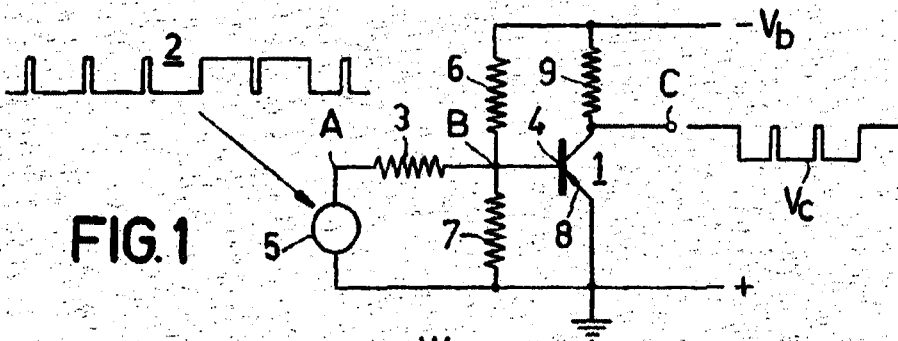


FIG. 1

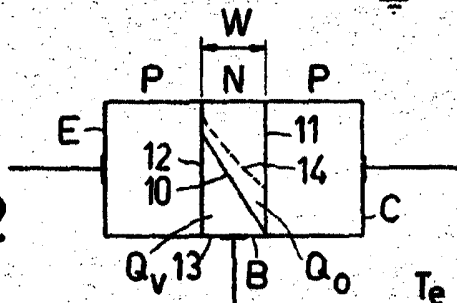


FIG. 2

267308

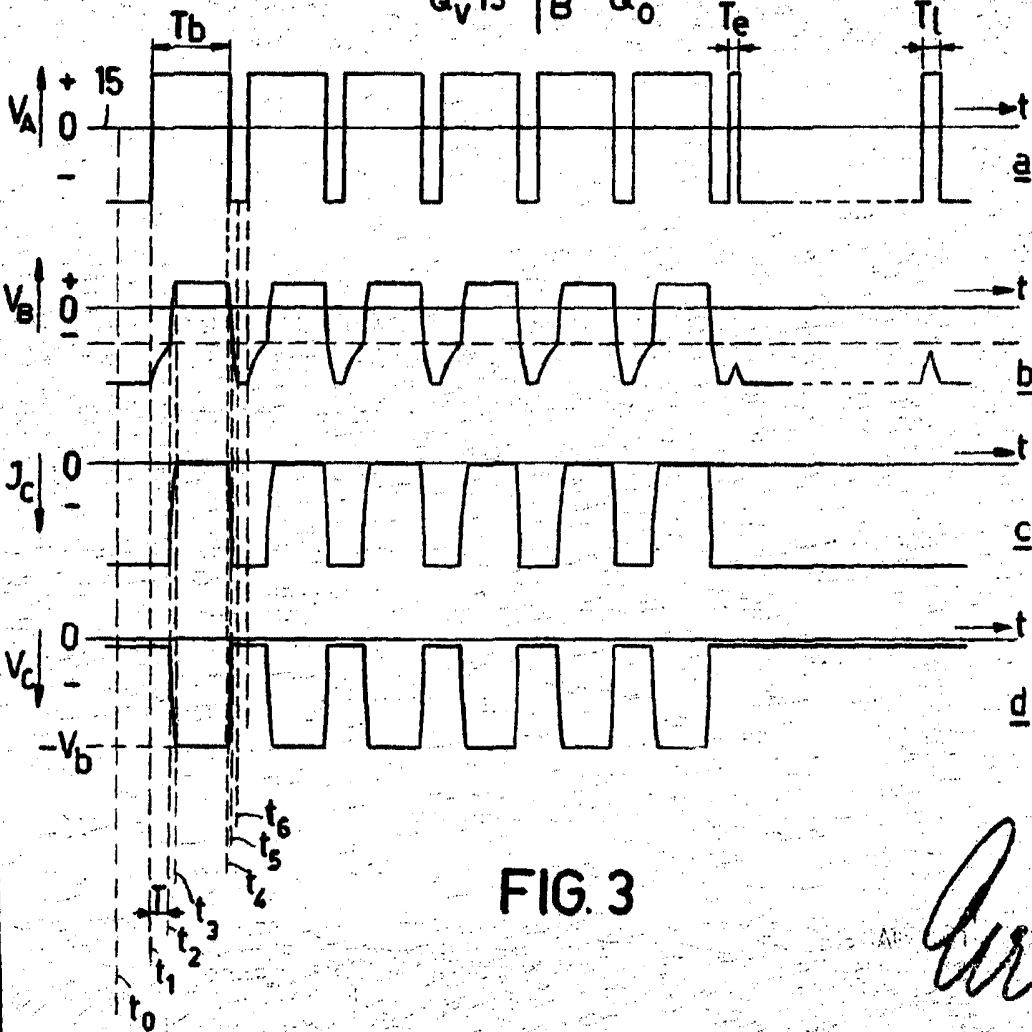
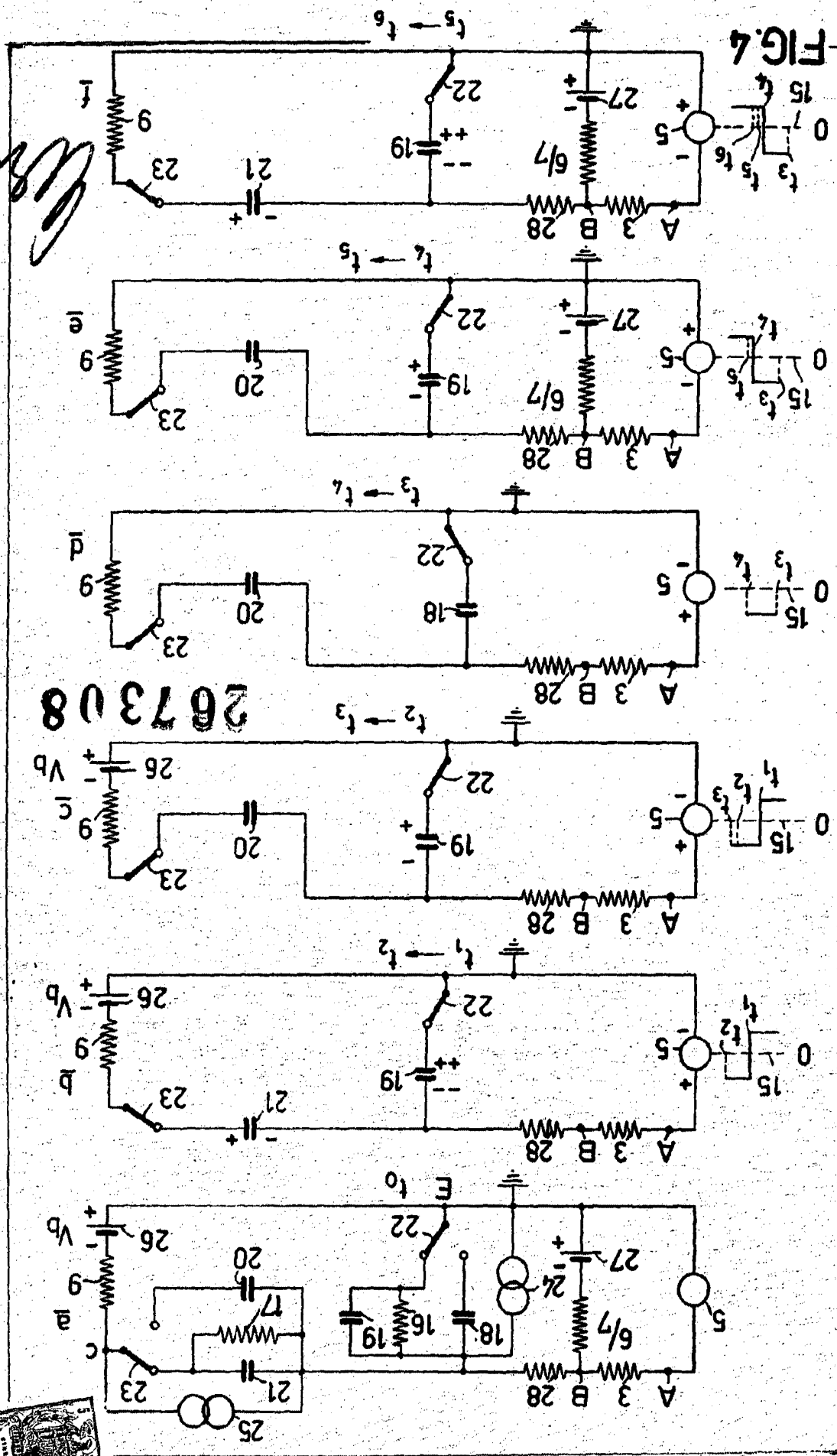


FIG. 3

*Carl*

FIG. 4



267308

*Handwritten signature or initials*



111/111

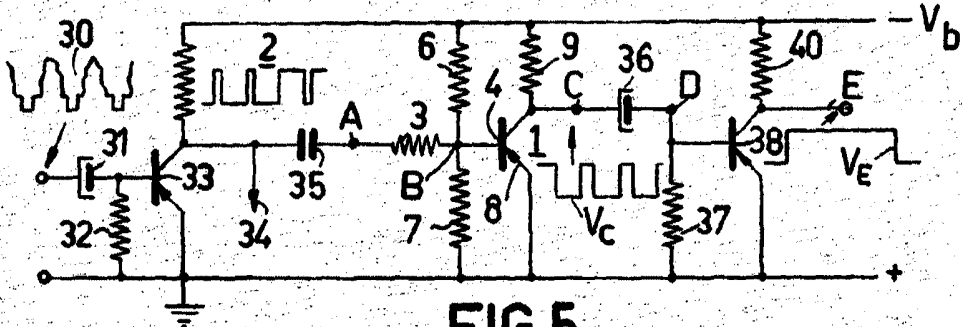


FIG. 5

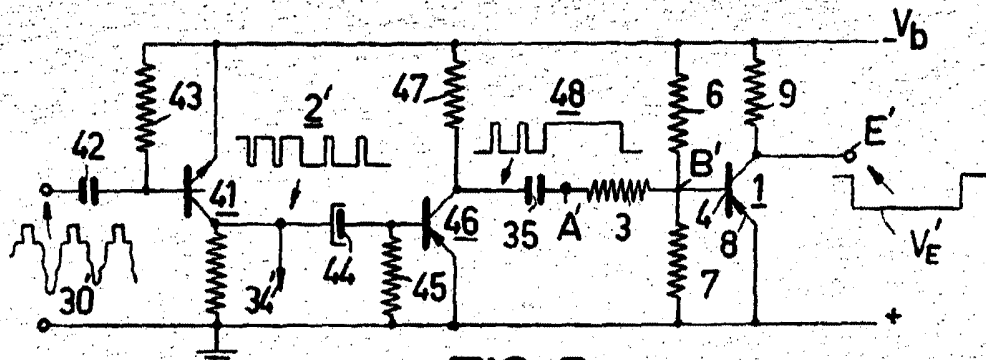


FIG. 7

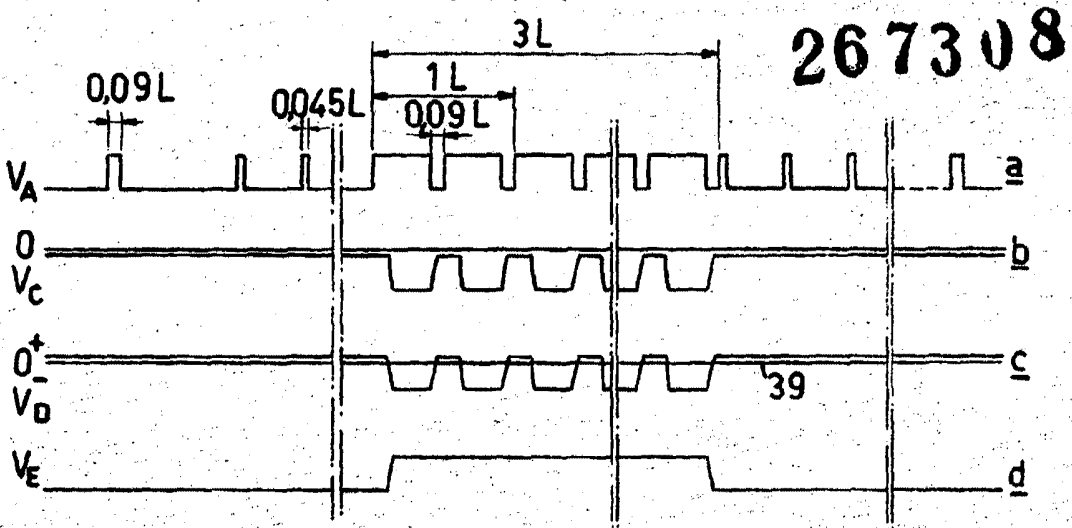


FIG. 6