

AÑO 1958

Expediente núm. _____



245581

REGISTRO DE LA PROPIEDAD INDUSTRIAL

PATENTE DE INVENCIÓN

MEMORIA DESCRIPTIVA

que se acompaña a la solicitud de

una **PATENTE DE** INVENCIÓN por 20 años, en España

a favor de

WESTERN ELECTRIC COMPANY INCORPORATED, de nacionalidad

norteamericana domiciliado en NEW YORK (Broadway) (EE. UU.)

calle de Broadway núm. 195

por:

• Circuito eléctrico de comparación de señales, para indicar la magnitud exacta y el signo de la diferencia entre dos números",

Nº 10706

Agente Sr. BOLIBAR?

ML/.

Caso: R.W. Ketchledge 46

2 45581



P A T E N T E D E I N V E N C I O N

a favor de

WESTERN ELECTRIC COMPANY INCORPORATED - de nacionalidad norteamericana - domiciliada en NEW YORK (Estados Unidos) 195 Broadway.

por:

"Circuito electrico de comparacion de señales, para indicar la magnitud exacta y el signo de la diferencia entre dos números".

====:oOo:=====

M e m o r i a d e s c r i p t i v a

Este invento se refiere a sistemas de comparación



2 45581

de señales eléctricas, y más concretamente, a un sistema para comparar números binarios, e indicar la magnitud exacta y el signo de la diferencia entre ellos.

Una de las operaciones que los sistemas de manipulación de información electrónicas tienen que realizar a menudo es la detección rápida y exacta de la diferencia entre dos números que pueden representar dos elementos distintos de información manipulados por los aparatos. Por ejemplo, los sistemas colectores rápidos de información de tubos de rayos catódicos sólo son factibles si puede situarse rápida y exactamente un haz electrónico en un anticátodo colector, de acuerdo con información directiva suministrada al sistema de desviación de los haces. Un sistema de comparación de números binarios asegura la rapidez y la precisión requeridas. Los números binarios constituyen la información directiva entrante, y cada posición del anticátodo colector en que incide el haz forma un número binario discreto saliente. La comparación de los números entrante y saliente da una señal de diferencia que puede utilizarse con ventaja para reponer el haz en la posición distada por la información entrante.

Las formas de números binarios utilizadas en tales sistemas de comparación y adoptadas en la mayoría de los aparatos manipuladores de información electrónica son las que permiten representaciones alternas de cada cifra, por ejemplo, una clave binaria en la que un grupo cifrado consiste en una serie numérica de cualquier número de "ceros" o de "unos" en cualquier disposición permutativa

De conformidad con este invento, se describe un sistema de comparación de números binarios que satisface los requisitos de servocorrección rápida de tal aplicación en un apa-



14 NOV
2 455 81

5 rato colector. El sistema recibe todas las cifras de dos números de varias cifras simultáneamente, compara las cifras correspondientes por intervención o contraste de las cifras más significativas, y proporciona salidas alternas, cada una de las cuales indica la magnitud exacta y el signo de la diferencia entre los números comparados.

Un objeto del invento es proporcionar un sistema rápido de comparación de números binarios.

10 Otro objeto de este invento es comparar dos números binarios, a fin de indicar sus magnitudes relativas o su signo, y la magnitud exacta de su diferencia.

15 Los mencionados objetos se consiguen, de conformidad con una forma ilustrativa de realización del presente invento, aplicando a una red de comparación cada una de las distintas cifras de un primer número de clave binaria, en forma de una de dos señales eléctricas, y asignando a cada cifra una entrada diferente en una de varias posiciones de comparación de la red. Cada una de las diversas cifras de un segundo número de clave binaria que ha de compararse con el primero se aplica como una de dos señales eléctricas a otra entrada, en la misma posición de la señal que corresponde a la cifra de significación análoga del primer número. Así, cada par de cifras de significación correspondiente en los números comparados, se aplica a una distinta posición o altura en el comparador. Por conveniencia, todas las cifras se aplican a sus respectivas entradas simultáneamente. Al circuito de comparación se asocian varios elementos evaluativos en cada posición, los cuales se acoplan a una salida distinta de varias salidas alternas comunes, y esto da la magnitud relativa o signo y la diferencia exacta de la



2 45581

de magnitud de los números binarios comparados.

5 Se conocen ya sistemas de comparación de números binarios que derivan la magnitud y el signo de la diferencia entre dos números entrantes aplicados al comparador en forma binaria, y mas concretamente, que derivan la magnitud exacta y el signo de la diferencia entre los números comparados y consiguen más precisión y fidelidad, utilizando diferentes resultados de comparación de cifras, pero contrastarlas a base de comparaciones de cifras más o menos significativas.

10 El sistema del presente invento proporciona resultados comparables utilizando un acceso único a la lógica del problema. Este acceso reviste la forma de una nueva disposición de red caracterizada por una serie de cuatro posibles señales de contraste procedentes de cada comparación de cifras
15 realizada, y señales salientes de contraste derivadas de posiciones de cifras menos significativas.

De conformidad con este invento, se efectúan simultáneamente comparaciones de dígitos binarios en cada posición a fin de determinar la presencia en cada posición de una paridad o disparidad de cifras. Cada posición se dispone para obtener una resultante de comparación que indique tal paridad o
20 disparidad, y que pueda iniciar dos de las cuatro señales posibles de comparación trasladadas a posiciones de cifras menos significativas. Después de evaluar adecuadamente cada resultante de comparación, de acuerdo con su significación individual
25 de posición en los números comparados, y según resultantes de comparación, en posiciones comparativas de cifras de orden superior, reflejadas por las señales comprobantes de "arrastré", una adición de las resultantes da el signo y la magnitud exacta
30 de la diferencia entre los números de manera rápida, preci-

14 NOV



2 45581

sa y veraz,

La red se puede adaptar para comparaciones de diversas formas de clave binaria. En este caso se emplean dos distintas formas de clave binaria, vulgarmente conocidas por clave binaria corriente y clave binaria reflejada, esta última derivada de la primera como se describe en la patente estadounidense número 2.632.058, otorgada el 17 de marzo de 1953.

El siguiente ejemplo de simple substracción, en el que el número decimal 26 (10111 en clave binaria reflejada) se resta del número decimal 37 (00101 en clave binaria corriente), ilustra el funcionamiento del sistema de comparación conforme al invento:

	Evaluación	36	16	8	4	2	1
	Posición	A	B	C	D	E	F
15	Minuendo						
	37 (dec.) (binaria corriente)	1	0	0	1	0	1
	Substraendo						
	26 (dec.) (binaria reflejada)	<u>0</u>	<u>1</u>	<u>0</u>	<u>1</u>	<u>1</u>	<u>1</u>
	Resultante de comparación $\oplus x$						
20	11 Resultante evaluada	0	0	2(+4)	0	2(+1)	+1=11

Cada posición de dígitos A-F en los números binarios tiene asignada una evaluación binaria que corresponde a la significación posicional de la cifra en el número. Así, la posición A de la cifra más significativa, en este ejemplo, lleva asignada una evaluación de 32, que corresponde a su significación (2^5) en un número binario de seis cifras. De conformidad con la lógica de este sistema de comparación, la comparación de las cifras más significativas, que da una disparidad, desarrollará dos "arrastres", determinados por la polaridad de la discrepancia, y que contrastan las salidas de posi-

14 NOV



2 45581

ciones de cifras menos significativas.

5 El sistema conforme al presente invento emplea un modo equivalente de expresar cifras binarias; por ejemplo, una cifra binaria "uno" representa la evaluación asignada a su propia posición, o bien una suma de evaluaciones asignadas a todas las posiciones de cifras menos significativas, más una evaluación adicional unitaria. Así, en este caso, la cifra "uno" en la posición A, o sea $16 + 8 + 4 + 2 + 1 + 1$, suma de las evaluaciones asignadas a todas las posiciones de cifras menos significativas, más uno. Ello equivale a expresar el número 10000, $6 \ 32$ en clave binaria corriente por $011111 + 1$. En la clave binaria corriente, desde luego, el valor de cifras "uno" sucesivas de orden inferior se añade al valor de la cifra "uno" más significativa, para dar el valor del número. En la clave binaria reflejada, el valor de cualquier cifra se puede expresar por la evaluación de su posición propia y de las posiciones de todas las cifras siguientes, o bien por el doble de la evaluación de las posiciones de todas las cifras menos significativas, más una evaluación unitaria adicional. Por consiguiente, el ejemplo, la cifra "uno" en la posición B. del substraendo representa $16 + 8 + 4 + 2 + 1 = 31$, $6 \ 2(8) + 2(4) + 2(2) + 2(1) + 1$. Una cifra "uno" menos significativa en el número de clave binaria reflejada se evalúa de modo semejante, pero toma el signo contrario al de la cifra "uno" que la precede. Así, en el substraendo del ejemplo, la cifra "uno" en la posición D representa $- 2(2) - 2(1) - 1 = 7$; en la posición E representada $+ 3$, y en la posición F, -1 .

30 Utilizando estos medios alternativos para expresar valores de cifras en cada clave, el sistema conforme al inven-

174 NOV



- 7 -

2 4 5 5 8 1

to identifica la disparidad positiva en la posición A de este ejemplo iniciando dos señales de "arrastre" positivas, que tienden a proporcionar salidas de esta polaridad en cada posición de cifras menos significativas, más una salida adicional con evaluación unitaria, y la suma de estas salidas reflejará la magnitud y el signo de la diferencia entre los números comparados. Unode los "arrastrés" garantiza que todas las salidas tienen el signo deseado, positivo en este caso, y evita que se inicien "arrastrés" negativos en posiciones de cifras menos significativas.

Es evidente, por lo expuesto, que por la disparidad de las cifras mas significativas el circuito se informa de que existe una diferencia entre los números comparados, pero se reserva a las cifras sucesivas determinar si esta diferencia es máxima, mínima o intermedia. La diferencia positiva máxima entre los números comparados, con esta disparidad inicial, ocurriría si el minuendo fuera 63, ó 111111 en clave binaria corriente, y el substraendo fuese 0, ó 000000 en clave binaria reflejada. En este caso los dos "arrastrés" positivos iniciados en la posición A darían dos salidas positivas distintas en cada posición B-F de las cifras, mas la salida unitaria adicional, para una resultante final de $2(16) + 2(8) + 2(4) + 2(2) + 2(1) + 1 = +63$.

Puede apreciarse por la aparición de "ceros" en el minuendo y de "unos" en el substraendo reduce esta resultante de máxima diferencia, y que la última resultante de mínima diferencia, con una disparidad positiva en la posición A. resulta cuando el minuendo es 32, ó 100000 en clave binaria corriente, y el substraendo es 31, ó 010000 en clave binaria

30



2 45581

reflejada. Entonces, los "ceros" de las posiciones B-F del
 minuendo impedirían que uno de los "arrastrés" produjera su
 salida en cada una de estas posiciones, y el "uno" en la po-
 sición B del substraendo impedirían al otro "arrastre" produ-
 5 cir su salida en esa posición y en las de todas las cifras
 menos significativas. La única salida no inhibida en este
 caso es la adicional de evaluación unitaria, de donde se de-
 riva la resultante final correcta + 1.

Así, en el presente ejemplo, los "ceros" de las po-
 10 siciones B,C y E del minuendo reducen la resultante final
 desde la máxima posible, evitando que uno de los "arrastrés"
 produzca su salida en cada una de estas posiciones. De manera
 análoga, el "uno" de la posición B del substraendo hace ma-
 yor el substraendo, y tiende a su vez a disminuir la resul-
 15 tante de diferencia final. Para lograr este resultado, el
 "uno" de la posición B impide al otro "arrastre" positivo
 producir su salida en esta posición y en las de todas las
 cifras menos significativas. El "uno" de la posición D del
 substraendo reanuda la cadena de salidas dominadas por este
 20 arrastre en la posición D. y en las de todas las cifras menos
 significativas. Los "unos" sucesivos de las posiciones E y
 F detienen y reanudan el contraste de salidas ejercido por el
 arrastre.

En resumen, la disparidad entre las cifras más sig-
 25 nificativas, que en este ejemplo se registra en la posición A
 unicia dos arrastres positivos, para producir dos salidas
 positivas en cada posición de cifras menos significativas,
 más una salida unitaria adicional. La situación de las ci-
 fras en las posiciones B, C y E de cada número es tal, que
 30

14 NOV.



- 9 -

2 45581

inmovilizan en ellas ambas salidas; pero en las posiciones D y F, la situación de las cifras en cada número permite que ambos "arrastres" positivos produzcan salidas evaluadas correspondientes al valor asignado a esas posiciones, 2(+4) y 5 2(+1), respectivamente. Un "arrastre" positivo rebasa la posición F y produce la evaluación unitaria +1, salida que se agrega a las salidas de las posiciones D y F para dar la resultante +11 deseada. Una vez uniciado, uno de los "arrastres" no puede ser detenido, y producirá por lo menos la evaluación unitaria. Esto garantiza que una disparidad, requeri- 10 da para iniciar un arrastre, y que indica una diferencia finita en los números comparados, producirá al menos, una resultante de evaluación unitaria.

Es evidente, pues, que el comparador conforme a este invento determina la disparidad entre las cifras más signi- 15 ficativas; indica dos "arrastres" que tienden a proporcionar salidas, procedentes de cada posición de cifras menos significativas, en las cuales se refleje la diferencia máxima posible entre los números comparados que presentan esta disparidad inicial; y reduce al mínimo estas salidas contrastadas 20 por arrastre, de acuerdo con las respectivas cifras situadas en cada posición de las menos significativas.

En la forma ilustrada de realización de este invento, cada posición o escalón del comparador comprende una serie 25 de circuitos lógicos AND, OR, EXCLUSIVO OR, INHIBITORIO e INVERSOR, conocidos de los expertos en la materia. Por lo general, un circuito o pasaje lógico AND tiene varias entradas y una sola salida, y está diseñado de manera que una señal saliente se obtiene solo cuando se reciben simultáneamente señales iguales 30 de un tipo prefijado en cada una de las entradas. Un cir-

14 NOV 63



- 10 -

2 45581

cuito lógico OR es fundamentalmente un circuito con varias
entradas y una sola salida, y sirve para producir una señal
saliente cuando se reciben señales de un tipo prefijado en una
o varias entradas. Un circuito EXCLUSIVO OR tiene un par de
5 entradas y una sola salida, y combina elementos lógicos para
producir un tipo de señal saliente cuando se reciben señales
extrañas, de tipo opuesto, y el otro tipo de señal saliente
cuando llegan señales entrantes del mismo tipo. El circuito
INHIBITORIO proporciona una señal saliente cuando se recibe
10 una señal de tipo prefijado en una entrada, y no en otro inhi-
bitoria. El INVERSOR da una señal saliente de un tipo al reci-
birse una señal entrante del tipo opuesto.

Una característica del invento consiste en que se
efectúan comparaciones de cifras simultáneamente en distintos
15 circuitos lógicos, cada uno dispuesto para proporcionar varias
señales de contraste, elegidas entre más de dos señales posi-
bles, a circuitos lógicos que comparan cifras menos significa-
tivas, al sobrevenir una disparidad de cifras; las señales de
contraste sirven para determinar la evaluación sencilla o do-
20 ble y el signo de señales salientes derivadas de las posicio-
nes de cifras menos significativas.

Puede obtenerse un conocimiento integral de este in-
vento y de los mencionados y otros aspectos del mismo examinan-
do la siguiente descripción detallada y el plano adjunto, cuya
25 única figura representa en esquema una forma de ejecución del
invento.

En el dibujo se expone una realización del invento
en la que se aplica simultáneamente al circuito de comparación
que comprende las posiciones A-N se aplican simultáneamente ci-
30 fras de un número de clave binaria corriente $b_A b_B \dots b_{N-1} b_N$, res-

14 NOV.



- 11 -

2 45581

presentativas de minuendo comparado, y de un número de clave binaria reflejada $g_A g_B g_{N-1} g_N$ que representan el substraendo de la comparación.

5 Los números de clave binaria, comparados no se limitan a las cuatro cifras ilustradas, sino que pueden comprender las que se quiera, Por cada par suplementario de cifras de significación correspondientes en los números comparados, se añadenal comparador elementos de circuito como los de las posición B. Cada posición A-N recibe un par de cifras, de significación d de orden igual en los números comparados. Es decir, 10 que la posición A, que es la de comparación de cifras más significativas, recibe las cifras b_A y g_A , que son las de orden superior en cada uno de los números comparados.

15 Cada cifra se aplica por selección entre dos grados discretos de tensión en los correspondientes conductores de entrada. Estos dos grados de tensión representan las cifras binarias "1" y "0", y la explicación que sigue aludirá a la situación del circuito definida por la presencia de un "1" o de un "0".

20 Las comparaciones efectuadas en cada posición A-N indicarán paridad, disparidad positiva o disparidad negativa entre las cifras comparadas. Una paridad se expresará si las cifras comparadas son iguales, por ejemplo, ambas "1" o ambas "0". Si la cifra del minuendo es "1" y la del substraendo es 25 "0", se expresará una disparidad positiva, y una disparidad negativa si ocurre lo contrario.

Cada posición A-N comprende una porción de comparación otra de intervención o contraste y otra de evaluación. El segmento de comparación de la posición A de las cifras más 30 significativas comprende tres compuertas o pasajes AND 111,



14 NOV. 1958

- 12 -

245581

112, y 113, y un circuito inversor 114 (indicado por I). El segmento de comparación de las posiciones de todas las cifras menos significativas comprenden también un circuito inhibitorio (indicado por INH) y un circuito exclusivo OR (indicado por EXCL OR) tales como 215 y 205, respectivamente, en la posición B.

El segmento de contraste de cada posición, excepto de la A, comprende un pasaje AND, cuatro pasajes OR, cuatro circuitos inhibitorios, y dos circuitos exclusivos OR. Cada pasaje AND se representa como un semicírculo despejado, y los pasajes OR, como el 225 en la posición B, se han dibujado como un semicírculo atravesado por los conductores de entrada.

El segmento de evaluación del circuito comparativo comprende elementos de un convertidor analógico 500. Hay cuatro elementos asociados a cada posición, excepto la de las cifras más significativas, y comunican a las señales recibidas del segmento de contraste del comparador una evaluación equivalente a la asignada a la posición de la cifra respectiva. Es decir, que la posición B, en el comparador de cuatro cifras ilustrado, tiene una evaluación binaria de 4, y cada uno de los elementos $-R_B$ y $+R_B$ comunican una evaluación correspondiente de 4 a las señales recibidas del segmento de contraste de la posición B. Otros dos elementos agregados de evaluación unitaria $-R_0$ y $+R_0$ están conectados a conductores procedentes del segmento de contraste de la posición N.

Una comparación entre dos números binarios servirá para demostrar el funcionamiento del circuito. Supongase que ha de compararse el número 13 con el número 9, y que el primero es el de referencia o minuendo. La tabla I expone los elementos del problema.



TABLA I

2 4 5 5 8 1

	Evaluacion	8	4	2	1
	Posicion	A	B	N-1	N
5	13 (dec) $b_A b_B b_{N-1} b_N$ (bin, corriente)	1	1	0	1
	<u>9 (dec) $g_A g_B g_{N-1} g_N$ (bin.reflejada)</u>	<u>1</u>	<u>1</u>	<u>0</u>	<u>1</u>
	Resultante de comparacion		+ x		
	+4 Resultante evaluada		+2	+1	+1=+4.

La resultante correcta es +4. Por consiguiente, el
 10 circuito debe dar una señal saliente de signo más o magnitud re-
 lativa, y una señal saliente de magnitud diferencial con eva-
 luacion binaria de 4.

Debe advertirse que, en este caso, los números com-
 parados presentan varias paridades, que normalmente darian re-
 15 sultantes de comparación "ceros" en cada posicion de cifra.
 Como es natural, tales resultantes no pueden producir la resul-
 tante final de +4, y por eso se disponen elementos suplementa-
 rios de circuito para asegurar una disparidad, con la consi-
 guiente resultante de comparación. Los elementos de circuito
 20 utilizados en esta forma de realización vuelven una cifra de
 la entrada en clave binaria reflejada a una posicion cuando la
 posicion de la cifra de orden inferior inmediato recibe un
 "uno" en cada una de sus entradas. Así, en el ejemplo de la
 tabla I, la paridad de cifras en la posicion A es traducida
 25 en una reversión de la cifra g_B de clave binaria reflejada, en
 la posicion B. la disparidad positiva resultante en la posi-
 ción B proporciona una salida que activa dos conductores de
 "arrastre" positivos, y las señales que pasan por ellos sir-
 ven para contrastar las salidas en posiciones de cifras menos
 30 significativas, a fin de dar la resultante evaluada +4 que se

14 NO



2 45581

busca.

A continuacion se explica el funcionamiento detallado de cada posicion en el circuito, con las diversas salidas suministradas por el ejemplo de la tabla I. La posicion A recibe las cifras más significativas b_A y g_A de los dos números entrantes. En este caso, aparece un "uno" en cada conductor de entrada, de modo que el pasaje de comparación AND 111 recibe un "uno" de la entrada g_A , y el pasaje de comparación AND 112 recibe un "uno" de la entrada b_A . el pasaje AND 113 recibe "unos" por cada uno de sus conductores de entrada, y suministra una salida "uno" al inversor 114 y al circuito exclusivo OR 205. En consecuencia, el inversor 114 proporciona una salida "cero", que se recibe en una segunda entrada a cada uno de los pasajes de comparación AND 111 y 112, de modo que no aparece señal saliente "uno" en ninguno de los conductores de "arrastre" 120, 121, 122 y 123 conectados a la posición B.

La posicion B recibe las cifras inmediatamente menos significativas b_B y g_B de los números de entrada. También ahora aparece un "uno" en cada uno de los conductores de entrada, pero en este caso, el "uno" de la entrada g_B es invertido por el circuito exclusivo OR 204 al recibir la señal "uno" del pasaje AND 113 en la posición A. Como se ha descrito antes, un circuito exclusivo OR suministrará una salida "uno" al recibir entradas desiguales, y una salida "cero" al recibir entradas iguales. El circuito exclusivo OR 205 recibe entradas iguales en caso, lo cual se traduce en una salida "cero". El pasaje AND 210 recibe el "cero" del circuito exclusivo OR 205, y la entrada "uno" de b_B , y permanece inac-



2 455 81

tivo. El inversor 220, a falta de una entrada "uno" procedente del pasaje AND 210, es decir, al recibir una entrada "cero" proporciona una salida "uno" a los pasajes de comparación AND 225 y 230. El pasaje de comparación AND 230 recibe, por tanto, 5 dis entradas "uno", y transmite una salida "uno" por el conducto 231. Esta señal saliente "uno" del circuito de comparación se envía por el conductor 232 y el pasaje de contraste OR 240 al conductor de arrastre 241, y por el conductor 233, 10 através del circuito de inhibición 250 y del pasaje de contraste OR 255, al conductor de "arrastre" 256. La señal "uno" que pasa por el conductor de salida 231 del circuito de comparación proporciona una salida para el pasaje de contraste NAD 275, y la entrada inhibitoria para el circuito de inhibición 280. Como los conductores de arrastre 120-123 proceden- 15 tes de la posición A llevan sendas señales "ceros", no hay salidas de la posición B, pero existen senales "uno" en los conductores de arrastre 241 y 256, para contrastar las salidas de comparación en la posición N-1.

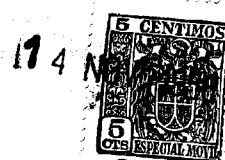
Los pasajes de comparación AND 325 y 330 en la posición N-1 reciben las entradas "cero" de a_{N-1} y b_{N-1} , y no proporcionan salidas "uno". Por tanto, el circuito exclusivo OR 20 225, que recibe un "uno" del conductor de "arrastre" 241 y un "cero" del pasaje de comparación NAD 325, suministra una salida "uno" por el conductor 336, la cual se transmite por el 25 pasaje de contraste OR 340 al conductor de "arrastre" 341, y por el circuito inhibitorio 345, a un elemento $+R_{N-1}$ del convertidor analógico 500, que comunica una evaluación binaria de $+2$ a esta señal y la pasa al conductor 501 de salida positiva. La señal "uno" que llega al conductor de "arrastre" 256 desde 30 la posición B se transmite por el pasaje de contraste OR 355 en



2 45581

la posición N-1 al conductor de arrastre 356, Así la posición N-1 suministra una sola salida positiva, evaluada según su valor posicional, y una señal "uno", para cada conductor de arrastre 341 y 356, a la posición N.

5 La posición N recibe señales "uno" en cada una de sus entradas g_N y b_N . El circuito exclusivo OR 405, que recibe un "cero" de la posición N-1 y un "uno" de la entrada g_N , suministra una salida "uno" al pasaje de comparación AND 425 y al pasaje AND 410; este, que recibe "unos" del circuito exclusivo 10 OR 405 y de la entrada b_N , envía una salida "uno" al circuito inhibitorio 415. En este caso, la señal "uno" es inhibida por la señal "uno" que pasa por el conducto de "arrastre" 356 desde la posición N-1, a través del pasaje de contraste OR 460, a la entrada inhibitoria del circuito 415. La 15 consiguiente señal de salida "cero" del circuito de inhibición 415 se invierte en el inversor 420 para proporcionar señales "uno" a entradas de los pasajes de comparación AND 425, y 430. Con señales "uno" en cada una de sus entradas respectivas, los pasajes de comparación AND 425 y 430 suministran 20 señales salientes "uno" por los conductores 426 y 431, respectivamente. La señal "uno" del conductor 426, con la señal "uno" del conductor de "arrastre" 341 procedente de la posición N-1, activa el circuito exclusivo OR 435, para enviar una señal "cero" al conducto de salida 436. La señal "uno" que 25 pasa por el conductor de arrastre 356 desde la posición N-1 se recibe en la entrada inhibitoria del circuito 465, y sirve para bloquear la señal "uno" en el conductor 426, de modo que aparece una señal "cero" en los conductores 466 y 467, para evitar señales salientes negativas.



2 455 81

La señal "uno" procedente del pasaje de comparación AND 430 por el conductor 431, es transmitida por el circuito de inhibición 450 y el pasaje OR 455 a la sección $+R_0$ del convertidor analógico 500. La señal "uno" del conducto 431, procedente del pasaje de comparación AND 430, se combina también con la señal "uno" del conducto de "arrastre" 356, procedente de la posición $N-1$, para que el pasaje de contraste AND 475 proporcione una señal "uno" a una sección $+R_N$ del convertidor analógico 500. Cada una de las secciones $+R_0$ y $+R_N$ comunicarán una evaluación binaria de unidad a las señales "uno" allí recibidas, de modo que, en este caso, se envíen dos señales $+1$ por el conductor de salida positiva 501.

Resumiendo la operación, la paridad de cifras "uno" en la posición A determinó una disparidad en la posición B, y está proporcionó a su vez dos "arrastrés" positivos para contrastar salidas en posiciones de cifras menos significativas. El segmento de contraste en la posición $N-1$ utilizó uno de esos "arrastrés" para suministrar una sola salida positiva evaluada de $+2$, e hizo continuar los dos "arrastrés" positivos a la posición N. Esta posición empleó un "arrastre" positivo para proporcionar dos salidas positivas con evaluación binaria de $+1$. El "arrastre" positivo se utilizó también en la posición N para inhibir "arrastrés" negativos que de otro modo se hubieran iniciado en esa posición. En consecuencia, el conductor 501 de salida positiva recibió una salida de $+2$ de la posición $N-1$, y dos salidas de $+1$ de la posición N, las cuales se combinaron para formar la resultante final $+4$ deseada.

Puede verse, por consiguiente, que la disparidad entre las cifras más significativas determina el signo de la re-

174 NOV



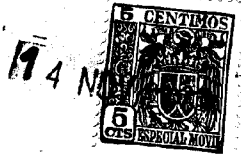
2 45581

sultante final. Una disparidad de cierta polaridad hace que dos
 señales de "arrastre" de esa polaridad contrasten o intervien-
 gan las salidas de la misma polaridad procedentes de posiciones
 de cifras menos significativas. Uno de los "arrastrés" inhibe
 5 también posibles "arrastrés" de la polaridad opuesta en posi-
 ciones de cifras menos significativas, resultantes de dispari-
 dades de esa polaridad opuesta en tales posiciones. Por tanto-
 se indican cuatro "arrastrés" para cada posición de cifras,
 los cuales contrastan cuatro salidas distintas de cada posi-
 10 ción de evaluación correspondientes a la evaluación binaria de
 las posiciones respectivas, más una salida suplementaria en
 cada polaridad, de evaluación binaria de unidad. Los diversos
 "arrastrés" positivos se combinan con la resultante de compa-
 ración en cada posición para determinar cuál de las salidas de
 15 la misma se ha de activar.

Las reglas a que se ajusta el funcionamiento del cir-
 cuito se pueden resumir como sigue:

1ª Si ambas entradas de la posición son "cero", no
 producen resultantes de comparación ni "arrastrés" para la po-
 20 sición de tales cifras.

2ª Si la cifra de entrada de clave binaria corriente
 es un "cero", y la de clave binaria reflejada es un "uno", se
 inician dos "arrastrés" de una polaridad en esa posición. To-
 das las salidas de la misma polaridad en posiciones de cifras
 25 menos significativas se excitarán mientras todas estas cifras
 sean "ceros". Una cifra "uno" menos significativa en clave bi-
 naria corriente inhibe una salida en su posición; una cifra
 "uno" menos significativa en clave binaria reflejada detiene
 una de las señales de "arrastre" en esa posición, evitando así



2 45581

una salida en esa posición y en todas las de cifras menos significativas. Este "arrastre" se reanudará al aparecer otra cifra "uno" en clave binaria reflejada en una posición de cifra menos significativa.

5 3ª Si la cifra de entrada en clave binaria corriente es uno "uno", y la de clave binaria reflejada es un "cero" se iniciarán dos "arrastrés" de la polaridad opuesta. Todas las salidas en posiciones de cifras menos significativas de esa polaridad se excitarán mientras sean "uno" todas las cifras menos significativas en clave binaria corriente y "cero" todas esas cifras en clave binaria reflejada. La aparición de una cifra "cero" en clave binaria corriente en una posición de cifra menos significativa inhibirá una salida en esa posición precisamente. La aparición de una cifra "uno" en clave binaria reflejada en una posición de cifra menos significativa detendrá un "arrastre" y una salida en esa posición en la de todas las cifras menos significativas siguientes. Otro "uno" en clave binaria reflejada en una posición de cifra menos significativa reactivará el "arrastre" detenido al aparecer el precedente "uno" en clave binaria reflejada, y le permitirá producir salidas en posiciones de cifras menos significativas.

10

15

20

4ª Si las dos cifras de entrada son "unos", y no ha habido disparidad en una posición de cifras más significativas, el signo de la diferencia es indeterminado. En este caso, no se producirán salidas ni "arrastrés" en tal posición, y se invierte la cifra de entrada en clave binaria reflejada en la posición de la cifra siguiente.

25

La lógica implicada en la comparación de números binarios desarrollada en el circuito se puede expresar en forma

30



2 45581

algebraica utilizando la terminología de Boole, según se expone a continuación, numerando las fases para concordancia con las reglas antes enunciadas.

1. Si $b_1 = 0$, y $g_1 = 0$.

No hay producción de salida ni de arrastres.

5

2. Si $b_1 = 0$, y $g_1 = 1$:

Se inician "arrastres" c_1 y c_2 ;

$$\text{Arrastre } c_1 = c_1 g'_n + c'_1 g_m$$

$$\text{Arrastre } c_2 = c_2$$

$$\text{Salida } (+V_{n1}) = c_1$$

10

$$\text{Salida } (+V_{n2}) = c_2 b'_n$$

Al final del arrastre c_2 aparece una salida adicional de 1.

3. Si $b_1 = 1$, y $g_1 = 0$:

Se inician "arrastres" c_3 y c_4 ;

15

$$\text{Arrastre } c_3 = c_3 g'_n + c'_3 g_n$$

$$\text{Arrastre } c_4 = c_4$$

$$\text{Salida } (-V_{n1}) = c_3$$

$$\text{Salida } (-V_{n2}) = c_4 b_n$$

Aparece al final del arrastre c_4 una salida adicional de 1.

20

4. Si $b_1 = 1$, y $g_1 = 1$:

Se invierte la siguiente cifra de entrada (g_n) en clave binaria reflejada, y se aplican las reglas precedentes a la comparación de cifras así planteada.

25

Debe entenderse que la disposición aquí descrita es simplemente ilustrativa de la aplicación de los principios del invento. Los entendidos en la materia pueden idear otras muchas sin apartarse del espíritu y alcance del invento.

14 NOV



2 45581

-----: N O T A :-----

Se reivindica como objeto de esta patente:

5 1.- Circuito eléctrico de comparación de señales para indicar la magnitud exacta y el signo de la diferencia entre dos números, uno expresado en clave binaria corriente, y en otro en clave binaria reflejada, el cual comprende un circuito distinto de comparación para cada posición de cifras en dichos números; medios para aplicar señales representativas de
10 cifras de igual significación en tales números a circuitos determinados de comparación, y medios de salida correspondientes a posiciones particulares de cifras; caracterizado por medios de contraste o intervención que comprenden más de dos conductores de arrastre, para conectar al circuito de comparación
15 de cada posición con los medios de salida en posiciones de cifras menos significativas.

20 2.- Circuito eléctrico según la reivindicación 1ª caracterizado porque el elemento de contraste comprenden pares primero y segundo de conductores de arrastre, los cuales conectan respectivamente salidas primera y segunda del circuito de comparación de cada posición con las salidas de posiciones de cifras menos significativas.

25 3.- Circuito eléctrico según la reivindicación 2ª caracterizado porque los pares primero y segundo de conductores de arrastre comprenden un conductor positivo y otro negativo, respectivamente, y se disponen medios de inhibición, conectados entre los pares de conductores de arrastre en la posición de cada cifra, de modo que una señal en uno de tales pares de conductores impida el transporte de señales proce-
30

14 NOV.



-- 22 --

2 45581

dentos de un circuito de comparación de cifras menos significativas al otro par de conductores de arrastre.

5 4.- Circuito eléctrico según la reivindicación 3ª, caracterizado porque el citado elemento de salida comprende terminales de salida positivo y negativo, elementos de evaluación conectados por pares entre los medios de contraste en cada posición y dichos terminales positivo y negativo de salida, respectivamente, y medios para aplicar en forma selectiva 10 señales desde el circuito de comparación, a través de uno o de los dos elementos de evaluación de un par elegido de ellos de acuerdo con la mencionada comparación de cifras.

15 5.- Circuito eléctrico según cualquiera de las reivindicaciones 2ª a 4ª, caracterizado por disponerse elementos de inhibición conectados entre los conductores de arrastre y los elementos de salida en cada posición de cifras, de modo que una señal en uno de los citados conductores de arrastre impida el transporte de ciertas señales de comparación desde un circuito de cifras menos significativas a los elementos de 20 salidas asociados.

25 6.- Circuito eléctrico según cualquiera de las reivindicaciones 2ª a 5ª caracterizado porque tales elementos de salida comprenden porciones positiva y negativa distintas, y los medios de contraste o intervención constan de un primer par de conductores que conectan las salidas del primer circuito de comparación con las citadas porciones de salida positivas en todas las posiciones de cifras menos significativas, y de un segundo par de conductores que conectan el segundo circuito de comparación en las porciones de salida negativas en 30 todas las posiciones de cifras menos significativas.



14 NOV

- 23 -

2 45581

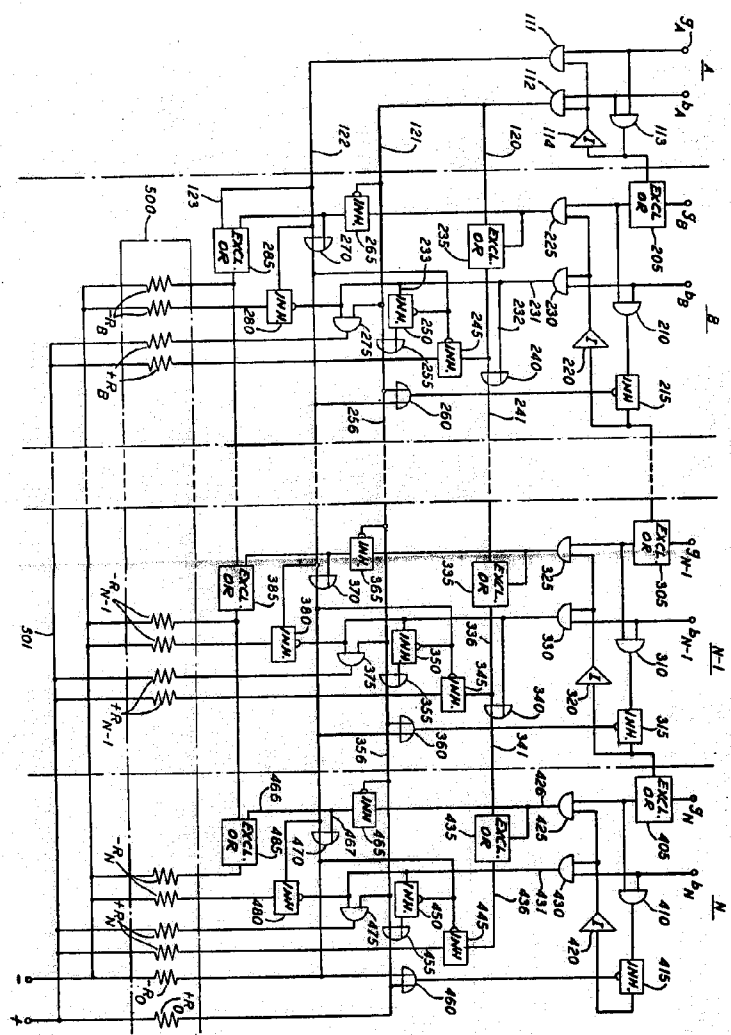
7.- Circuito eléctrico de comparacion de señales para indicar la megnitud exacta y el signo de la diferencia entre dos números.

Esta memoria conta de veinti tres páginas escritas por una sola cara.

BARCELONA, 14 NOV. 1958

P.A.

JOSE M. SOLER
P.P.



2 45581

9.A.