

PATENTE DE INVENCION

BA NUMBER 0896

223614

223614

M E M O R I A     D E S C R I P T I V A

sobre:

"PERFECCIONAMIENTOS EN APARATOS PARA OBTENER UN NUMERO  
"MAXIMO DE CLAVES INDEPENDIENTES, PARTIENDO DE UN NUMERO  
"MINIMO DE SEÑALES DE ENTRADA DE CONTROL DE CLAVE".

=====

SOLICITANTES: SKIATRON ELECTRONICS & TELEVISION CORPORATION,  
entidad norteamericana, domiciliada en 30 East, 10th  
Street, New-York, N.Y. Estados Unidos de America.

=====

Este invento se refiere a la codificación puesta en clave, y especialmente a aparatos para establecer un número máximo de claves independientes partiendo de un número mínimo de señales de entrada, de control de clave.

5. Básicamente, se funda en el establecimiento de una condición o modalidad dada de clave durante un periodo de tiempo predeterminado y en utilizar esta modalidad de clave, en combinación con un suministro ulterior de señales de entrada de control de clave, para determinar una condición
10. o modalidad de clave durante un periodo de tiempo posterior.



De acuerdo con este invento, se proporcionan aparatos para establecer o conseguir un número máximo de claves independientes, partiendo de un número mínimo de señales entrantes de control de clave, y que incluye medios independientes de una condición o modalidad de clave que existió durante un periodo de tiempo dado, para controlar la respuesta o reacción de un circuito de clave durante un periodo de tiempo ulterior.

15.

Para que la descripción se comprenda con mayor facilidad y pueda aplicarse a la práctica, sin inconveniente, en la explicación siguiente se hace referencia a los dibujos adjuntos, en los que:

20.

La fig. 1 muestra una gráfica de señales entrantes, de control de clave representativas.

25.

La fig. 2, es un circuito de acuerdo con un tipo de construcción de este invento.

La fig. 3 representa un circuito de acuerdo con un segundo tipo de construcción de este invento. La fig. 4 es una gráfica de señales representativas a restringir selectivamente.

30.

La fig. 5, es una gráfica de otras señales representativas a restringir selectivamente.

La fig. 6 representa un conjunto de medios de restricción a emplear con los circuitos de las figuras 2 y 3, y equivalentes a éstos.

35.

Para llevar a cabo la explicación de este invento, supóngase que en cada una de varias líneas de entrada, tres por ejemplo, se dispone de una señal o de ausencia de ésta, durante cada uno de una serie de periodos de tiempo repetitivos. Con referencia a la

40.



figura 1, que representa una gráfica de señales, con respecto al tiempo, procedentes de generadores A, B y C, en el periodo de tiempo o clave a, supóngase que un impulso de tendencia negativa procedente de un voltaje relativamente positivo, representado por la línea horizontal A, existe en algún momento durante el periodo de clave a y, análogamente, en la línea B existe un impulso y ninguno en la línea C. En el periodo de clave b existen impulsos en las líneas B y C, pero no en la A. En el periodo de clave c existe un impulso en A y ninguno en B o en C, etc.

Se comprenderá que, en sentido binario, con tres generadores de entrada A, B, C, es posible obtener un total de ocho condiciones distintas de señales en las tres líneas. Suponiendo que la existencia de señal pueda representarse por 1, y la ausencia de la misma por 0, las ocho condiciones o modalidades pueden representarse por la tabla siguiente:

T A B L A I

	000
60.	001
	010
	011
	100
	101
65.	110
	111

De acuerdo con este invento, ván a describirse métodos y aparatos para indicar de que modo, con la misma condición de entrada, por ejemplo, combinaciones binarias de señales de tres orígenes o generadores A, B y C, puede

70.



obtenerse un número infinito de claves independientes superior a ocho.

75. Con referencia a la figura 2, las líneas de entrada 10, 12 y 14, están dispuestas para el suministro de señales desde generadores A, B y C, señales que para fines de aclaración pueden presentarse como antes se indicó, en relación con la figura 1. Sin embargo, debe entenderse que las señales pueden prolongarse durante el periodo total de clave, pueden ser más cortas y pueden presentarse al azar o esporádicamente en distintos sub-periodos de tiempo, de tal modo que no se superpongan o alcancen, etc. No se trata de establecer limitación alguna para las formas determinadas de señales. Sin embargo, puede entenderse que el circuito de la fig. 2 funciona con respecto a periodos de tiempo o clave a, b y c, etc., como se indica en la fig. 1.

80. Para fines de aclaración, se disponen circuitos flip-flop 16, 18 y 20, cada uno de los cuales tiene, como entrada derecha, conexión a las líneas 10, 12 y 14 respectivamente. Las entradas opuestas o de la izquierda están conectadas en común a la línea 22 que lleva impulsos reajustados o restablecidos, como se describirá más adelante.

90. El circuito flip-flop 16, y todos los demás mencionados en esta memoria, pueden ser de construcción análoga. Puede suponerse que una entrada negativa en una línea de entrada actúa el circuito flip-flop para producir un potencial relativamente elevado en la línea de salida alineada con la línea de entrada. El flip-flop 16, está provisto de una línea derecha de salida 24 y una línea izquierda de salida 26. Un impulso negativo en

100.



la línea de entrada 10 dará lugar a un desplazamiento para proporcionar el potencial relativamente elevado en la línea 24 (a menos que existiera en ella con anterioridad).

105. Un impulso negativo en la línea de entrada fronteriza conectada a la línea 22, producirá el potencial relativamente elevado en la línea 26, y el potencial en la línea 24 se desplazará hacia el potencial relativamente bajo. Esta función será completamente comprendida por los peritos en la materia y en este caso se juzga necesario el explicar solamente la disposición esquemática adoptada en esta explicación. Desde luego se comprenderá que pueden adaptarse circuitos flip-flop para recibir impulsos de entrada positivos y no se trata de establecer limitaciones a los impulsos de entrada negativos solamente.
110. Las dos salidas de cada flip-flop 16, 18 y 20 están conectadas a un grupo de líneas indicado en 28, que se prolongan hasta el interior de un circuito matriz de conversión encerrado por la línea de trazos 30. En estas condiciones, se comprenderá, suponiendo el ajuste de los circuitos flip-flop 16, 18 y 20, a sus posiciones de la izquierda (potencial elevado en la salida de la izquierda) que, sea cual fuere la existencia de impulsos negativos A, B y C, que pueda haber existido, ha hecho que aparezca un determinado conjunto de potenciales relativos en las distintas líneas de salida del grupo 28. En la matriz de conversión 30 se conectan una pluralidad de líneas 32, verticalmente prolongadas, a sitios pre-escogidos, representados por los puntos 34 en lugares de cruzamiento de los conductores. Como se representa en el círculo ampliado de detalle en la parte inferior de la fig. 2, en la
- 115.
- 120.
- 125.
- 130.



práctica, cada punto puede ser una conexión que contenga una resistencia 36 de elevada impedancia que conecte una de las líneas 32 con una de las líneas del grupo 28, en este caso designada por 28'.

135. Cada una de las líneas 32 está designada además por números romanos, I, II, III, etc., debiendo entenderse que, por lo que se refiere a las salidas de los flip-flop 16, 18 y 20 (independientemente de otros componentes de la fig. 2) pueden emplearse un total de ocho líneas, y solo una de ellas llevará un potencial del orden máximo predeterminado, para cada situación de los flip-flop 16, 18 y 20. Se comprenderá que la matriz funciona fundándose en el principio de que cuando cada línea horizontal a que una línea vertical está conectada (tal como por medio de una resistencia 36 de impedancia elevada) es relativamente positiva, la línea vertical 32 estará a este potencial positivo. Análogamente, cuando cada línea horizontal se encuentra al potencial de salida relativamente bajo del flip-flop, la línea vertical estará a este bajo potencial. Por tanto, siempre que en una o más de las líneas sea relativamente positiva y otra u otras relativamente negativas, el potencial de la línea 32, se encontrará en algún nivel comprendido entre los potenciales máximo y mínimo, a causa de la acción divisora de voltaje de las resistencias 36.
- 140.
- 145.
- 150.
- 155.

160. Si se supone que cada una de las líneas 32 está conectada como una entrada a una válvula de restricción 38 (representada conectada a la línea I, por ejemplo) puede hacerse que la restricción funcione solamente cuando el potencial de la línea I se encuentra en el grado máximo,



mas que en uno de los grados inferiores. La válvula de restricción 38 puede dotarse de una segunda entrada 40 que puede llevar cualquier tipo de señal que haya de restringirse cuando la línea I se "habilita" de este modo.

165. La restricción puede accionarse, como es corriente, por una salida en la línea 42, conectada al ánodo de la válvula de restricción que, por lo demás, está conectado a través de una resistencia de carga 44, a un generador de B+.

170. Considerando solamente los flip-flop 16, 18 y 20, el número de claves de salida en las líneas del grupo 28, es como se describió en relación con la figura y la Tabla I.

175. Continuando la referencia a la fig. 2, las salidas de la derecha de los flip-flop 16, 18 y 20, que pueden llamarse también convenientemente las salidas "1", están conectadas además a condensadores 46 para servir como entradas de la derecha o "1" a flip-flop adicionales 48, 50 y 52, respectivamente. Las entradas

180. opuestas o de la izquierda de los flip-flop 48, 50 y 52 están conectadas en común a un segundo grupo de líneas 56 del circuito de la matriz de conversión dentro de la línea de trazos 30. Las líneas del grupo 56 y las del grupo 28, pueden denominarse convenientemente líneas de memoria

185. o recordación de salida. Las líneas verticales 32 se prolongan y conectan también con las líneas del grupo 56 por medio de resistencias 36 de impedancia elevada. En estas condiciones, existe un total de doce líneas

190. horizontales en la matriz de conversión y para completar el número total de conexiones binarias de acuerdo con la



Tabla II siguiente, existirá un total de sesenta y cuatro líneas verticales 32.

T A B L A II

195.

000000

000001

000010

000011

000100

etc.

200.

Puede suponerse que en la línea 54, es posible la aparición de un impulso restablecido o reajustado en tiempos  $t_0$ , y este impulso desplazará o alterará los circuitos flip-flop 48, 50 y 52, de tal modo que el potencial relativamente elevado se encuentre en las líneas de la

205.

izquierda o salida "0" de los mismos. Un instante después, en el momento  $t_1$ , puede aparecer un impulso en la línea 22, (ver figura 1 para ejemplos de  $t_0$  y  $t_1$ ) Estos impulsos pueden, convenientemente, derivarse del impulso restablecido o reajustado de la línea 54, aplicando éste

210.

a un circuito de retardo 58. El efecto del impulso en la línea 22 es desplazar al estado 0, cualquiera de los circuitos flip-flop 16, 18 y 20, que no se encuentren previamente en este estado. Cualquiera de estos desplazamientos de los flip-flop de estado 1 al estado 0, dá

215.

lugar a una caída de potencial en las salidas 1 o de la derecha, que produce un impulso negativo en las líneas de entrada de la derecha de los flip-flop 48, 50 y 52.

Se representan resistencias 60, conectadas con condensadores 46, para sugerir un circuito típico de diferenciación para proporcionar el impulso negativo a las entradas

220.



- de la derecha de los flip-flop 48, 50 y 52. Se recordará que estos circuitos se han reajustado o restablecido en el momento  $t_0$  a sus estados 0, y uno o más de ellos, pueden desplazarse a sus condiciones o estados 1, de acuerdo con cualquier desplazamiento o variación en los flip-flop 16, 18 y 20, en respuesta a señales en las líneas 10, 12 y 14. Así, inmediatamente después del instante  $t_1$ , los flip-flop 48, 50 y 52, representan la posición relativa previa de los flip-flop 16, 18 y 20.
225. En estas condiciones, las señales A, B y C, pueden proseguir para establecer una nueva condición de los flip-flop 16, 18 y 20. En cuanto esta se alcance, o sea, en el momento  $t_2$  (figura 1), una línea dada de las sesenta y cuatro líneas de salida 32, llevará el voltaje relativamente elevado para habilitar una válvula de restricción 38 y las sesenta y tres líneas restantes se encontrarán a un potencial inferior tal que inhabilite la válvula de restricción 38 con cada una de ellas conectada. Cualquiera que sea el tipo de señal que se aplique a la línea 40, atravesará por tanto la válvula de restricción 38 habilitada, pero quedará bloqueada de las demás. Después del momento  $t_2$ , hasta la reaparición del momento  $t_0$ , el conjunto puede funcionar a través de la válvula de restricción 38 seleccionada.
230. La descripción anterior de la fig. 2 muestra la condición de clave de salida basada en la condición de la corriente de los flip-flop 16, 18 y 20 y el registro o recuerdo del periodo de clave anterior en los flip-flop 28, 50 y 52. Sin embargo, es evidente, que los flip-flop respectivos, pueden representar unas condiciones de clave
235. 240. 245. 250.



durante un periodo de clave muy anterior.

255. Se comprenderá que otras series de flipflop pueden tener las entradas conectadas una con otra en cascada; esto es, podría conectarse una serie de tres flip-flop adicionales, de modo que tuvieran una entrada de los mismos conectada a las salidas 1 o derechas de los flip-flop 48, 50 y 52 y aumentando consiguientemente la matriz de conversión. Así, existe un número indefinido de claves independientes susceptibles de establecimiento, todas ellas basadas en tres señales de entrada A, B y C, solamente.

260. Resulta además evidente que con solo dos señales de entrada A y B, por ejemplo, pero con un acoplamiento en cascada o serie de grupos de flip-flop, resulta posible un gran número de claves independientes, con el número mínimo de señales de entrada. Es completamente posible el funcionamiento con solamente una señal de entrada que haya estado acoplado durante algunos periodos de clave y desconectada durante otros. Procediendo de acuerdo con la explicación de este invento, incluso esta señal única de entrada proporciona un gran número de claves independientes.

270. Existe una gran variedad de circuitos especiales para aplicar el método a que este invento se refiere. En la fig. 3, se representa otro tipo, en el que la línea de entrada 80, lleva las señales A y la línea de entrada 82, lleva las señales B. La línea 80 está conectada a una de dos entradas de habilitación del circuito de restricción 84, y la línea 82, está conectada como una de dos entradas de habilitación al circuito de restricción

275.

280.



86. Estos circuitos de restricción pueden ser de la variedad corriente de válvula de vacío como se indica por la válvula 38 de la fig. 2 u otro cualquier circuito adecuado. La salida del circuito de restricción 84, sirve como entrada izquierda a un circuito flip-flop o de memoria 88, y la salida del circuito de restricción 86 sirve como entrada izquierda al circuito flip-flop 90. Las entradas derechas a los flip-flop 88 y 90, estando conectadas en común a la línea 92 para fines de reajuste o restablecimiento.

285.

290.

Pasada la posibilidad de señales A y B, después del periodo de un impulso reajustado o restablecido en la línea 92, las cuatro líneas de salida de los circuitos flip-flop 88 y 90 adoptarán condiciones respectivas especiales. En cada salida existe un circuito integrador constituido por una resistencia 94 y un condensador 96. Los condensadores 96 de cada circuito servirán para conservar un recuerdo del nivel de potencial en cada línea después del momento en que un impulso regenerado o restablecido en la línea 92, ha desplazado o alterado realmente los flip-flop 88 y 90 (suponiendo que se encontraran en condiciones de desplazamiento). Los tiempos de descarga de los condensadores 96 en razón al resto del conjunto de circuitos, pueden ser tales que retengan este recuerdo a través del próximo periodo de clave que comprende el paso del periodo  $t_2$  al próximo  $t_0$ . Durante este tiempo, un circuito de matriz de conversión comprendido en el interior de la línea de trazos 98, habrá habilitado una, y solamente una, de cuatro líneas de salida 100 verticalmente prolongadas, todo ello como se ha descrito con referencia

295.

300.

305.

310.

223614



- al circuito de la figura 2; cada punto de la matriz de conversión representa una resistencia de alta impedancia 36, o un dispositivo análogo. La salida de la matriz de conversión puede derivarse por las líneas del grupo 102,
315. para fines de restricción selectiva, como se describe con referencia a la válvula de restricción 38 de la figura 2. Sin embargo, las líneas 100<sup>se</sup> prolongan anteriormente al interior de una matriz selectora retardada, encerrada por la línea de trazos 104, en la que las cuatro
320. líneas verticales I, II, III y IV están conectadas de modo predeterminado, como se indica por los puntos grandes de las mismas, a líneas horizontalmente prolongadas Q, R, y si se desea S. Como se indica en el círculo de detalle, los puntos en esta matriz selectora pueden
325. ser diodos que funcionen de acuerdo con la convención indicada de paso de corriente de positiva a negativa cuando las conexiones representativas a la diodo son relativamente positivas y negativas. Cuando la línea l, está en su campo de potencial más elevado, la conducción a través
330. de una diodo en la unión con la línea R, hará que circule corriente a través de una resistencia 106, para hacer la línea R suficientemente positiva para habilitar el circuito de restricción 86, pero continuando la conducción a través de la diodo. La disposición de la diodo, en cada
335. unión, impide que se establezca circuito "subrepticio" a la línea Q (continuando el ejemplo dado) para habilitar el circuito de restricción 84. O sea, no habrá conducción a través de la diodo de la intersección de la línea III, con la línea R, para permitir que ésta, ahora en
340. un potencial relativamente positivo, eleve la línea Q, a



un potencial positivo. A las líneas Q y S, para el mismo objeto, se conectan resistencias análogas 106.

345. Considerando ya las líneas Q y R, resulta evidente que los voltajes retenidos por los condensadores 96, de un periodo de clave anterior, pueden encontrarse o no, cerca de uno o ambos de los circuitos de restricción 84 y 86, durante el periodo de tiempo de presentación posible de las señales A y B. Así, durante un intervalo dado de ensayo o paso de un periodo de clave, la condición de los voltajes en la línea de salida 100 de la matriz de conversión, refleja el estado de control de la señal de clave de entrada durante más de un periodo de clave.

350. Con mayor detalle, las resistencias 94, pueden ser, por ejemplo, de un mega-ohmio y los condensadores 96, pueden ser de 0,01 microfaradio aproximadamente. Esta combinación puede cargarse hasta un valor aproximadamente máximo en 1/60 de segundo, y retendrá la carga durante un buen porcentaje del 1/60 de segundo siguiente.

355. Continuando la referencia a la figura 3, puede añadirse un restrictor adicional 110 que tenga como una entrada la línea S, y , como segunda entrada, una línea 112, conectable a un origen de impulsos restablecidos o reajustados, disponible en la línea 114. Puede decirse ya que la línea 114, está corrientemente conectada a la línea 92 por el conmutador 116. Si este se ajusta para conectar las líneas 112 y 114, incluso los impulsos restablecidos o reajustados se aplicarán a los circuitos flip-flop 88 y 90, solo en los momentos en que no exista conexión entre la línea seleccionada de las líneas 100 de salida de la matriz de conversión y la línea S, de la

360.

365.

370.



matriz selectora encerrada por la línea de trazos 104.

Resulta inmediatamente evidente, que de este modo se dispone de un número escalonado de claves independientes posibles.

375. Con respecto al circuito de la figura 3, solamente se han representado dos entradas A y B, para reducir la complicación del circuito para los fines de explicación. Sin embargo, se comprenderá también que los grupos flip-flop pueden conectarse en cascada para aumentar el número de líneas de salida 100 de la matriz de conversión como se indicó en relación con la figura 2.

380. Resulta interesante, que los circuitos de acuerdo con este invento entran rápidamente en funcionamiento, independientemente de una situación o condición especial que pueda existir al comenzar la actuación. La tabla III siguiente tiene por objeto indicar una sucesión típica de circunstancias que se presentan al poner el sistema en funcionamiento.

385. Fundando una aclaración en el circuito de la figura 3, sin limitación, las dos primeras columnas de la izquierda de la tabla III representan una sucesión arbitraria de impulsos A y B dentro de periodos de clave; las columnas tercera y

390. cuarta representan las condiciones existentes en los flip-flop 88 y 90, y las columnas quinta y sexta indican las condiciones de los restrictores 84 y 86. (La tabla III supone que el restrictor 110 no está conectado). En la tabla III, en las columnas de la izquierda "1" indica la existencia de un impulso de polaridad adecuada para disparar o poner en funcionamiento los flip-flop,
- 395.
- 400.



405. y "0" significa la ausencia de tal impulso. En las columnas correspondientes a los flip-flop "1" indica un potencial relativamente elevado en la salida de la derecha y "0" indica un potencial relativamente elevado en la salida izquierda. En las columnas de la derecha, "abierto" significa que el restrictor está en condiciones de permitir la transmisión de un impulso de polaridad adecuada, para disparar o poner en funcionamiento los flip-flop.

T A B L A III.

410.	A	B	FF88	FF90	G84	G86
			0	0	Abierto	Abierto
	1	1	0	0	Abierto	Abierto
	0	1	1	0	Cerrado	Cerrado
	0	0	1	1	Abierto	Abierto
415.	1	1	0	0	Abierto	Abierto
	1	0	0	1	Abierto	Cerrado
	0	1	1	1	Abierto	Abierto
	0	1	1	0	Cerrado	Abierto
	1	0	1	1	Abierto	Abierto
420.	0	1	1	0	Cerrado	Abierto
	1	1	1	0	Cerrado	Abierto
	1	0	1	1	Abierto	Abierto
	0	1	1	0	Cerrado	Abierto
	1	0	1	1	Abierto	Abierto
425.	0	1	1	0	Cerrado	Abierto

("Abierto" indica que el restrictor permite la transmisión de impulsos).

Se observará que la tabla III, se basa en la suposición de que los flip-flop 88 y 90, se encuentran inicialmente en las condiciones 0 y 0 respectivamente.

430.



La tabla IV siguiente se hace figurar para mostrar lo que ocurrirá si el flip-flop 88 se encuentra en la condición 0, y el flip-flop 90 en la condición 1.

T A B L A IV

A	B	FF88	FF90	G84	G86
		0	1	Cerrado	Abierto
1	1	1	0	Abierto	Cerrado
0	1	1	1	Cerrado	Cerrado
0	0	1	1	Abierto	Abierto

440. Se observará que en el momento en que llegue el tercer impulso, el sistema está ya en funcionamiento y las tablas III y IV se corresponden. Si el flip-flop 88, está inicialmente en su condición 1, y el flip-flop 90 se encuentra en su condición 0, la tabla V siguiente muestra el ciclo de puesta en sincronización.

T A B L A V.

A	B	FF88	FF90	G84	G86
		1	0	Abierto	Cerrado
1	1	0	1	Cerrado	Abierto
0	1	1	0	Cerrado	Abierto

450. En cualquier combinación, el sistema entrará en sincronización dentro de pocos campos o excitaciones.

Los circuitos de clave de acuerdo con este invento, tienen muchas aplicaciones. Una de ellas puede ser para controlar la selección de una o más de una pluralidad de señales distintas para uso dado. Por ejemplo, con referencia a la fig. 4, supóngase que durante periodos de tiempo dados a', b' etc., puede disponerse,

455.



460. procedentes de los generadores D, E y F, de impulsos que se presentan en momentos distintos dentro de dichos periodos de tiempo. Estos impulsos pueden ser para utilizarse en un aparato eléctrico que haya de depender de los impulsos en momentos distintos dentro de los periodos de tiempo. O bien, con referencia a la figura 5, puede
465. haber trenes de señales de naturaleza análoga pero retardadas respectivamente en los distintos tiempos.

Un empleo especial de los circuitos puede ser en los sistemas de transmisión de televisión con señales deformadas como se indica en la solicitud norteamericana pendiente n<sup>o</sup> de serie 316.485, presentada el 23 de octubre de 1952 y en la n<sup>o</sup> de serie 418.642 presentada en 25 de marzo de 1954.

475. Los circuitos de las figuras 2 y 3 pueden conectarse para tener las líneas de salida 32 (fig. 2) o 100 (fig. 3) de la matriz de conversión (designadas además por los números romanos I, II, III, etc.) como entradas a los restrictores 120 como se indica en la fig. 6. (Los restrictores 120 pueden comprender las válvulas de restricción 38 de la fig. 2). Los impulsos de generadores u
480. orígenes D, E y F, de cualquier naturaleza que sean, pueden aplicarse a líneas 122, 124 y 126, respectivamente, que forman parte de una matriz de conmutación representada dentro de la línea de trazos 128, en la fig. 6. Puede disponerse una llave 130, y conectarse como segunda
485. entrada 40 a los restrictores 120; la llave conmutadora tiene contacto posible con cada una de las líneas 122, 124 y 126, como se indica en la figura 6. Las salidas



490. de los restrictores 120 pueden recogerse en una línea común 132, que recibe las líneas 42 de salida de los restrictores (figura 2) que por lo demás, pueden conectarse al equipo final (no representado) para utilizar las señales D, E y F.

495. En funcionamiento, como antes se describe, una de las líneas I, I $\bar{1}$ , etc., tendrá un restrictor que habilitará la señal de la misma para una condición de clave predeterminada, como se determina por la primera parte del conjunto de circuitos. Así, uno de los restrictores 120 estará abierto, permitiendo que las señales de cualquiera de las líneas 122, 124 y 126, 500. que esté conectada a través de la llave asociada 130, sirve como segunda entrada al restrictor especial que se encuentre habilitado. Es evidente, que después de ajustar las llaves 130 de modo predeterminado, se añade una función adicional de codificación al resto del conjunto de circuitos. Esto es, la habilitación de 505. la línea I, puede restringir las señales del origen D, E o F, según el ajuste de la llave 130.

510. La descripción detallada anterior de tipos aclaratorios de este invento, se ha facilitado solamente con fines de aclaración, y el alcance de este invento ha de determinarse por las reivindicaciones adjuntas.

N O T A

515. Descrita suficientemente la naturaleza del invento, así como la manera de realizarlo en la práctica, debe hacerse constar que las disposiciones anteriormente indicadas son susceptibles de modificaciones de detalle, en cuanto no alteren su principio fundamental. También se



- hace constar que el invento corresponde a una solicitud de patente presentada en los Estados Unidos de America,
520. con fecha 26 de agosto de 1954, nº de serie 452.428, accogiéndose, por lo tanto, a los beneficios que conceden los Convenios Internacionales en vigor y siendo lo que constituye la esencia del referido invento y por lo que se solicita Patente de Invención, por 20 años en España:
525. "PERFECCIONAMIENTOS EN APARATOS PARA OBTENER UN NUMERO MAXIMO DE CLAVES INDEPENDIENTES, PARTIENDO DE UN NUMERO MINIMO DE SEÑALES DE ENTRADA DE CONTROL DE CLAVE"; caracterizándose por lo siguiente:
- 1º.- Perfeccionamientos en aparatos para
530. obtener un número máximo de claves independientes, partiendo de un número mínimo de señales de entrada de control de clave, caracterizándose por comprender medios dependientes de una condición o modalidad de clave que existió durante un periodo de tiempo dado para controlar la respuesta o
535. reacción de un circuito de clave durante un periodo de tiempo ulterior.
- 2º.- Perfeccionamientos, según lo especificado en la reivindicación 1ª, caracterizados porque los medios dependientes de una condición o modalidad de clave comprenden medios para establecer señales que indican una clave
540. en un número predeterminado de varias líneas de memoria o recordación de salida, en respuesta a señales de control de clave que se presentan durante más de un periodo de clave.
545. 3º.- Perfeccionamientos, según lo especificado en la reivindicación 2ª, caracterizándose porque los medios establecedores de señales comprenden medios de memoria



550. o recordación para retener un registro de la presencia de las señales de control de clave durante un periodo de clave predeterminado y comprenden, además, medios para establecer un registro de la presencia de señales de control de clave durante un periodo de clave posterior; las varias líneas de salida de memoria o recordación están conectadas a los medios de memoria o recordación para establecer las mencionadas señales indicadoras de una clave en las varias líneas de salida de memoria o recordación.

560. 4<sup>a</sup>.- Perfeccionamientos, según lo especificado en la reivindicación 3<sup>a</sup>, caracterizándose porque las varias líneas de salida de memoria o recordación están conectadas como entradas a una matriz de conversión dotada de líneas de salida; las conexiones de la matriz son tales que una de dichas líneas de conexión de salida lleva una señal habilitadora para cada condición de clave posible en dichas líneas de memoria de salida.

570. 5<sup>a</sup>.- Perfeccionamientos, según lo especificado en la reivindicación 4<sup>a</sup>, caracterizándose porque cada línea de salida de conversión tiene a ella conectados medios de restricción para restringir una señal procedente de un origen o generador de señales.

575. 6<sup>a</sup>.- Perfeccionamientos, según lo especificado en la reivindicación 2<sup>a</sup>, caracterizándose porque los medios establecedores de señales comprenden un primer grupo de medios de memoria o recordación con dos entradas y dos salidas desplazables entre dos condiciones estables; medios para aplicar las señales de control de clave a una entrada de cada medio de memoria o recordación; medios



580. para conectar un origen de señales reajustadas o restablecidas a la otra entrada de cada medio de memoria; y un segundo grupo de medios de memoria o recordación, cada uno con dos entradas y dos salidas y desplazable entre dos condiciones estables; una de las entradas de los medios de memoria del segundo grupo, está conectada a una salida de uno de los medios de memoria del primer grupo
585. de los mismos; la segunda entrada de cada medio de memoria del segundo grupo está conectada a un origen de señales reajustadas o restablecidas que se presentan en momentos distintos de las señales reajustadas o restablecidas que se aplican a los medios de memoria del primer grupo, siendo tal la disposición que el segundo grupo de medios de memoria sirve para retener la condición
590. relativa del primer grupo de medios de memoria durante un periodo de clave en el que los medios de memoria del primer grupo se reajustan o restablecen a una nueva condición; las varias líneas de salida de memoria o recordación, comprenden líneas conectadas a cada una de las salidas de cada uno de los medios de memoria del primero y del segundo grupo de los mismos.
- 595.

600. 7<sup>a</sup>.- Perfeccionamientos, según lo especificado en la reivindicación 6<sup>a</sup>, caracterizándose por comprender además una matriz de conversión conectada a las varias líneas de salida de memoria o recordación, y que tiene varias líneas de salida, una de las cuales lleva una señal habilitadora para cada clave establecida en las líneas de salida de memoria.
- 605.

8<sup>a</sup>.- Perfeccionamientos, según lo especificado en la reivindicación 7<sup>a</sup>, caracterizándose por comprender



610. además medios de restricción , conectados a cada una de las líneas de salida de la matriz de conversión, para restringir una señal de <sup>un</sup> origen de éstas.
615. 9<sup>a</sup>.- Perfeccionamientos en aparatos para obtener un número máximo de claves independientes , partiendo de un número mínimo de señales de entrada de control de clave, según lo especificado en la reivindicación 2<sup>a</sup>, caracterizándose porque los medios establecedores de señales, comprenden, por lo menos, un grupo de medios de memoria o recordación, con dos entradas y dos salidas desplazables entre dos condiciones; medios de restricción conectados por lo menos a una entrada de cada uno de los medios de recordación; la segunda entrada de cada uno de éstos está conectada a un origen de señales reajustadas o restablecidas; cada medio de restricción está conectado a un origen separado de señales de control de clave; medios conectados a los medios de memoria para retener en un periodo de clave siguiente un registro del estado de los medios de memoria mencionados ,durante un periodo de clave anterior y comprendiendo asimismo medios para hacer conexiones predeterminadas entre las líneas de salida de memoria y las segundas entradas a los medios de restricción, con lo cual éstos pueden abrirse o cerrarse, durante un periodo de clave dado, para el paso de señales .
620. de control de clave a los medios de memoria de acuerdo con el estado de éstos durante un periodo de clave anterior.
- 625.
- 630.
- 635.



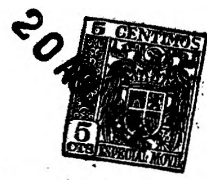
640. 10<sup>a</sup>.- Perfeccionamientos, según lo especificado en la reivindicación 9<sup>a</sup>, caracterizados porque los medios para retener el estado de los medios de memoria en un periodo de clave ulterior comprenden condensadores de integración en cada línea de salida.

645. 11<sup>a</sup>.- Perfeccionamientos, según lo especificado en la reivindicación 9<sup>a</sup>, caracterizándose porque los medios de interconexión comprenden una matriz de conversión para convertir la clave en las varias líneas de salida de memoria en una señal de habilitación en una de las varias líneas de salida de la matriz de conversión, y se dispone además una matriz selectora retardada, 650. conectada con las líneas de salida de la matriz de conversión, para establecer señales de habilitación de la restricción en líneas conectadas a los medios de habilitación de los medios de restricción.

655. 12<sup>a</sup>.- Perfeccionamientos, según lo especificado en la reivindicación 9<sup>a</sup>, caracterizándose porque cada línea de salida de conversión, tiene a ella conectados medios para restringir una señal de un origen de señales.

660. 13<sup>a</sup>.- Perfeccionamientos, según lo especificado en la reivindicación 9<sup>a</sup>, caracterizándose por comprender además, medios de restricción conectados entre el origen de impulsos reajustados y las entradas reajustadas de los medios de memoria; los medios de restricción últimamente citados tienen una segunda entrada conectada a los medios de la matriz selectora retardada. 665.

14<sup>a</sup>.- Perfeccionamiento, según lo especificado en la reivindicación 13<sup>a</sup>, caracterizándose porque cada



670. línea de salida de conversión tiene a ella conectados medios de restricción para restringir una señal procedente de un origen de éstas.

675. 152.- Perfeccionamientos en aparatos para obtener un número máximo de claves independientes, partiendo de un número mínimo de señales de entrada de control de clave; tal y como queda substancialmente descrito en la presente memoria, e ilustrado en los adjuntos dibujos.

Esta memoria consta de veinticuatro hojas escritas a máquina por una sola cara.

Madrid, 20 de Agosto de 1955.

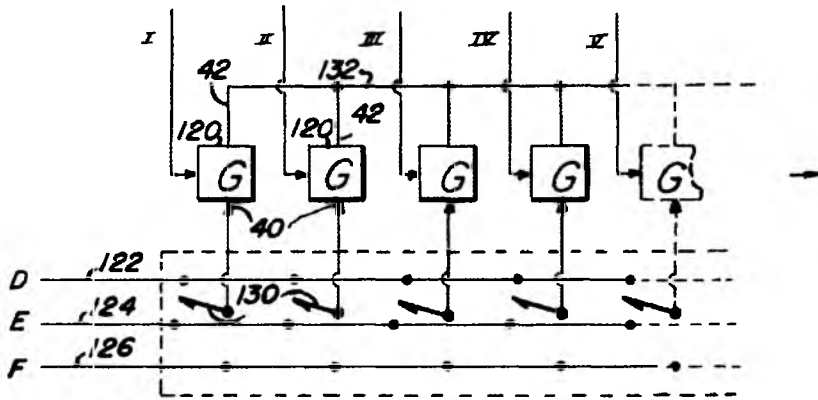
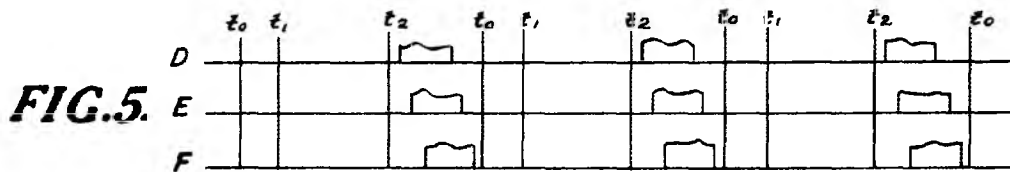
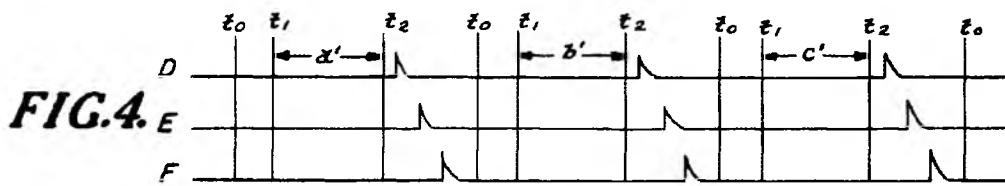
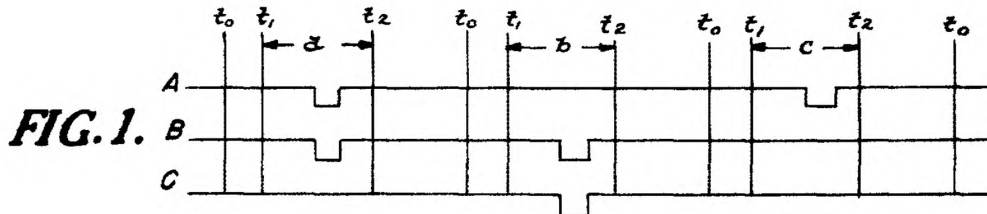
SKIATRON ELECTRONICS & TELEVISION CORPORATION.

J. DOMEZ/MEBO Y MODET  
P.F.P.

20 AGO



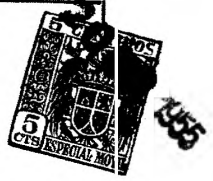
223614



**FIG. 6.**

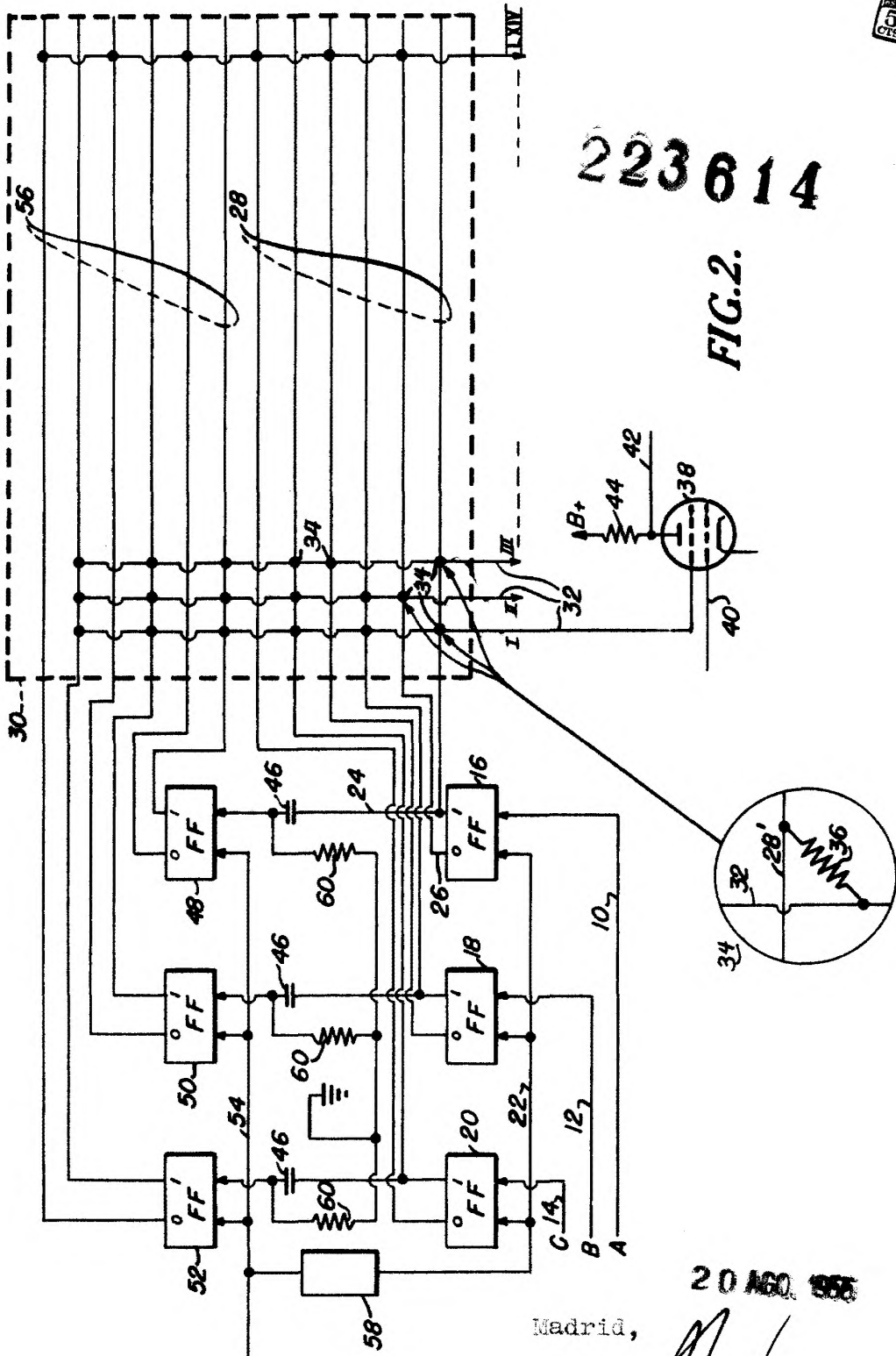
Madrid, 20 AGO 1955

J. GÓMEZ ACEBO Y MODESTO  
P. P.



223614

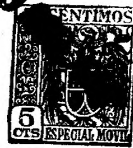
FIG.2.



20 AGO 1955

Madrid,

J. GÓMEZ ACERCO Y MOJET  
P. P.



223614

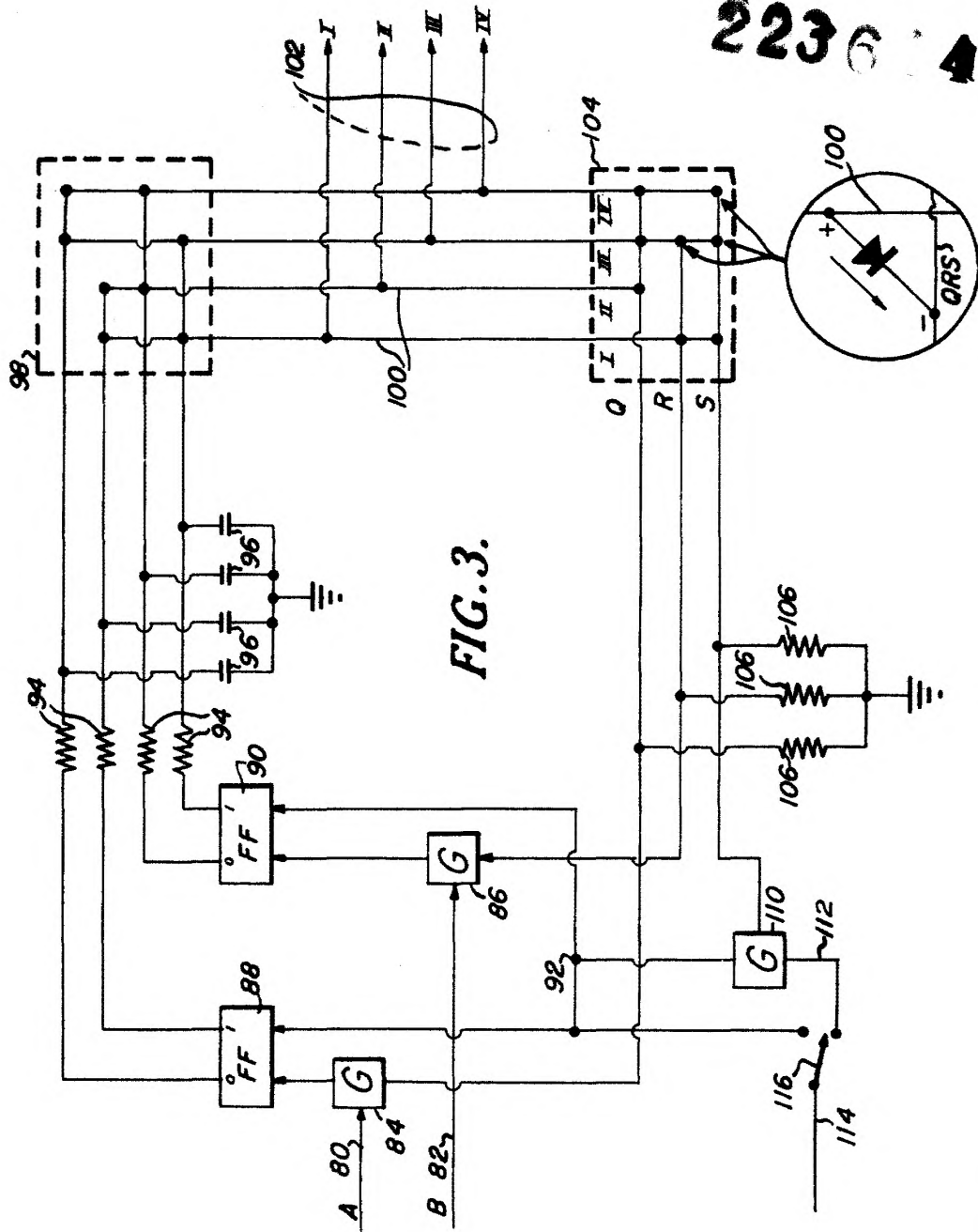


FIG. 3.

Madrid,

0 AGO. 1955

J. GÓMEZ ACEBO Y MOUET  
P. P.