

Nº 1 8 2 5 = P. R. Aigrain - 2

186667



186667

MEMORIA DESCRIPTIVA

PARA SOLICITAR PATENTE DE INVENCION EN ESPAÑA
POR: "SISTEMA TRALUCTOR DE SEÑAL" A NOMBRE
DE STANDARD ELECTRICA, S.A. DOMICILIADA EN MADRID
CALLE DE RAMIREZ DE PRADO Nº 7

Este invento se refiere a traductores de señal eléctrica y más particularmente a un sistema para traducir una señal a una clave binaria adecuada para ser utilizada con sistemas de modulación en clave.

5 En la patente norteamericana Nº 2272070 expedida a A.H.Reeves y asignada a la International Standard Electric Corporation se describe y reivindica un sistema de comunicación en el cual se explora a intervalos periódicos la amplitud de la señal que se ha de transmitir, se valora la amplitud de señal obtenida en cada uno de dichos intervalos periódicos y se transmite después un grupo de clave binaria representativo de la amplitud explorada y valorada. Además del

10

./..



codificador original descrito por Keeves, en artículos recientes se han descrito otros varios codificadores

15 ("Bell System Journal", Julio 1947; "Electronics", Diciembre 1947; "Electrical Engineering", Noviembre 1947).

En el proceso de codificación, se requiere establecer una correspondencia entre niveles de potencial y combinaciones de impulso. Aunque esta correspondencia

20 podría ser arbitraria, las consideraciones referentes a la proporción de señal a ruido y sencillez de descifrado, han hecho que en la práctica la elección se limite a la clave binaria, en la que puede considerarse la combinación de impulso como las primeras cifras del desarrollo binario de la amplitud de potencial.

25

Los codificadores binarios pueden clasificarse en dos amplias categorías. Los del primer grupo pueden denominarse codificadores "no lineales". En estos se alimenta el potencial de entrada a p circuitos no

30 lineales (para 2p niveles). La salida de estos circuitos será o no será positiva según que la cifra correspondiente de la clave sea 1 ó 0. El codificador original de Keeves es de este tipo, así como también lo es el tubo de codificación descrito en el número de Diciembre de 1947 de la Revista "Electronics". El principal inconveniente de estos codificadores es la posibilidad de

35 "saltar". Por ejemplo, si la señal de entrada está en la línea de demarcación entre los niveles 15 (01111) y 16 (10000), puede suceder en la práctica que la clave producida sea una combinación de los dos, produciendo

40 así 11111, ó 31.



La dificultad de saltar puede eliminarse valorando con exactitud la señal con anterioridad a su aplicación al dispositivo codificador, pero esto complica el codificador. La principal ventaja de los codificadores no lineales es precisamente su sencillez.

Los codificadores de la segunda categoría pueden denominarse codificadores de "substracción". Estos codificadores requieren que cada cifra dependa no solo de la entrada de señal, sino también de la cifra precedente. Un codificador de este tipo ha sido descrito por Goodall ("Bell System Technical Journal" Julio 1947). En general los codificadores de substracción hasta ahora propuestos han sido más complicados que los codificadores no lineales.

Es por lo tanto un primer fin de este invento, el proveer un sistema para utilizar codificadores no lineales de tal modo que se produzca una clave binaria libre de salto.

Es también un fin del invento el proveer un sistema simplificado para traducir una señal a la clave binaria acostumbrada.

De acuerdo con una característica del invento, se utilizan de tal modo codificadores no lineales que se produce una clave predeterminada inherentemente libre de salto, y dicha clave predeterminada se traduce después a una clave binaria.

De acuerdo con otra característica del invento, se provee un sistema general para producir una clave predeterminada que puede traducirse fácilmente a una clave binaria por medio de circuitos sencillos.



75

De acuerdo con otra característica del invento, se provee un sistema para producir, partiendo de una señal de entrada dada, una clave intermedia, de tal modo que niveles adyacentes en la clave difieren solo por el caracter de una cifra, y dicha clave intermedia se aplica entonces a un circuito de escala de dos para producir la clave binaria requerida.

80

Los arriba mencionados y otros fines y características del invento y la forma de conseguirlos serán más aparentes, y el invento mismo quedará mejor entendido, haciendo referencia a la siguiente descripción de una forma del mismo hecha con relación a los adjuntos dibujos, en los cuales:

85

La fig. 1 muestra un grupo de clave especial y su representación correspondiente en clave binaria.

La fig. 2 es un diagrama en bloque de un codificador binario libre de salto.

90

La fig. 3 es un diagrama en bloque de un sistema para producir una clave intermedia requerida.

La fig. 4 muestra las características de determinados circuitos de la fig. 3.

95

La fig. 5 es un diagrama en bloque de un sistema determinado para producir una clave binaria, representativa de una señal dada.

La fig. 6 muestra detalles de un circuito de acuerdo con la fig. 5.

100

Pueden proyectarse codificadores no lineales sin complicaciones adicionales, para producir una representación arbitraria de una señal en clave de dos cifras, así como la representación en clave binaria. A fin de evi-

18666718



105 tar las dificultades inherentes a la utilización de un
 codificador no lineal ajustado para producir una clave
 binaria directamente, parece ventajoso hacer que el co-
 110 dificador no lineal produzca primero una clave en la que
 no exista el salto, y después convertir esta clave inter-
 media, en la clave binaria requerida. A fin de eliminar
 el salto, la clave intermedia deberá ser tal que los ni-
 veles adyacentes de la clave difieran solo por el carac-
 115 ter de un elemento. Tal clave puede denominarse de permu-
 tación cíclica. (P.C.)

Como ejemplo se da a continuación una clave de
 P.C. de 32 niveles.

	0 - 00000	11 - 01110	22 - 11101
115	1 - 00001	12 - 01010	23 - 11100
	2 - 00011	13 - 01011	24 - 10100
	3 - 00010	14 - 01001	25 - 10101
	4 - 00110	15 - 01000	26 - 10111
	5 - 00111	16 - 11000	27 - 10110
120	6 - 00101	17 - 11001	28 - 10010
	7 - 00100	18 - 11011	29 - 10011
	8 - 01100	19 - 11010	30 - 10001
	9 - 01101	20 - 11110	31 - 10000
	10 - 01111	21 - 11111	

125 La clave de P-C no es ventajosa para la trans-
 misión porque, en algunos casos, es más difícil de des-
 cifrar que una clave binaria, y pudiera tener que ser tra-
 ducida, en el receptor, a la clave binaria correspondiente,
 con anterioridad al descifrado. Además la clave de P-C está
 130 más influenciada por los ruidos en el medio de transmisión
 (un impulso de ruido en la primera cifra puede cambiar la
 representación de cero en la representación de 31); pero



135 está claro que la clave de P.C. puede ser producida fácilmente por un codificador de tipo no lineal sin ningún salto.

140 De acuerdo con el invento, se puede cambiar fácilmente una clave de P.C. tal como la anteriormente indicada; a la clave binaria normal muy sencillamente, alimentando la clave de P.C. a un circuito de escala de dos. Se ilustra esto en la fig. 1 para la clave que corresponde al nivel 19°. La representación de la clave de P.C. es 11010.

145 La condición de un circuito de escala de dos alimentado por estos impulsos será; después del primer impulso EN CIRCUITO; después del segundo impulso FUERA DE CIRCUITO; después del tercer impulso FUERA DE CIRCUITO; después del cuarto impulso EN CIRCUITO; después del quinto impulso EN CIRCUITO. El circuito de escala de dos alimentado por el grupo de clave 11010, producirá por lo tanto un grupo de clave correspondiente 10011. Este último grupo de clave es la representación de clave binaria de 19.

155 Haciendo ahora referencia a la fig. 2, se muestra en la misma un diagrama general de un codificador sin salto. Se alimenta la entrada de señal a un codificador de P.C. 1, que puede ser un codificador de cualquier tipo, por ejemplo, un codificador no lineal. La salida del codificador de P.C.1, se alimenta a un circuito de escala de dos 2, y la salida de este circuito es una representación binaria de la señal de entrada. El codificador de P.C. del aparato de la fig. 1 puede ser de cualquier tipo.

186667 18



Concretamente, el tubo de codificación antes mencionado, se adapta bien para este uso.

165 Haciendo ahora referencia a la fig. 3, se muestra en la misma en forma general, un tipo especial de codificador bien adaptado para producir una clave de P.C. El codificador consiste en una serie de amplificadores cada uno de los cuales tiene las características de transferencia de la fig. 4. Cada uno de los amplificadores no lineales 3 está provisto de dos salidas. Una salida corresponde a la curva A de la fig. 4 y está conectada a la entrada del amplificador siguiente en la serie. La otra salida corresponde a la curva B de la fig. 4. Hay cinco de estas salidas que conjuntamente constituyen la clave. Si una de las salidas correspondiente a la curva B es positiva, la cifra correspondiente es 1 y si no lo es la cifra correspondiente es 0. Es evidente que si todas las cifras de un grupo de clave dado se han de transmitir simultáneamente, se necesitarán circuitos conformadores adecuados para cada salida. Por otro lado, si las cifras de una clave dada se han de transmitir sucesivamente, pueden incluirse líneas de retardación adecuadas, en el circuito de utilización 4, o entre los amplificadores 3, y entonces pueden alimentarse todas las salidas a un circuito conformador común.

170

175

180

185

En la fig. 4, la curva A puede representarse como sigue:

$V_0 = 2V_1$ cuando $V_1 < V_m$ $V_0 = 2(2V_m - V_1)$ cuando $V_1 > V_m$
siendo V_1 el potencial de entrada, V_0 es el potencial de salida y V_m es un potencial intermedio. La curva B

190

./..



solo se caracteriza en que es cero cuando $V_i < V_m$ y positiva cuando $V_i > V_m$.

195 En consecuencia, cada amplificador de la fig. 3 no transmite elementos de clave cuando $V_i < V_m$. Multiplica por dos, también el potencial de entrada y lo transmite al amplificador siguiente, en el cual se repite este proceso.

200 Puede mostrarse facilmente que a medida que se aumenta monótonicamente la entrada de señal, la salida codificada cambiará por el caracter de un solo elemento de un grupo de clave, de cada vez.

205 El aparato de la fig. 3 puede simplificarse utilizando un solo amplificador, particularmente en el caso en que se han de obtener los impulsos sucesivamente. En realidad, todos los amplificadores de la fig. 4 son idénticos. De este modo es posible alimentar la salida correspondiente a la curva A de la fig. 4, de nuevo a la entrada de los amplificadores después de una adecuada retardo y el mismo amplificador ocupará sucesivamente el lugar de todos los amplificadores de la fig. 3.

210 En la fig. 5 se muestra con más detalle en forma de diagrama en bloque, un circuito determinado basado en la fig. 3, en el que la salida del amplificador se alimenta de nuevo a su entrada como se ha explicado antes con relación a la descripción de la fig. 3. La salida del suministro de señal 5 se traduce a impulsos modulados en amplitud en el circuito 6 en sincronismo con impulsos desde el generador de impulso de sincronización 7. Los impulsos modulados en amplitud de 6 se aplican directamente a un circuito combinador 8 y simultaneamente a un

215

220

186667



225 circuito limitador 9, ajustado para pasar solo aquella parte de un potencial que sea mayor que un nivel intermedio arbitrario V_m . La salida del circuito 9 se aplica a un amplificador inversor 10 ajustado en forma que se explicará más adelante. Es evidente, que no habrá salida del amplificador 10 a no ser que el potencial aplicado al circuito limitador 9 sea mayor que el nivel predeterminado V_m . La salida del amplificador 10 y una parte del impulso modulado en amplitud original, se suman entonces

230 en el circuito combinador 8. La salida del circuito combinador 8 se aplica entonces al amplificador 11. La salida del amplificador inversor 10 está ajustada para aumentar en magnitud absoluta a un ritmo doble que la parte del impulso modulado en amplitud que se aplica al circuito

235 combinador 8, de modo que cuando el circuito limitador 9 pasa potencial, la salida del circuito combinador tendrá una característica con una inclinación negativa con respecto a los impulsos de entrada modulados en amplitud.

240 La salida del amplificador 11 se aplica a través de un dispositivo retardador adecuado 12, de nuevo a la entrada del sistema, repitiéndose la operación. La retardación del dispositivo retardador 12 está dispuesta para que sea mayor que la duración del impulso de entrada modulado en amplitud. Después que se ha completado el número

245 requerido de ciclos correspondientes al número de elementos en el grupo de clave, se cierra el paso del amplificador 11 durante un periodo de tiempo mayor que la retardación del sistema, para preparar a este para el siguiente impulso de entrada modulado en amplitud. Es evi-



250 dente que el sistema tal como se ha descrito constituye
 un amplificador que tiene las características dadas por
 la curva A de la fig. 4. Está claro, similarmente, que
 la salida del amplificador 10 tiene la característica
 dada por la curva B de la fig. 4. La salida del amplifi-
 255 cador inversor 10, representa por lo tanto la clave de
 P.C. requerida. Esta salida se aplica a un circuito de es-
 cala de dos 13 del cual finalmente sale la representación
 de clave binaria deseada del impulso de entrada modulado
 en amplitud.

260 A fin de evitar la oscilación, es conveniente
 que el amplificador 11 esté abierto durante un corto pe-
 riodo de tiempo en sincronismo con el impulso de entrada
 modulado en amplitud, a intervalos iguales a la retarda-
 ción del dispositivo retardador 12. Después que se ha com-
 265 pletado cada grupo de clave, se cierra el amplificador 11
 durante un periodo de tiempo mayor que la retardación del
 sistema. Estos impulsos se obtienen del generador de im-
 pulso de sincronización 7, y se aplica a través de la
 línea 14. Simultáneamente se repone el circuito de esca-
 270 la de dos por medio de un impulso desde el generador de
 impulso de sincronización 7, aplicado a través de la lí-
 nea 15.

En la fig. 6 se muestra el detalle del circuito
 de acuerdo con la fig. 5 y con relación al cual se dan
 275 detalles de anchos de impulso adecuados, retardaciones e
 impulsos de paso. La entrada consiste en impulsos modula-
 dos en amplitud de un cuarto de microsegundo de ancho y
 de siete microsegundos de espaciación. Estos impulsos se
 obtienen de una señal adecuada o señales, de acuerdo con
 280 métodos conocidos y pueden constituir un multiplex de di-
 visión de tiempo de varias señales. Se ajustan los impul-

186667 18



285 sos para que tengan una amplitud de 0 a 96 voltios. El potencial en el punto 16 se mantiene normalmente a 42 voltios, de modo que si el potencial de entrada es menor de 48 voltios, el potencial en el punto 17 es sencillamente igual a $V_i \frac{R_4}{R_1 + R_2}$, siendo V_i el potencial de entrada. Cuando la entrada excede de 48 voltios, el potencial de rejilla del tubo 18 es $(V_i - 48) \frac{R_4}{R_3 + R_4}$ y el potencial de placa en el punto 17 es

290
$$V_i \frac{R_2}{R_1 + R_2} - (V_i - 48) \frac{R_4}{R_3 + R_4} R_2 G_m,$$

siendo G_m igual a la transconductancia del tubo amplificador 18.

Las resistencias R_1 , R_2 , R_3 y R_4 se ajustan en cooperación con G_m de tal modo que:

295
$$\frac{2}{R_1 + R_2} = \frac{G_m R_4}{R_3 + R_4}$$

El potencial de placa en el punto 17 es entonces

$$\frac{R_2}{R_1 + R_2} (96 - V_i)$$

300 Después de una retardación de un microsegundo en el dispositivo de retardación 19, este potencial es amplificado por el tubo amplificador 20, sin inversión de fase. Se ajusta la amplificación para que sea tal que el potencial de salida resultante en la línea 21 esté dado por la curva A de la fig. 3, siendo $V_m = 48$.

305 Una pequeña resistencia en el circuito de rejilla del amplificador 16, hace posible apreciar si el diodo 22 conduce o no conduce. Los impulsos así obtenidos en el punto 23 se alimentan a un circuito de escala de dos 24, la salida del cual es una representación de clave binaria del impulso de entrada.

310 Se aplican impulsos de paso, obtenidos en forma conocida de un circuito de control de sincronismo, al tubo

186667



amplificador 20, durante períodos de tiempo cortos (un cuarto de microsegundo) a intervalos de un microsegundo. De este modo la realimentación del sistema no es permanen-

315

Después de un período de cinco microsegundos, que corresponde a una clave de cinco elementos, se cierra durante dos microsegundos el tubo 20, a fin de parar el ciclo y preparar el codificador para el impulso de entrada siguiente. Simultáneamente, se repone en forma conocida, a través de la línea 25, el circuito de escala de dos 24.

320

Aunque se han descrito los anteriores principios del invento con relación a aparatos determinados, ha de quedar claramente entendido que esta descripción se hace solo a modo de ejemplo y no como limitación del alcance del invento.

325

Este invento corresponde a una solicitud de patente formulada en Estados Unidos del Norte de América el 20 de Enero de 1948 señalada con el número 3230 y se acoge, por lo tanto, a los beneficios que otorgan los convenios internacionales vigentes.

330

----- N O T A -----

Los puntos de invención propia y nueva que se presentan para que sean objeto de esta Patente de veinte años, son los siguientes:

335

1. - En un sistema traductor de señal el método de producir una clave binaria representativa de un potencial de señal dado, que comprende el producir una clave de permutación cíclica representativa de dicho potencial de señal y traducir dicha clave de permutación cíclica a dicha clave binaria.

340

2. - En un sistema traductor de señal el método



345 libre de salto para producir una clave binaria representativa de un potencial de señal dado que comprende el producir una clave de dos cifras libre de salto, representativa de dicho potencial de señal y traducir dicha clave a dicha clave binaria.

350 3. - El sistema de acuerdo con el punto 2 en el que dos miembros cualesquiera de dicha clave de dos cifras representativas de niveles sucesivos de potencial de entrada difieren en solo el caracter de un elemento.

355 4. - Un sistema para producir una clave binaria representativa de un potencial de señal dado que comprende medios para producir una clave de permutación cíclica en respuesta a dicho potencial de señal y medios que respondan a dicha clave de permutación cíclica para producir dicha clave binaria.

360 5. - Un sistema para producir una clave binaria representativa de un potencial de señal dado, que comprende un aparato para traducir dicho potencial de señal a una clave de permutación cíclica correspondiente, un circuito de escala de dos, medios para aplicar la salida de clave de permutación cíclica de dicho aparato a dicho circuito de escala de dos para producir dicha clave binaria, y un circuito de salida para dicho circuito de escala de dos.

365

6. - Un sistema de acuerdo con el punto 5 en el que dicho aparato comprende varios circuitos no lineales con una entrada común y salidas separadas.

370 7. - Un sistema de acuerdo con el punto 5 en el que dicho aparato comprende un tubo codificador.

8. - Un sistema para producir una clave de permutación cíclica representativa de un potencial de señal dado, que comprende: varios amplificadores que tiene cada

186667



375 uno, una primera salida con una respuesta triangular y
una segunda salida con una respuesta retardada; medios
para aplicar dicho potencial de señal al primero de di-
chos amplificadores; medios para aplicar dicha primera
salida de cada uno de dichos amplificadores a la entrada
del amplificador siguiente para formar una cascada; un
380 circuito de utilización y medios para acoplar cada una
de dichas segundas salidas a dicho circuito de utiliza-
ción.

9.- Un sistema para producir una clave de per-
mutación cíclica representativa de un potencial de señal
385 dado, que comprende varios amplificadores que tiene cada
uno una primera salida y una segunda salida, en los que
dicha primera salida está esencialmente dada por $V_0 = 2 V_1$
cuando $V_1 < V_m$ o por $V_0 = 2(2 V_m - V_1)$ cuando $V_1 > V_m$,
siendo V_1 el potencial aplicado a la entrada de cada uno
390 de dichos amplificadores y en los que dicha segunda sa-
lida es esencialmente cero cuando $V_1 < V_m$ y mayor que ce-
ro cuando $V_1 > V_m$; medios para aplicar dicho potencial de
señal a la entrada del primero de dichos amplificadores;
medios para aplicar dicha primera salida de cada uno de
395 dichos amplificadores a la entrada del amplificador si-
guiente para formar una cascada; un circuito de utiliza-
ción, y medios para aplicar dichas segundas salidas a
dicho circuito de utilización.

10. - Un sistema de acuerdo con el punto 9 que
400 comprende además medios para producir una clave binaria
en respuesta a dicha clave de permutación cíclica, com-
prendiendo un circuito de escala de dos incluido dentro
de dicho circuito de utilización.



405 11. - Un sistema para producir una clave de permutación
cíclica representativa de un impulso dado modulado en amplitud
que comprende: un circuito de entrada para dicho impulso; me-
dios asociados con dicho circuito de entrada para aplicar di-
cho impulso a un amplificador ajustado para responder solamen-
te a potenciales mayores de un valor predeterminado; un cir-
410 cuito combinador para combinar por lo menos una parte de dicho
impulso con la salida de dicho amplificador; medios para apli-
car la salida de dicho circuito combinador a un segundo ampli-
ficador; un dispositivo retardador; medios para aplicar la sa-
lida de dicho segundo amplificador a dicho dispositivo retar-
415 dador; medios para aplicar la salida de dicho dispositivo re-
tardador a dicho circuito de entrada; un aparato que responde
a una salida de dicho amplificador primeramente mencionado,
para producir una indicación cuando dicho amplificador prime-
ramente mencionado funciona, y un circuito de utilización pa-
420 ra la salida de dicho aparato.

12. - Un sistema de acuerdo con el punto 11 en el
que dicho circuito de utilización incluye un circuito de
escala de dos para traducir dicha clave de permutación cí-
clica a una clave binaria correspondiente.

425 13. - Un sistema de acuerdo con el punto 11 que ade-
más comprende medios para cerrar dicho segundo amplificador
a intervalos esencialmente iguales a la retardación de dicho
dispositivo retardador.

430 14. - Un sistema de acuerdo con el punto 11 en el que
la retardación de dicho dispositivo retardador es mayor
que la duración de dicho impulso modulado en amplitud.
tud.

15. - Un sistema de acuerdo con el punto 11 en

./..



435 el que la salida V_o de dicho dispositivo retardador es-
tá dada esencialmente por $V_o = 2 V_i$ cuando $V_i < V_m$ y por
 $V_o = 2(2 V_m - V_i)$ cuando $V_i > V_m$ siendo V_i el potencial
aplicado a dicho circuito de entrada, y V_m un potencial
predeterminado.

440 16. - Un sistema de acuerdo con el punto 15 en
el que V_m es igual a dicho valor predeterminado.

445 17. - Un sistema de acuerdo con el punto 11 en
el que dicho primer amplificador esté polarizado en una
parte lineal de su característica e incluye dentro de su
circuito de entrada, un rectificador y medios para pola-
rizer dicho rectificador para que sea conductivo solo con
potenciales de señal mayores de dicho valor predeterminado.

450 18. - Un sistema para producir una clave bina-
ria representativa de un impulso dado modulado en ampli-
tud, que comprende: un circuito de entrada para dicho im-
pulso; medios asociados con dicho circuito de entrada, pa-
ra aplicar dicho impulso a un amplificador ajustado para
responder solamente a potenciales mayores de un valor
predeterminado; un circuito combinador para combinar por
lo menos una parte de dicho impulso con la salida de di-
cho amplificador; medios para aplicar la salida de dicho
455 circuito combinador a un dispositivo retardador; un se-
gundo amplificador; medios para aplicar la salida de di-
cho segundo amplificador a dicho circuito de entrada; un
aparato que responde a una salida de dicho amplificador
460 primeramente mencionado, para producir una indicación
cuando conduce dicho primer amplificador, y un circuito
de escala de dos que responde a dicha indicación para pro-
ducir dicha clave binaria.

186667



465

19. - Un sistema de acuerdo con el punto 18 en el que la salida V_o de dicho segundo amplificador está dada esencialmente por $V_o = 2 V_1$ cuando $V_1 < V_m$ y por $V_o = 2(2 V_m - V_1)$ cuando $V_1 > V_m$, siendo V_1 el potencial aplicado a dicho circuito de salida y V_m un potencial pre-determinado.

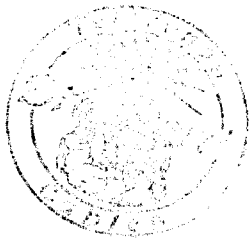
470

20. - Sistema traductor de señal.

Tal y como se ha descrito en la memoria que antecede, representado en los dibujos que se acompañan y a los fines especificados.

Esta Memoria consta de diez y siete hojas escritas por una sola cara.

Madrid, 18 ENE 1949



STANDARD ELECTRIC S. L.

Secretario General

186667

M. J. ...

